

差分型 MEMS 电容薄膜真空计检测电路设计与性能分析

张建寰¹, 陈旭¹, 刘岩², 康品春³, 冯勇建⁴, 阮育姣³, 张陈涛^{1*}

(1. 厦门大学萨本栋微米纳米科学技术研究院, 福建 厦门 361005; 2. 集美大学, 福建 厦门 361021;
3. 厦门市计量检定测试院, 福建 厦门 361001; 4. 厦门大学航空航天学院, 福建 厦门 361005)

摘要: [目的] 针对微机电系统(MEMS)电容薄膜真空计(capacitance diaphragm gauge, CDG)检测电路的测量精度会受环境温度和寄生电容影响的问题, 基于差分型 MEMS CDG 设计一种高性能差分测量集成电路, 以提高 CDG 测量的稳定性和精度。[方法] 一方面, 为了消除传感器的温度漂移问题, 采用差分压力结构的 MEMS CDG。另一方面, 检测电路基于开关电容原理, 采用全差分放大电路、时钟模块和采样保持电路, 构建差分电容检测系统, 以此利用全差分放大+采样保持的相关双采样技术抑制失调电压、温度漂移和寄生电容干扰。基于 0.18 μm 互补金属氧化物半导体(CMOS)工艺生产电容电压转换芯片, 并通过实验测试验证。[结果] 该电路的差分测量范围为 ± 20 pF, 分辨率为 0.136 7 V/pF, 满量程非线性误差为 $\pm 0.2\%$ 。此外, 在温度实验中, 检测电路输出电压最大标准差为 0.002 3 V。最终该电路芯片的功耗为 2.5 mW, 版图面积为 0.87 mm \times 0.87 mm。[结论] 所设计的差分检测电路能有效降低寄生电容和温度的影响, 显著提升测量稳定性与精度, 为微型化、高精度真空计量提供可行解决方案。

关键词: 微机电系统(MEMS); 电容真空计(CDG); 集成电路; 全差分放大; 采样保持

中图分类号: TP 212

文献标志码: A

文章编号: 0438-0479(2025)06-0925-07

Design and performance analysis of the detection integrated circuit of differential MEMS capacitance diaphragm gauge

ZHANG Jianhuan¹, CHEN Xu¹, LIU Yan², KANG Pinchun³,
FENG Yongjian⁴, RUAN Yujiao³, ZHANG Chentao^{1*}

(1. Pen-Tung Sah Institute of Micro-Nano Science and Technology, Xiamen University, Xiamen 361005, China; 2. School of Ocean Information Engineering, Jimei University, Xiamen 361021, China; 3. Xiamen Institute of Measurement and Testing, Xiamen 361001, China; 4. School of Aerospace Engineering, Xiamen University, Xiamen 361005, China)

Abstract: [Objective] The measurement accuracy of the detection circuit for micro-electro-mechanical systems (MEMS) capacitance diaphragm gauges (CDG) is susceptible to environmental temperature and parasitic capacitance. To address this issue, we design a high-performance differential measurement integrated circuit based on a differential MEMS CDG to improve the stability and precision of CDG measurements. [Method] On one hand, a MEMS CDG with a differential pressure structure was employed to eliminate the sensor's inherent temperature drift. On the other hand, the detection circuit, based on the switched-capacitor principle, incorporated a fully differential amplifier, a clock module, and a sample-and-hold circuit to construct a differential capacitance detection system. This system leverages the correlated double sampling technique, which inherent to the combination of the fully differential amplifier and sample-and-hold circuit, to suppress offset voltage, temperature drift, and parasitic capacitance interference. A capacitance-voltage conversion chip is fabricated using a 0.18 μm complementary metal-oxide-semiconductor (CMOS) process and

收稿日期: 2024-11-15 录用日期: 2025-06-14

基金项目: 国家市场监督管理总局科技计划项目(2023MK135)

* 通信作者: zhangct@xmu.edu.cn

引文格式: 张建寰, 陈旭, 刘岩, 等. 差分型 MEMS 电容薄膜真空计检测电路设计与性能分析[J]. 厦门大学学报(自然科学版), 2025, 64(6): 925-931.

Citation: ZHANG J H, CHEN X, LIU Y, et al. Design and performance analysis of the detection integrated circuit of differential MEMS capacitance diaphragm gauge[J]. J Xiamen Univ Nat Sci, 2025, 64(6): 925-931. (in Chinese)



verified by experimental tests. [Results] The circuit achieved a differential measurement range of ± 20 pF, which can convert tiny capacitance changes into voltage signals with a resolution of 0.136 7 V/pF and a nonlinear error of $\pm 0.2\%$ FS. In addition, in the temperature experiment, the maximum standard deviation of the output voltage of the detection circuit is 0.002 3 V, indicating good stabilities. The chip consumes 2.5 mW of power and secures a layout area of 0.87 mm \times 0.87 mm. [Conclusion] The designed differential detection circuit effectively mitigates the effects of parasitic capacitance and temperature, significantly enhancing measurement stability and accuracy. This work provides a feasible solution for miniaturized and high-precision vacuum metering.

Keywords: MEMS; capacitance diaphragm gauge (CDG); integrated circuit; fully differential amplification; sample and hold

电容薄膜真空计(capacitance diaphragm gauge, CDG)具有灵敏度高、噪声低、准确度高、稳定性好等优良特点,测量结果与待测气体种类基本无关.高精度的CDG还可以作为真空测量量具的二等传递标准^[1].随着微机电系统(MEMS)技术的进步, MEMS CDG因微型化、高精度、高灵敏度、快速响应、低功耗、高稳定性、高可靠性等优点也逐渐在国防工业、医疗产业、航空航天探测等领域发挥重要作用^[2-4].

然而, MEMS CDG的微型化结构对应小的初始电容(1~20 pF)和电容变化量,易受寄生电容干扰^[5],因此检测电路需要具有高的分辨率和抗干扰能力;此外,其核心组件弹性薄膜的热膨胀系数易受温度影响^[5],进而引入测量误差,特别是零点漂移和灵敏度漂移,同时检测电路的元器件也会受温度影响.针对MEMS CDG对检测电路的高分辨率和抗干扰能力的要求, Van kann 等^[6]提出了一种新型的电容式传感器接口电路,采用改进的全通滤波器结构与简单的串联谐振槽电路相结合,通过特定电路配置使系统近似理想全通滤波器,将电容变化转换成相位变化进行测量,在10~30 pF的测量范围内能实现2 zF的分辨率,另噪声干扰峰窄且远离谐振峰,但是该方案受环境温度干扰大,目前只能在室温使用.王绥辉等^[7]设计了一种微小电容检测电路,采用交流激励式检测方法,通过检测驱动电压值获得压强测量值,分辨率可达到0.33 V/pF,并解决了驱动电压对检测电路干扰的问题,但对于寄生电容的干扰仍需增加非线性校正环节.针对寄生电容干扰的问题, Li 等^[8]设计了一种具有自动寄生电容抵消功

能的板级电容读出电路,通过自动调谐数字可编程电容器来消除寄生电容; Tirupathi 等^[9]提出的一种消除差分电容传感器中感应电容的失配误差的自动校准方法,基于逐次逼近原理,通过可编程门阵列(FPGA)和片上集成分立元件实现自动校准逻辑.以上解决方案需要复杂的外围电路,导致整体难以集成.同时,针对温漂问题,目前的温度补偿方法多依赖补偿电路和后期算法,例如王凡等^[10]提出的一种应用于空间探测的真空压力传感器中,采用了自适应非线性补偿电路和温度补偿电路等,实现了0.1~100 Pa的测量范围.相比起来,差分电路作为一种测量微小变化量的电路结构,可以在测量阶段减少温度和寄生电容带来的误差,具有很强的应用价值,但在真空测量领域使用较少.

在上述背景下,基于MEMS电容薄膜真空传感器的初始电容特性,本文提出了一种全差分电容检测电路设计方案,选用全差分开关电容技术实现共模抑制,减少温度漂移和寄生电容干扰,同时采用相关双采样技术消除失调电压的影响,提高测量精度.

1 MEMS CDG 结构

MEMS CDG是通过测量硅膜在待测环境压力作用下的应变程度,并转变为腔体间电容值来得到真空压力值的测量仪器^[11].本文中采用的MEMS CDG如图1所示,该结构主要由玻璃基底、硅基底、方形感压薄膜组成.其中,感压薄膜和上极玻璃基底构成真空的密封参考腔,与上极玻璃基底的固定电极组成标准

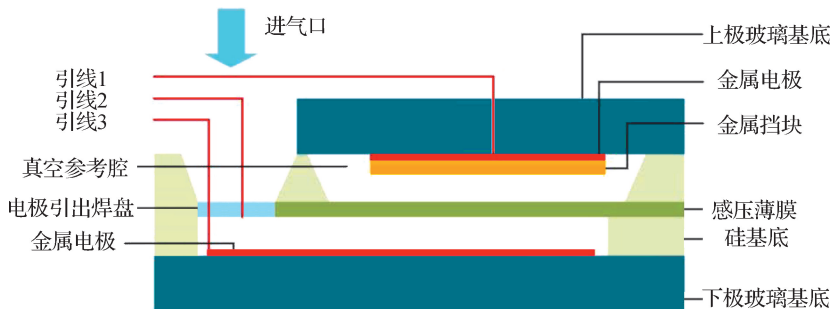


图1 MEMS CDG 结构

Fig. 1 Structure of MEMS CDG

参考电容. 感压薄膜和下极玻璃基底组成的空腔与进气口相连构成开放的测量腔, 与下极玻璃基底的固定电极组成待测电容. 当外界和参考腔之间存在压强差时, 感压薄膜发生形变, 参考电容与待测电容构成差分式结构, 变化量分别与压强差成正比和反比, 此时因温度引起感压薄膜热膨胀系数变化造成的灵敏度漂移被差分结构抵消. 通过测量压强差导致的电容变化量可测得待测环境的真空度, 而电容的变化量一般可通过检测电路转换为电流或电压信号, 利用电学方法测量获得.

对于检测电路, 由于所测量的 MEMS CDG 初始电容约为 8 pF 至 25 pF, 考虑到已有设计的 MEMS CDG 测量需求和其他因素, 该电路的输入电容差值范围应为 ±20 pF.

2 开关电容全差分检测电路设计与分析

本文所提出的开关电容全差分电容检测电路系统充分利用了全差分放大电路抑制共模的抗干扰能力和开关电容差分放大电路的高精度与可编程性. 该检测电路主要包括: 电源模块、全差分放大电路、时钟控制模块、采样保持模块和数据采集模块, 其整体电路拓扑结构如图 2 所示. 其中数据采集模块由自行开发的 24 位 Σ-ΔADC 和现有成熟的微控制器(MCU) 组成, 本文中不作过多描述. 开关电容放大电路的输出模拟信号由两路采样保持模块缓冲采集后, 传递到模数转换(ADC)模块中进行量化转码, 再由 MCU 上

传至上位机, 并进行记录校正.

2.1 全差分放大电路

本文的全差分放大电路结构如图 3 所示, 其中包含两路相同的 CV 转换电路, 由电容和开关构成, 既保持了全差分放大电路的对称性, 又实现了开关电容放大电路利用开关和电容对信号进行采集和传输的功能. 通过版图的匹配性设计可以保证全差分放大电路的两路 CV 转换电路具有相同的结构, 从而具有相同的寄生电容, 同时对称结构还可保证在不同环境温度下消除温度误差. 其中, C_{T1} 和 C_{T2} 为待测传感器的等效差分电容, C_{R1} 和 C_{R2} 为相等大小的参考电容, C_{F1} 和 C_{F2} 为反馈电容, C_{CDS1} 和 C_{CDS2} 为失调电压储存电容, C_{para1} 和 C_{para2} 为运放输入端的寄生电容, U_{CM} 为运放的输入共模电压, U_R 为偏置电压, U_{IP} 和 U_{IN} 分别为运放的正负输入电压, U_{OP} 和 U_{ON} 分别为运放的正负输出电压, U_{OS} 为运放输入端可能存在的失调电压. 该放大电路由两个非重叠时相 CK_1 和 CK_2 控制, 分别由开关 S_1 和 S_2 控制. 整体的工作状态分为采样阶段和积分阶段.

设 CK_1 时相为采样阶段, 开关 S_1 导通, S_2 断开, U_R 与 U_{CM} 对 C_{T1} 、 C_{T2} 、 C_{R1} 、 C_{R2} 进行充电, 输出端的运算放大器输入端与输出端相连, 此时 $U_{OP} = U_{ON} = U_{CM}$. 以半边电路为例, C_{CDS1} 左极板积累电荷 Q_{N1} 和右极板积累电荷(运放负输入端节点电荷) Q'_{N1} 分别为

$$Q_{N1} = (U_R - U_{CM})C_{R1} + (0 - U_{CM})C_{T1} + (U_{CM} - U_{OS})C_{CDS1}, \quad (1)$$

$$Q'_{N1} = (U_{CM} - U_{OS})C_{CDS1} + U_{OS}C_{para1}. \quad (2)$$

CK_2 时相为积分阶段, S_2 导通, S_1 断开, 此时 C_{T1} 、 C_{T2} 、 C_{R1} 、 C_{R2} 开始向 C_{F1} 、 C_{F2} 充电. 积分结束后, 可得相同位置极板节点电荷为

$$Q_{N2} = (0 - U_X)C_{R1} + (U_R - U_X)C_{T1} + (U_X - U_{OS})C_{CDS1} + (U_X + U_{OP})C_{F1}, \quad (3)$$

$$Q'_{N2} = (U_X - U_{OS})C_{CDS1} + U_{OS}C_{para1}, \quad (4)$$

其中, U_X 为 C_{CDS1} 左极板电压. 令 $C_{F1} = C_{F2} = C_F$, $C_{R1} = C_{R2} = C_R$, $C_{T1} = C_T - 0.5\Delta C$, $C_{T2} = C_T + 0.5\Delta C$, 并由电荷守恒即 $Q_{N1} = Q_{N2}$, $Q'_{N1} = Q'_{N2}$, 可以得到

$$U_X = U_{CM}, \quad (5)$$

$$U_{OP} = -\frac{U_R}{C_F}(C_R - C_T + 0.5\Delta C) + U_{CM}. \quad (6)$$

同理可得另半边电路

$$U_{ON} = -\frac{U_R}{C_F}(C_R - C_T - 0.5\Delta C) + U_{CM}. \quad (7)$$

令式(6)和(7)相减, 可得到输出差分电压与传感器电容改变量对应的关系为

$$\Delta U = U_{OP} - U_{ON} = -\frac{U_R}{C_F}\Delta C. \quad (8)$$

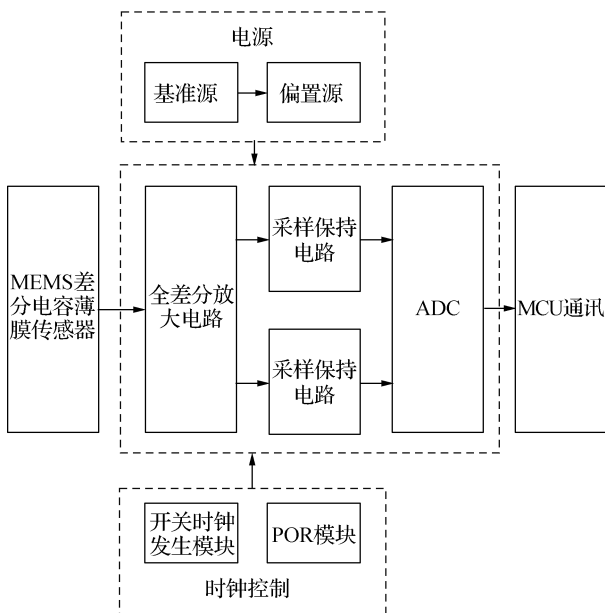


图 2 整体电路拓扑结构

Fig. 2 Overall circuit topology

由上述推导可以看出,电路在实现 ΔC 和 ΔU 的线性关系的同时,失调电压 U_{OS} 被 C_{CDS} 吸收,通过差分运算消除,并且运放输入端寄生电容 C_{para} 的影响也被消除. 该设计采用差分运算,可消除寄生电容和失调

电压的影响,极大地提升了测量电路的精度,且全差分结构设计能够更有效地抑制其他共模干扰. 同时,高共模抑制比和高电源抑制比的运放能抑制共模信号干扰^[12],减少温度变化导致的误差.

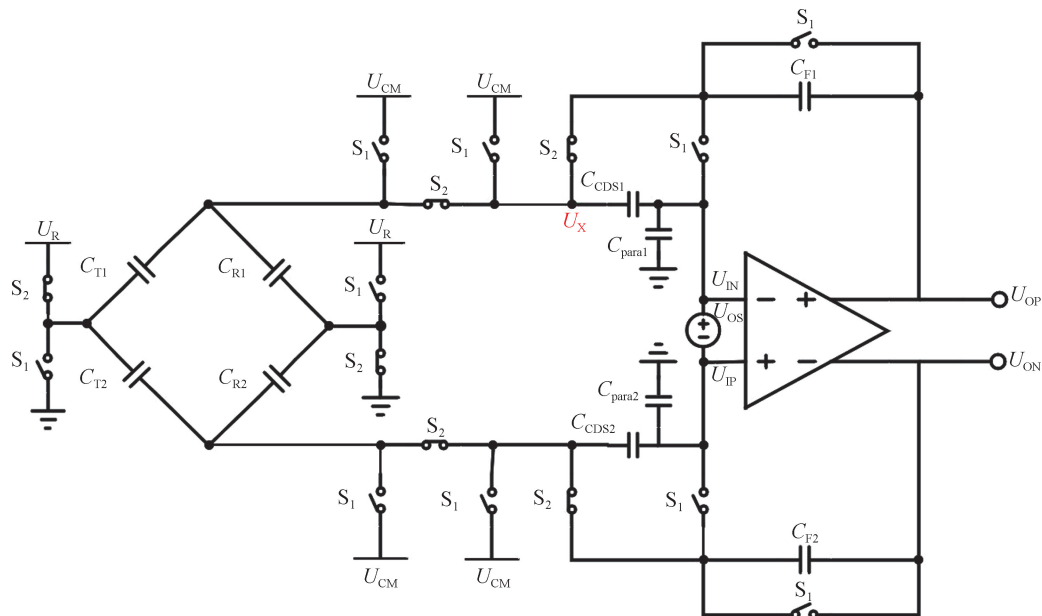


图3 全差分放大电路
Fig. 3 Full differential amplifier circuit

对于参数选择,由于自主研发的 24 位 Σ - Δ ADC 采用差分输入且输入量程为 $0\sim 4$ V,对应 $0\sim 4$ V 输出范围的中点为 2 V,因此开关电容差分放大电路的单端输出电压摆幅需要满足该范围. 因此实际设计中,取 $U_R=4$ V, $U_{CM}=2$ V, $C_F=30$ pF,片内参考电容 $C_R=10$ pF.

2.2 开关时钟控制模块

开关时钟控制模块由时钟发生模块和上电启动 (power on reset, POR) 模块构成,分别如图 4 所示. 时钟发生模块中,振荡器和整形电路首先输出频率为 2 MHz、占空比 50% 的主时钟 CK_0 ,提供时间基准. 时钟信号 CK_0 的占空比周期由两个比较器 $COMP_1$ 和 $COMP_2$ 的输入电压控制,输入电压由带隙基准电压分压得到的低电平 U_L 和高电平 U_H 提供,通过 C_0 上极板电压在 (U_L, U_H) 区间充放电的周期变化形成自激振荡. 随后通过由 D 触发器链构成的分频器得到 32 kHz 的开关频率. 随后在反相器链组成的逻辑组合电路生成两相非重叠时钟 CK_1 和 CK_2 ,避免开关同时导通造成的电荷共享误差. 采样保持模块的同步时钟 CK_3 由逻辑组合电路生成. CK_0 为低电平时,电容 C_0 、MOS 管 M_7 与 M_8 导通,形成充电通路,其中充电电流由 M_7

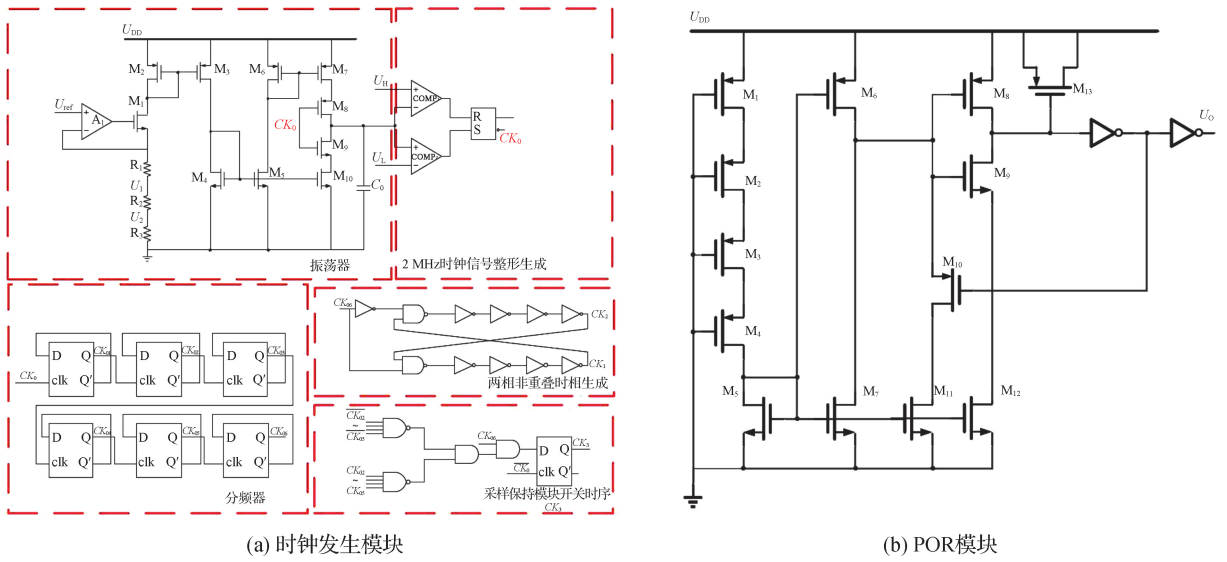
的饱和电流提供; CK_0 为高电平时, C_0 和 M_9 形成放电通路. 主时钟频率可近似为:

$$f_0 \approx \frac{1}{\tau_{chg} \ln\left(\frac{U_{DD} - U_L}{U_{DD} - U_H}\right) + \tau_{dis} \ln\left(\frac{U_H}{U_L}\right)}. \tag{9}$$

其中, τ_{chg} 和 τ_{dis} 分别为 RC 电路的充电和放电时间常数. 另外,振荡器从起振到稳定的过渡阶段会产生丰富的谐波分量,为了避免因起振延迟导致的时钟信号不稳定或系统启动异常时出现启动延时等异常触发情况,需要对时钟初始状态尤其是电容 C_0 进行状态重置. POR 电路可保证时钟正常快速起振,缩短过渡时间,减少谐波对周边电路的干扰,提高测量精度. 通过设计 MOS 管 M_{13} 的尺寸,利用 M_{13} 的寄生电容形成延迟,可实现上电脉冲宽度的调节.

2.3 采样保持电路模块

在所设计的开关电容放大电路模块中,由于输出端周期性重置为 U_{CM} 的动作,因此需要采样保持模块提取稳定的积分阶段波形,同时缓冲信号以匹配阻抗. 采样保持模块电路如图 5 所示,模块由时相 CK_3 控制. 当前端放大电路处于积分状态时, CK_3 为高电平有效,采样保持模块与前端接通,实现对前端输出电压的跟随和采样. 当前端放大电路准备进入采样阶段时, CK_3 为低电



(a) 时钟发生模块

(b) POR模块

图 4 时钟控制模块

Fig. 4 Clock controlling module

平,采样电容 C 向运放负输入端放电. MOS 管 M_0 和电阻 R 组成源极跟随器,利用其结构“高输入阻抗、低输出阻抗”的特点,缓冲运放输出,增强驱动能力,避免因负载过重导致 U_{OUT} 失真,确保 $U_{OUT} = U_{IN}$ 的精度.

采样保持电路中运放的失调电压会导致 U_{OUT} 与 U_{IN} 存在直流偏差,降低测量精度.同时,温度可能影响 M_0 阈值电压和 R 阻值,改变线性工作区,影响输出的温度稳定性.因此,在设计中需要选低失调、低噪声的运放结构,在版图设计中选择精度高、温度系数低的多晶硅电阻,并在版图布置时对称布置,与 M_0 间隔开,实现热隔离.

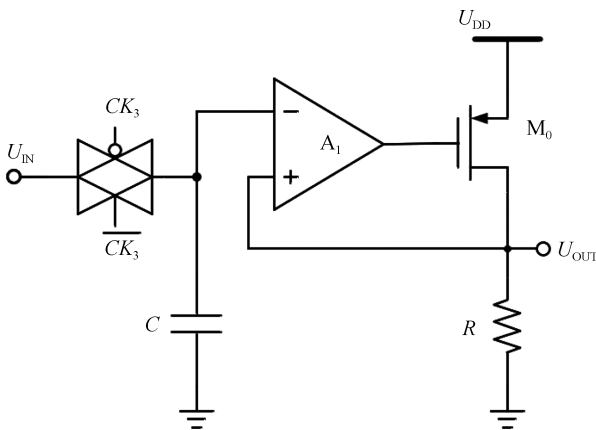
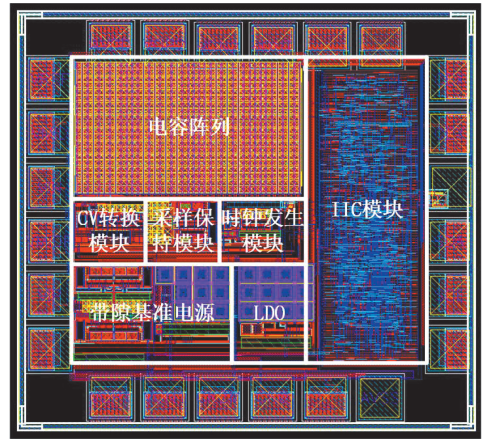


图 5 采样保持电路

Fig. 5 Sampling and holding circuit

整体版图结构中各模块的标注如图 6 所示,核心电路尺寸为 $0.87 \text{ mm} \times 0.87 \text{ mm}$,电路供电电压为 5 V ,各模块的电压由片上基准与片上电源供电,整体静态功耗为 2.5 mW .



LDO: 低压差线性稳定器; IIC: 集成电路总线.

图 6 开关电容检测电路版图设计

Fig. 6 Layout of the MEMS CDG detection circuits

对于 MEMS CDG 及检测电路芯片测试,需要测量精度、温度稳定性、线性度等性能表现,因此在实验上主要分为电路芯片测量和整机测量.电路芯片测量包括测量精度与线性度,整机测量包括不同温度和真空度环境下 MEMS CDG 与芯片装配后测得的温度稳定性和传感器灵敏度.

3.1 检测电路芯片的测量精度与线性度

为了验证所设计的 MEMS CDG 检测电路的有效

3 电路性能测试与结果分析

本文的测量电路采用 $0.18 \mu\text{m}$ CMOS 工艺设计,

性,将设计的电路芯片用于测量固定电容.首先,在常温常压环境下将固定电容接入所设计的检测电路,以模拟 MEMS CDG 的差分电容变化.此时,带有电容信息的电压信号进入 24 位 Σ - Δ ADC,通过串口转码后输出 ADC 码值真值,记录输出的结果并根据 ADC 量程折算成 CV 电路差压输出的电压值.

如图 7 所示,检测电路测得的差分电容变化量和电容差值的理论值有较强的关联性.测量输出电压和待测电容差值的相关度为 0.999 47,最大相对误差为 0.556 78%,最小相对误差为 0.030 14%.满量程非线性误差为 $\pm 0.2\%$,测量精度为 1.249 fF.配合量程为 0~4 V 的 24 位 Σ - Δ ADC,分辨率达到 0.136 7 V/pF.表 1 中列出了本文设计的检测电路与其他文献的性能对比,可以看出,本文检测电路具有相对较高的测量精度,同时线性度和功耗也具有一定优势.

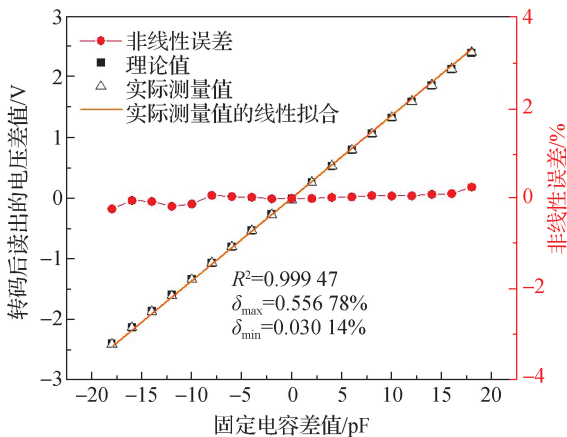


图 7 测量结果和理论值的对比

Fig. 7 Comparison of measurement result and theoretical value

表 1 电容电压转换电路性能对比

Tab. 1 Capacitance-to-voltage converter performance comparison

方法	电容输入范围	测量精度/fF	功耗/mV	满量程非线性误差/%
开关电容 CV 转换 ^[13]	0~6	—	—	0.41
双斜转换 ^[14]	5.3~30.7	8.7	112×10^{-6}	—
开关电容 CV 转换 ^[15]	0.01~24	10.6	2.7	0.08
开关电容 CV 转换(本文)	0~20	1.249	2.5	± 0.2

3.2 整机温度稳定性和灵敏度

在前文分析中, MEMS CDG 检测电路有抗温漂干扰的应用需求,因此,对该电路的温度稳定性进行

实验验证.首先,将不同容值的固定电容接入该电路中,将电路整体置入恒温恒湿箱中,改变箱体内部温度,同时记录上位机输出的结果.其实验结果如图 8 所示.

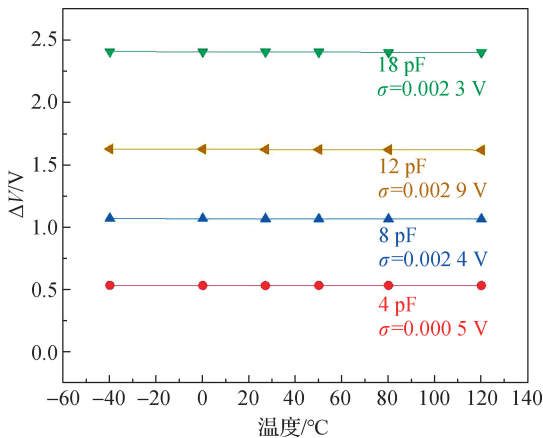


图 8 温度稳定性实验结果

Fig. 8 Result of temperature stability experiment

由图 8 可知,在量程范围内,最大标准差 σ 为 0.002 3 V.该检测电路在原理设计上基本排除了环境温度对测量结果的干扰,为后续进一步可能的曲线校准和量化精度提供空间.

其次,将 MEMS CDG 代替固定电容接入检测电路中,整机置于恒温恒湿箱中,真空箱和恒温恒湿箱通过管道相连,构成可控温度的真空系统.待设置好环境温度后,调节真空系统气压大小并记录,实验结果如图 9 所示.

由图 9 可知,在 0.04~10 000 Pa 的压强范围内,测得的 MEMS CDG 电容改变量从 2.105 pF 到 20.083 pF,整体差分电容变化量与环境压力值为非线性关系.在 0.04 Pa 至 100 Pa 左右范围内,真空计薄膜未与挡块接触,常温下 MEMS CDG 灵敏度为 1.564 42 pF/Pa,相关系数为 0.962 79.当气压接近 1 000 Pa 时, MEMS CDG 达到测量上限,感压薄膜的形变受到挡块阻挡,输出电容差值基本不变.在温度实验中,最终测量结果在电路结构的设计下,受到温度影响较小,不同温度与常温的 MEMS CDG 测量误差在 0.5% 以内.

4 结 论

本文基于开关电容原理设计了一种高性能差分 MEMS CDG 的检测电路,并采用 0.18 μ m CMOS 工艺生产了电容电压转换芯片.使用固定电容对整体测量电路进行仿真测试,结果显示测量电路的输出电压和待测电容的相关系数为 0.999 47,最大相对误差和

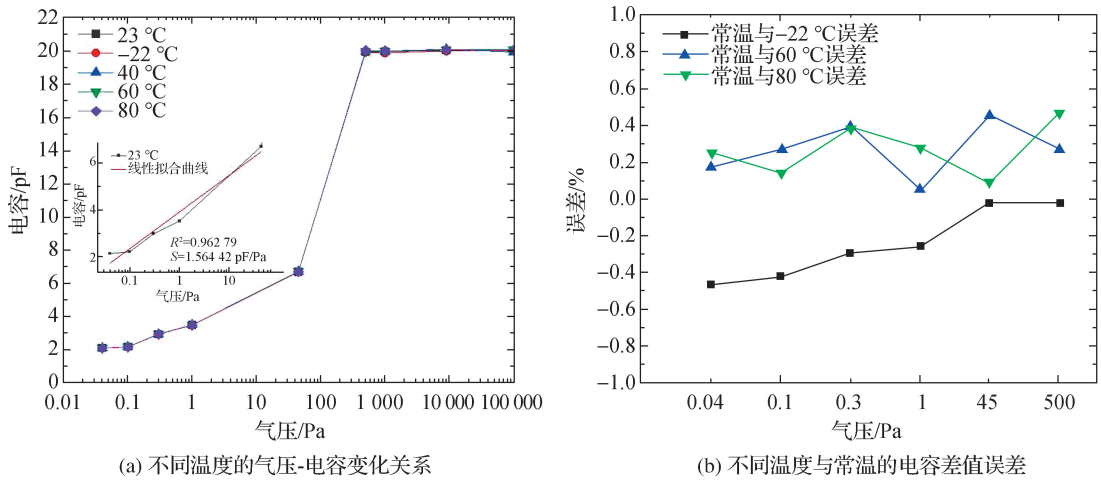


图 9 接入差分 MEMS CDG 的检测电路测量结果

Fig. 9 Measurement results of detection circuit connected to the differential MEMS CDG

最小相对误差分别为 0.556 78% 和 0.030 14%，满量程线性度为 $\pm 0.2\%$ ，分辨率为 0.136 7 V/pF。其次，在不同温度下测试不同固定电容值的输出电压差值，结果显示量程内最大标准差 σ 为 0.002 3 V。在可控温度的真空系统中接入 MEMS CDG 并测试，在常温 0.04 Pa 至 100 Pa 附近压强范围内测得传感器灵敏度为 1.564 42 pF/Pa，不同温度与常温的 MEMS CDG 测量误差值在 0.5% 以内，说明有效降低了温度对检测电路的干扰。

参考文献:

- [1] KARL J. Handbook of vacuum technology[M]. 2nd ed. Weinheim: Wiley, 2016.
- [2] 高青松, 郭朝帽, 陶院, 等. MEMS 电容薄膜真空计微电容检测系统的设计[J]. 真空与低温, 2024, 30(6): 603-609.
- [3] 李得天, 孙雯君, 成永军, 等. MEMS 型电容薄膜真空计研究进展[J]. 真空与低温, 2017, 23(2): 63-67.
- [4] 李学东, 余志伟, 杨明忠. 基于 MEMS 技术的微型传感器[J]. 仪表技术与传感器, 2005, (9): 4-5, 12.
- [5] 李得天. 中国真空计量 2004—2019 年发展概况及趋势分析[J]. 真空与低温, 2020, 26(1): 1-16.
- [6] VAN KANN F J, VERYASKIN A V. A novel capacitive sensor interface based on a simple capacitance-to-phase converter [J]. Measurement Science and Technology, 2024, 35(11): 115101.
- [7] 王绥辉, 徐恒通, 李刚, 等. 静电力平衡式 MEMS 电容薄膜真空计检测电路研究[J]. 真空与低温, 2024, 30(2):

105-111.

- [8] LI Y J, DOU W T, YANG A J, et al. Capacitive readout system for micro sensors and actuators with automatic parasitic cancellation [J]. IEEE Transactions on Instrumentation and Measurement, 2022, 71: 1-10.
- [9] TIRUPATHI R, KAR S K. On-chip implementable autocalibration of sensor offset for differential capacitive sensor interfaces[J]. IEEE Transactions on Instrumentation and Measurement, 2021, 70: 1-9.
- [10] 王凡, 崔宏敏, 宗义仲, 等. 电容式薄膜真空压力传感器设计[J]. 传感器与微系统, 2017, 36(3): 84-86, 90.
- [11] 孟岳. 电容薄膜真空计感压膜片力学特性研究[D]. 兰州: 兰州理工大学, 2020.
- [12] 邓俊文, 颜幸尧, 胡美君, 等. 带温度补偿的改进型注塑机锁模力传感器设计与实现[J]. 传感技术学报, 2024, 37(1): 1-7.
- [13] MIZUSHIMA K, OGAWA S, SATO T. A high-accuracy capacitance-to-voltage converter for capacitive sensors [C] // Latin American Symposium on Circuits & Systems (LASCAS). Piscataway: IEEE, 2020: 1-4.
- [14] OH S, LEE Y, WANG J C, et al. A dual-slope capacitance-to-digital converter integrated in an implantable pressure-sensing system[J]. IEEE Journal of Solid-State Circuits, 2015, 50(7): 1581-1591.
- [15] DEVARAJ S V, BAGHINI M S. A parasitic insensitive high-frequency capacitance-to-voltage converter ASIC for dielectric measurements[J]. IEEE Sensors Journal, 2023, 23(3): 2393-2402.

(责任编辑:任滢滢)