

引用格式: 韩思扬, 彭思睿, 卢子焱. 基于耦合电感的超宽带小型化威尔金森功分器 [J]. 电子科技大学学报, 2025, 54(1): 8-12.

HAN S Y, PENG S R, LU Z Y. Ultra-wideband miniaturized Wilkinson power divider based on coupled inductance[J]. Journal of University of Electronic Science and Technology of China, 2025, 54(1): 8-12.

基于耦合电感的超宽带小型化 威尔金森功分器



韩思扬^{1,2*}, 彭思睿^{1,2}, 卢子焱^{1,2}

(1. 中国电子科技集团公司第二十九研究所, 成都 610036; 2. 四川省宽带微波电路高密度集成工程研究中心, 成都 610036)

摘要: 论述了一款覆盖 2~18 GHz 的威尔金森功分器, 能够满足超宽带、多频带应用。通过将 2 条功分路径上的电感相互缠绕形成互耦线圈, 代替传统基于集总参数威尔金森功分器中的独立电感作为感性器件, 在减小芯片面积的同时利用了线圈间的互感效应展宽功分器的工作带宽。芯片采用 GaAs IPD 工艺制作, 在跨 9 倍频段的工作频带内, 插入损耗仅为 3.65~3.88 dB (附加无源损耗 0.65~0.88 dB), 带内损耗波动小于 ± 0.12 dB, 隔离度大于 11 dB, 输入输出回波损耗大于 10 dB, 除去焊盘的核心电路面积仅为 $780 \mu\text{m} \times 430 \mu\text{m}$ (在 2 GHz 为 $0.000\ 014\ 9 \lambda^2$), 展现了极好的宽带特性。

关键词: 超宽带; 极紧凑; 砷化镓; 威尔金森功分器

中图分类号: TN626

文献标志码: A

DOI: 10.12178/1001-0548.2024063

Ultra-wideband miniaturized Wilkinson power divider based on coupled inductance

HAN Siyang^{1,2*}, PENG Sirui^{1,2}, and LU Ziyang^{1,2}

(1. The 29th Research Institute of China Electronics Technology Group Corporation, Chengdu 610036, China;

2. Sichuan Province Engineering Research Center for Broadband Microwave Circuit High Density Integration, Chengdu 610036, China)

Abstract: A 2~18 GHz Wilkinson power divider is discussed in this paper, which can meet ultra-wideband and multi-band applications. A mutual coupling coil, which is formed by winding the inductors on the two power divider paths, to replace the independent inductances in the traditional lumped parameter Wilkinson power divider as an inductive device, reducing the layout area while utilizing the mutual inductance effect between coils to broaden the bandwidth of the power divider. The chip is implemented in IPD GaAs process. Within the nine octaves frequency band, the chip has an insertion loss of 3.65 dB to 3.88 dB (additional passive loss 0.65 dB to 0.88 dB), passband ripple is less than ± 0.12 dB, isolation is greater than 11 dB, input and output return loss are both greater than 10 dB, the core layout area without pad is only $780 \mu\text{m} \times 430 \mu\text{m}$ ($0.000\ 014\ 9 \lambda^2$ at 2 GHz), demonstrate excellent broadband characteristics.

Key words: ultra-wideband; extremely compact; GaAs; Wilkinson power divider

在相控阵系统和多输入多输出波束成型系统中, 大量应用了低损耗、高集成度的无源功分/合路器进行信号分配与合成。然而无源功分/合路器的损耗特性以及较大的尺寸降低和限制了系统带宽、增益、效率以及集成度等。且随着日益增加的带宽需求, 这些问题会表现得更加明显。

传统的威尔金森功分器采用四分之一波长传输线结构^[1], 然而四分之一波长线消耗大量芯片面

积, 并且具有窄带特性。为缓解以上问题, 可以采用电感和电容综合出人工传输线代替四分之一波长微带线, 并采用多级级联来扩展带宽^[2]。然而随着 LC 级数增加, 插损和消耗的芯片面积也会成比例增大。文献 [3-4] 中串联多个 LC 等效传输线变换器来拟合四分之一波长传输线, 多级 LC 结构虽然能更加贴近理想的四分之一波长线, 但传输线本身的窄带特性制约了功分器的隔离度带宽。在文献 [5-6]

收稿日期: 2024-03-21

作者简介: 韩思扬, 高级工程师, 主要从事频率合成芯片、射频收发芯片等方面的研究。

*通信作者 E-mail: 949689273@qq.com

中, 研究者用集总器件实现了二阶威尔金森功分器, 虽然二阶功分器的带宽大于一阶功分器, 但仍然没有突破传输线固有的带宽限制。此外, 针对更紧凑的功分器面积, 学者们还提出了慢波结构^[7]、非均匀传输线结构^[8]和变压器结构^[9]。上述工作都没有同时实现超宽带下优异的射频性能和较小的版图面积。因此, 本文重点研究如何在超宽工作频带内提升功分/合路器的射频性能并降低面积。

为克服以上缺陷, 本文利用耦合电感的互耦效应设计了一款基于砷化镓 IPD 工艺的 2~18 GHz 超宽带威尔金森功分器, 实现跨 9 个倍频程的工作带宽。在只采用两级 LC 网络的情况下, 将插损控制在 0.9 dB 以内, 带内插损波动小于 ± 0.12 dB, 输入输出回波损耗大于 10 dB, 隔离度大于 11 dB, 并且只占用 2 个电感的面积, 其核心版图面积为 0.3354 mm^2 , 在 2 GHz 处的波长归一化面积为 $0.0000149 \lambda^2$ 。

1 耦合电感功分器设计

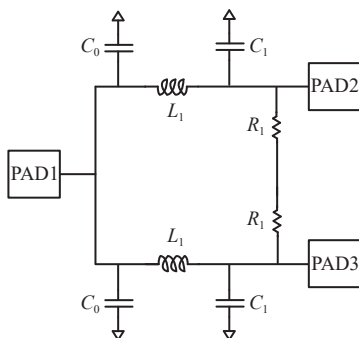
1.1 原理分析

图 1a 为传统基于集总参数的威尔金森功分器结构, C-L-C 构成的 π 网络, 等效于四分之一传输线, 从而降低插损, 减小版图面积^[10]。本文提出的功分器结构如图 1b 所示, 可分为第 1 级耦合电感集总功分器和后级的耦合匹配网络。第 1 级功分器电路的奇偶模等效电路如图 2 所示。偶模激励下流过耦合电感的电流等大同向, 奇模激励下耦合电感的电流等大反向。由此可得到:

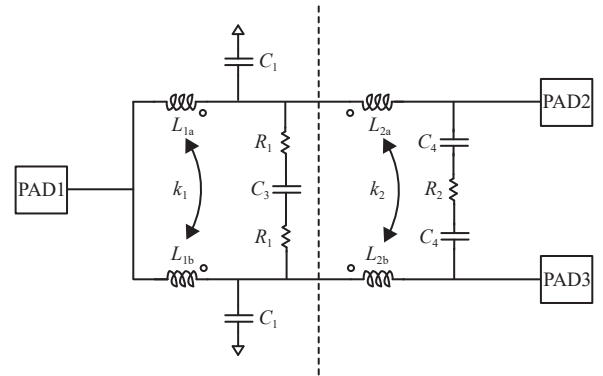
$$L_{1e} = (1 + k_1)L_1 \quad (1)$$

$$L_{1o} = (1 - k_1)L_1 \quad (2)$$

L_{1o} 和 L_{1e} 分别为网络的奇偶模电感, 其中 k_1 为电感 L_{1a} 和 L_{1b} 的耦合系数。

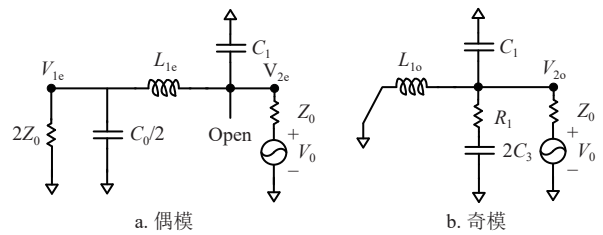


a. 传统集总功分/合路器



b. 本文提出的基于互耦线圈的功分/合路器

图 1 原理图



a. 偶模

b. 奇模

图 2 第 1 级功分网络的奇偶模半边等效电路

根据图 2 等效电路可以求得第 1 级功分的 S 参数:

$$\frac{d|S_{21}(\omega)|}{d\omega} = 0 \quad (3)$$

$$S_{21} = S_{31} =$$

$$\frac{2Z_0}{L_{1e}C_0C_1Z_0^2s^3 + (C_0 + C_1)L_{1e}Z_0s^2 + (C_0Z_0^2 + 2C_1Z_0^2 + L_{1e})s + 3Z_0} \quad (4)$$

为了分析网络插损在宽带内的变化趋势, 可对式 (4) 求解。解出至多 2 个正根 ω_1 和 ω_2 ($\omega_1 < \omega_2$)。又由式 (3) 可知, 在零频处, $S_{21} = 2/3 = -3.5$ dB, 在极高频率处, $|S_{21}| \rightarrow 0$ 。对于不同的元件参数, 当式 (4) 无正根时, $|S_{21}|$ 随频率增加而单调减小; 当式 (4) 仅有一个正根 ω_2 时, $|S_{21}|$ 先单调上升, 频率达到 ω_2 后单调下降; 当式 (4) 有两个正根 ω_1 和 ω_2 时, $|S_{21}|$ 的曲线则有 3 个单调区间。无论哪种情况, 都有最大的频率 $\omega_c = \max\{\omega_1, \omega_2\}$ 作为 S_{21} 曲线的转折频率, 当频率高于 ω_c 后, 插入损耗急剧上升。表 1 给出了符合上述 3 种情况所对应的 1 组元器件取值, 并在图 3 中展示了对应 3 种取值下的 S_{21} 曲线, 可以得出如下结论: 为了实现宽带的功分器插损性能, 需要优化元器件参数 (L_1, k_1, C_0, C_1) 使得式 (3) 至少有一个正根, 此时的 ω_c 决定了功分器的工作带宽, ω_c 越高, 插损带宽越宽, 但随着 ω_c 的升高, 功分器低频处的匹配以及隔离性能

将会恶化, 因此该单级功分器的带宽仍然受到限制。为了在实现宽带插损的同时也保持功分器端口匹配和隔离性能, 需要在后级添加匹配电路进行优化。

表 1 3 种解情况对应的器件参数

参数	无正根	1 个正根	2 个正根
C_0/fF	210	270	230
L_1/pH	1 200	750	600
k_1	0.5	0.3	0.3
C_1/fF	170	170	210
R_1/Ω	35	35	35
C_2/fF	840	840	840

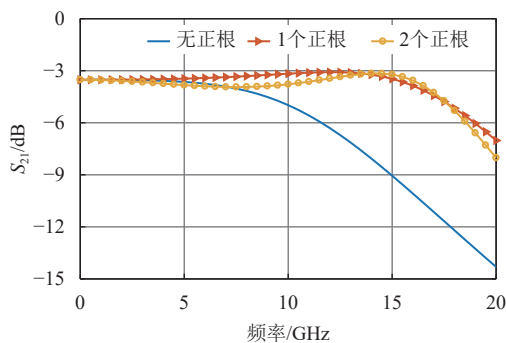


图 3 第 1 级功分器的 3 种 S_{21} 曲线

当 3 个端口匹配时, 功分器能达到最小插损, 隔离支路 R_1 和 C_3 上不消耗功率, 根据能量守恒, 此时 $S_{21} = \sqrt{2}/2$ 。因此, 端口的匹配也影响了功分器插损。

图 4 展示了功分网络的输入输出阻抗, 可以看到, 输出端阻抗由于有并联的 R_1 和 C_3 来产生多个谐振峰值, 匹配的带宽相比于输入端更宽。功分器的插入损耗下降主要是由于输入端的阻抗失配。为了提升功分器的性能, 接下来主要针对输入端阻抗进行分析优化。

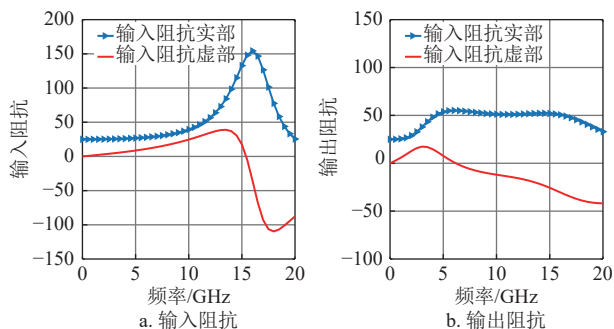


图 4 仿真的第 1 级功分器输入输出阻抗

当输出端接负载 Z_L 时, 从输入端看去, R_1 和 C_3 两端是等电位, 输入阻抗为两条路并联:

$$Z_{in1} = \frac{1}{2} \left[\left(Z_L \parallel \frac{1}{sC_1} + sL_{1c} \right) \parallel \frac{2}{sC_0} \right] \quad (5)$$

当 3 个端口都接 Z_0 时, 零频处的输入阻抗实部 $\text{Re}(Z_{in1}(\omega=0)) = Z_0/2$, 对应 $S_{11} = -1/3 = -9.5 \text{ dB}$, 极高频处的输入阻抗实部 $\text{Re}(Z_{in1}(\omega=\infty)) \rightarrow 0$ 。求解式 (6) 可得出输入阻抗虚部有 1 或 2 个谐振频点, 谐振频点在实部阻抗的峰值附近如图 4 所示, 此时阻抗实部仅有 1 个峰值, 匹配带宽窄。在谐振频率之后, 输入阻抗呈容性, 随频率增加, 阻抗失配严重, 使 S_{21} 恶化。

$$\text{Im}(Z_{in1}) = 0 \quad (6)$$

为了扩大功分器输入端的阻抗带宽, 需要引入电抗负载, 增加输入阻抗谐振点来输入阻抗实部产生多个峰值以实现宽带匹配。因此本功分器的后级级联了基于耦合线圈的阻抗变换网络, 变换之后的负载阻抗为:

$$Z_L = Z_0 \parallel \frac{1}{sC_0} + sL_{2e} \quad (7)$$

在输出端并联的 R_2 和 C_4 可调节输出端口的匹配, 并且不影响输入端口特性。优化各参数使所有端口在宽带内匹配良好, 此时电阻 R_1 和 R_2 上不消耗功率, 功分器的插损在端口匹配的频带内能实现最小插损。图 5 展示了加入了耦合电感阻抗变换网络的功分器输入阻抗。相比于 Z_0 负载, 第 2 级为输入阻抗引入额外的谐振点拓宽了高频的匹配性能。图 6 对比了级联耦合电感前后的 S 参数变化情况, 当第 1 级功分输出端接 Z_0 时, 高频的信号大部分被反射, 恶化了插入损耗, 而加入耦合电感之后, 高频 S_{11} 大大减小, S_{21} 因此在高频产生了新的峰值, 拓宽了原本的带宽。表 2 给出了作为负载的耦合电感仿真参数。

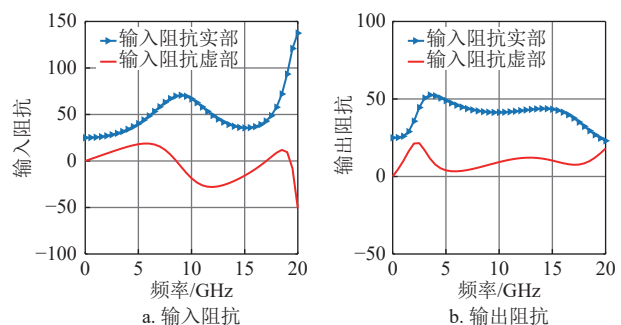


图 5 级联耦合电感的功分器输入输出阻抗

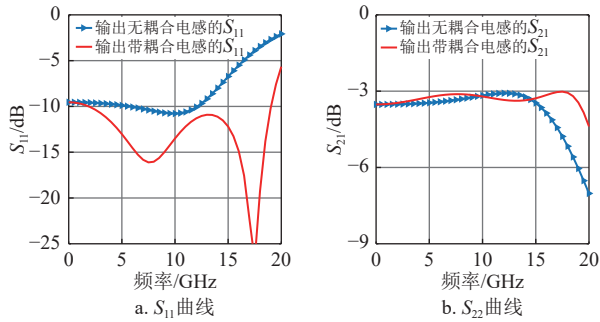
图 6 级联耦合电感前后的 S 参数对比

表 2 耦合电感负载参数

参数	L_2/pH	k_2	R_2/Ω	C_4/pF
值	610	0.24	92	1.35

1.2 电路设计

为了设计更紧凑的功分器版图面积, 部分电容 C_0 , C_1 和 C_2 被吸收进了焊盘的寄生电容和互耦电感的壁间电容里, 减少了平板电容的面积需求。其中功分器芯片的 3 个射频焊盘尺寸均为 $100\ \mu\text{m} \times 100\ \mu\text{m}$, 在电磁仿真下, 其等效对地电容约为 $38\ \text{fF}$ 。尺寸和感值完全相同的两个电感 L_{1a} 和 L_{1b} 按图 7 的方式相互缠绕, 形成第 1 级互耦线圈。同样, L_{2a} 和 L_{2b} 也按同样的方式相互缠绕, 形成第 2 级互耦线圈。

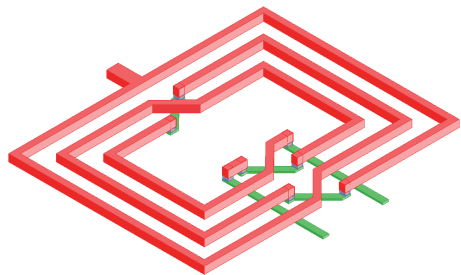


图 7 耦合电感设计

由式 (1) 和式 (2) 可以看到, 奇偶模电感量和耦合系数相关, 偶模电感影响功分器输入端的性能, 影响输入阻抗谐振峰值, 同时, 奇偶模电感共同影响功分输出端特性, 在优化隔离和匹配时也提供了额外的自由度。

增大耦合可以使需要的串联电感感值更小, 让低频匹配性能更好, 可以获得更紧凑的版图和更小的插损。但当耦合系数超过一定值后, 功分器的工作带宽会极具下降, 这是由于偶模电感同时降低了高频和低频的谐振频点, 恶化了高频匹配。这使得耦合系数的设计要在版图面积、插损以及工作频度

之间进行折中和取舍。因此, 在两条功分支路间, 除了隔离电阻, 额外增加了电容 C_3 和 C_4 来实现更好的端口匹配和隔离特性。

在版图设计中, 由于电感之间的寄生电容并未在等效电路图中进行表示, 式 (1)~式 (7) 只作为设计参考, 原理图仿真的理想设计参数并不能在版图图中直接照搬, 仍需通过精确的三维电磁仿真确定最终的设计参数。

由于高频下寄生电阻的存在, 信号在金属走线中的传输距离和损耗息息相关, 所以紧凑的版图面积也是低损耗设计的一部分。在版图布局上, 由于分布在芯片 4 个角上的电感变为了前后 2 个线圈, 使得版图尺寸在原有长度的基础上, 宽度缩小为原来的 $1/2$ 左右, 从而可以使芯片尺寸缩小为原来的一半。

2 实物与测试结果

本文提出的基于耦合电感的功分器芯片尺寸为 $1.2\ \text{mm} \times 0.86\ \text{mm}$, 如图 8 所示, 其中核心电路尺寸仅占 $0.78\ \text{mm} \times 0.43\ \text{mm}$, 即 $0.000\ 014\ 9\lambda^2$ (以工作频段的最低频点 $2\ \text{GHz}$ 计算)。

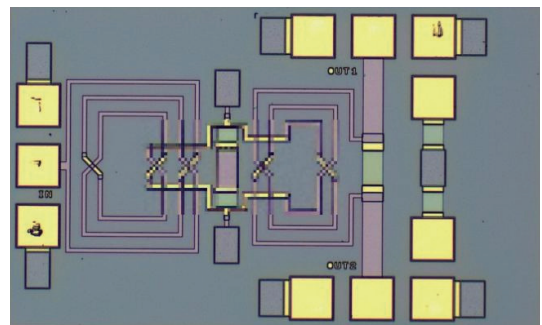


图 8 2~18 GHz 功分器照片

芯片采用三端口 $50\ \Omega$ 特征阻抗测试系统进行探针台在片测试, 通过矢量网络分析仪 N5247B 获得测试的 S 参数, 并将测试结果与仿真结果进行对比。得益于精确的三维电磁仿真, 在 $2\sim 18\ \text{GHz}$ 频段内测试结果与仿真结果非常一致。图 9a 表明 3 个射频端口的回波损耗均优于 $10\ \text{dB}$, 图 9b 为该功分器的插损, 减除二功分器 $3\ \text{dB}$ 固定插损, 附加插损在 $0.65\sim 0.88\ \text{dB}$ 之间, 在 $2\sim 18\ \text{GHz}$ 频段内插损波动仅为 $\pm 0.12\ \text{dB}$, 表现出优异的性能。图 9c 表明端口 2 和端口 3 的隔离度优于 $10\ \text{dB}$ 。图 9d 为端口 1 分别到端口 2 和端口 3 的幅相失配, 其中相位失配小于 2° , 幅度失配小于 $0.1\ \text{dB}$, 展现了良好的幅相平衡性。仿真出的相位失配接近

于 0° ，而测试结果中相位失配随频率而线性升高，这可能是由于射频同轴线从不同方向连接矢量网络分析仪，同轴线弯曲造成的测试误差。

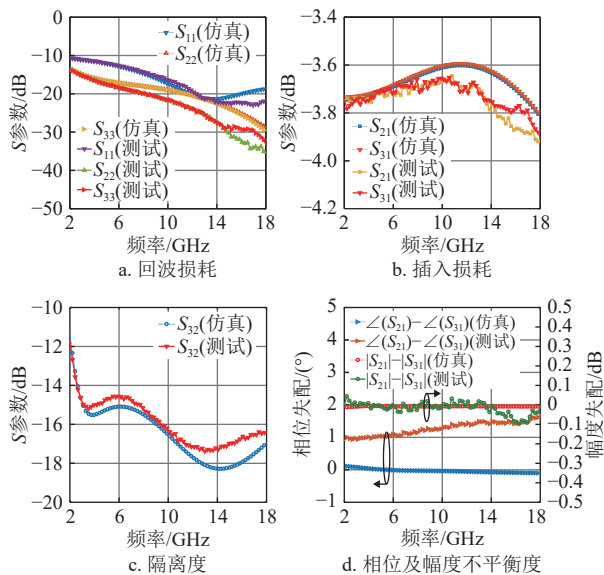


图 9 2~18 GHz 功分器测试及电磁仿真结果

表 3 列出了本文所述功分/合路器芯片与公开文献报道的威尔金森功分/合路器的对比，可以看出，在所有这些功分/合路器中，本文提出的功分/合路器在尺寸、带宽、插损等方面均有一定优势。

表 3 威尔金森功分/合路器表现对比

参数	文献[3]	文献[4]	文献[5]	文献[6]	本文方法
工艺	130 nm SiGe BiCMOS	Si IPD	GaAs IPD	GaAs pHEMT	GaAs IPD
频段/GHz	5.2~18.8	2.66~5.34	2.0~3.5	2.61~8.99	2~18
相对带宽/%	113	67.5	54.5	110	160
插损/dB	<1.1	<1.5	<1.1	1.3±0.36	0.65~0.88
回波损耗/dB	>10	>15	>20	>15	>10
隔离度/dB	>10	>15	>20	>15	>10
幅度误差/dB	<0.06	N/A	N/A	N/A	<0.1
相位误差/(°)	<1	N/A	N/A	N/A	<2
核心面积/mm ²	0.11	4.63	1.01	1.218	0.335
波长归一化面积(λ^2)*	3.30×10^{-5}	3.64×10^{-4}	4.49×10^{-5}	9.22×10^{-5}	1.49×10^{-5}

*以频段起始频率作为归一化频率

3 结束语

本文首先对基于电感耦合的威尔金森功分器进行了奇偶模分析，得到端口匹配条件，并得出通过电感耦合可以使功分器得到更小插入损耗的结论。以此设计了一款 2~18 GHz 的超宽带功分器芯片，通过电磁仿真合理选择耦合系数从而展宽工作

带宽。测试结果表明该功分器芯片在整个工作频带内具有极低的插损和带内波动，并且在版图面积上具有显著优势。该功分器芯片在宽带射频系统的工程应用中具有重要价值意义，同时在批量生产时显著降低了单片成本，具有重要的经济价值。

参考文献

- [1] WILKINSON E J. An N-way hybrid power divider[J]. *IRE Transactions on Microwave Theory and Techniques*, 1960, 8(1): 116-118.
- [2] KIZILBEY O, BOZDEMIR S, YARMAN B S. 2-10 GHz multisection 2-way Wilkinson power divider with enhanced port match and isolation[C]//The 2017 IEEE 18th Wireless and Microwave Technology Conference. Cocoa Beach: IEEE, 2017: 1-4.
- [3] JU I, CHO M K, SONG I, et al. A compact, wideband lumped-element Wilkinson power divider/combiner using symmetric inductors with embedded capacitors[J]. *IEEE Microwave and Wireless Components Letters*, 2016, 26(8): 595-597.
- [4] HSU L C, WU Y L, ZOU J Y, et al. Periodic synthesized transmission lines with 2-D routing capability and its applications to power divider and couplers using integrated passive device process[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2016, 64(2): 493-501.
- [5] LU Y, SHEN L, WANG J, et al. The design of miniaturized broadband power divider utilizing GaAs-based IPD process and equivalent circuit model[J]. *Journal of Semiconductors*, 2017, 38(8): 73-78.
- [6] LIN Y S, LEE J H. Miniature ultra-wideband power divider using bridged T-Coils[J]. *IEEE Microwave and Wireless Components Letters*, 2012, 22(8): 391-393.
- [7] KIM K, NGUYEN C. An ultra-wideband low-loss millimeter-wave slow-wave wilkinson power divider on $0.18\mu\text{m}$ SiGe BiCMOS process[J]. *IEEE Microwave and Wireless Components Letters*, 2015, 25(5): 331-333.
- [8] HAWATMEH D, SHAMAILEH K A, Dib N. Design and analysis of compact unequal-split Wilkinson power divider using non-uniform transmission lines[C]//The 2011 IEEE Jordan Conference on Applied Electrical Engineering and Computing Technologies. Amman: IEEE, 2011: 1-6.
- [9] PARK J S, WANG H. A fully differential ultra-compact broadband transformer-based Wilkinson power divider[J]. *IEEE Microwave and Wireless Components Letters*, 2016, 26(4): 255-257.
- [10] LU L H, BHATTACHARYA P, KATEHI L P B, et al. X-band and K-band lumped Wilkinson power dividers with a micromachined technology[C]//The 2000 IEEE MTT-S International Microwave Symposium Digest. Boston: IEEE, 2000, 1: 287-290.

编辑 叶芳