

引用格式: 王测天, 张帆, 刘莹, 等. 集成串转并数字电路的 C 波段 GaAs 双通道幅相多功能芯片 [J]. 电子科技大学学报, 2025, 54(6): 810-818.
WANG C T, ZHANG F, LIU Y, et al. C-band GaAs dual-channel amplitude and phase multifunctional chip integrated with digital serial to parallel converter[J]. Journal of University of Electronic Science and Technology of China, 2025, 54(6): 810-818.

集成串转并数字电路的 C 波段 GaAs 双通道幅相多功能芯片



王测天^{1,2}, 张帆^{2*}, 刘莹², 羊洪轮², 王为², 廖学介², 周德云¹

(1. 西北工业大学微电子学院, 西安 710129; 2. 成都嘉纳海威科技有限责任公司, 成都 610220)

摘要: 基于 0.15- μm GaAs 增强型赝配高电子迁移率晶体管 (E-mode pHEMT) 工艺, 研制了一款 5.8~6.8 GHz 的 C 波段双通道幅相多功能芯片。该芯片集成了 7 位数控衰减器、增益补偿低噪声放大器、6 位数控移相器、功分器和 30 位串转并等电路。集成的串转并数字电路用于对两个通道的衰减移相进行控制和识别芯片地址。测试结果表明, 参考态时, 2 个通道的增益为 0~0.5 dB 和 -0.15~0.42 dB, 测量噪声均小于 6.38 dB; 衰减态时, 通道 1 和通道 2 的衰减均方根 (RMS) 误差小于 0.35 dB 和 0.34 dB, 对应的附加调相 RMS 误差小于 2.5° 和 2.45°; 移相态时, 通道 1 和通道 2 的移相 RMS 误差小于 2.27° 和 2.36°, 对应的寄生调幅 RMS 误差均小于 0.27 dB。该多功能芯片具有衰减位数多、衰减移相精度高、衰减附加调相和移相寄生调幅小、集成度高的特点。

关键词: GaAs; 双通道幅相多功能芯片; 数控衰减器; 增益补偿低噪声放大器; 数控移相器; 串转并数字电路
中图分类号: TN432 **文献标志码:** A **DOI:** 10.12178/1001-0548.2024339

C-band GaAs dual-channel amplitude and phase multifunctional chip integrated with digital serial to parallel converter

WANG Cetian^{1,2}, ZHANG Fan^{2*}, LIU Ying², YANG Honglun², WANG Wei², LIAO Xuejie², and ZHOU Deyun¹

(1. School of Microelectronics, Northwestern Polytechnical University, Xi'an 710129, China; 2. Chengdu Ganide Technology Co., Ltd., Chengdu 610220, China)

Abstract: A 5.8 GHz to 6.8 GHz C-band dual-channel amplitude and phase multifunctional chip was developed based on 0.15- μm GaAs enhancement-mode pseudomorphic high electron mobility transistor (E-mode pHEMT) process. The chip integrates 7-bit digitally controlled attenuator, gain compensation low noise amplifier, 6-bit digitally controlled phase shifter, power divider, and 30-bit digital serial-to-parallel converter. The integrated serial-to-parallel converter can control the attenuation and phase shift, and is also applied for recognition of chip address. The measured results show that in the reference state, the gains of the two channels are 0 dB to -0.5 dB and -0.15 dB to 0.42 dB, and their measured noises are less than 6.38 dB. In the attenuation state, the attenuation root mean square (RMS) errors of channel 1 and channel 2 are less than 0.35 dB and 0.34 dB, and the associated parasitic phase RMS errors are less than 2.5° and 2.45°, respectively. In the phase shift state, the phase RMS errors of channel 1 and channel 2 are less than 2.27° and 2.36°, and the corresponding parasitic amplitude RMS errors are lower than 0.27 dB. The presented chip exhibits the characteristics of large attenuation bit, high accuracy of attenuation and phase shift, small parasitic amplitude RMS error and parasitic phase RMS error, and a high integration level.

Key words: GaAs; dual-channel amplitude and phase multifunctional chip; digitally controlled attenuator; gain compensation low noise amplifier; digitally controlled phase shifter; digital serial-to-parallel converter

相控阵系统广泛应用于雷达探测、导航和无线通信等领域。相控阵系统可以通过改变移相器的相位实现波束控制。在过去十余年来, 集成移相器的幅相多功能芯片越来越多地应用于相控阵系统的射频组件中, 成为相控阵系统的关键器件之一。幅相

多功能芯片的应用有利于减小系统的尺寸和成本、并提高系统的性能、一致性、可靠性和集成度^[1-3]。

幅相多功能芯片可以采用 CMOS 硅基、GaAs 和 GaN 工艺实现。CMOS 硅基工艺易于与数字电路集成, 当大规模量产时具有低成本的优点。GaAs

收稿日期: 2024-12-11

作者简介: 王测天, 博士生, 高级工程师, 主要从事硅基和化合物多功能芯片、功率放大器芯片等方面的研究。

*通信作者 E-mail: zhangfan_uestc@163.com

工艺与 CMOS 相比, 噪声性能和输出功率更优。GaN 工艺的耐压能力和输出功率强于 GaAs 工艺, 但成本较高^[4]。比较 3 种工艺, GaAs 工艺在性能和成本之间取得较好的平衡, 成为设计幅相多功能芯片的常用工艺。在过去十余年来, 国内外学者报道了一些 GaAs 幅相多功能芯片的研究^[5-10]。如文献 [6] 研制了一款 6~10 GHz 的 GaAs 多功能芯片, 该芯片集成了 4 个单刀双掷开关、6 位数控移相器、6 位数控衰减器、3 个放大器和 14 位并口驱动电路, 芯片尺寸为 3.5×5.1 mm², 移相和衰减 RMS 误差分别小于 3°和 1 dB。文献 [7] 基于 0.15 μm GaAs pHEMT 工艺设计了一款集成 6 位数控移相器、6 位数控衰减器、2 位数控延时器的 X 波段幅相多功能芯片, 在 8~12 GHz 的频段内, 移相和寄生调幅 RMS 误差小于 3.5°和 0.3 dB, 衰减和附加调相 RMS 误差小于 0.4 dB 和 2.5°。文献 [9] 研制了一款 8~11 GHz 幅相多功能芯片, 芯片内部集成了 6 位移相器、6 位衰减器、2 个增益补偿放大器、3 个单刀双掷开关和并行驱动电路。测量的移相 RMS 误差小于 3.3°, 衰减 RMS 误差小于 0.28 dB。这些幅相多功能芯片均包含一个接收通道和一个发射通道, 在工作时, 接收通道和发射通道共用位于公共通道的移相衰减模块。集成多个接收或发射通道的幅相多功能芯片有利于进一步减少系统的尺寸和成本, 提高系统的集成度。近年来, 针对双通道幅相控制的应用需求, 研究学者报道了集成 2 个接收或发射的双通道幅相多功能芯片^[11-12]。文献 [11] 利用 0.5 μm GaAs E/D pHEMT 工艺实现了一款 7.5~9 GHz 双通道幅相多功能芯片, 每个通道包含 6 位移相器、6 位衰减器和 1 个单刀单掷开关, 2 个通道的移相和衰减通过 27 位串转并电路控制。测量的移相和寄生调幅 RMS 误差小于 2°和 0.2 dB, 衰减和附加调相 RMS 误差小于 0.45 dB 和 2.4°, 但由于没有集成增益补偿放大器, 其插入损耗较大, 且插损随频率增加而增大。文献 [12] 报道了一款 Ku 波段 GaAs 双通道幅相控制多功能芯片, 芯片内每个通道包含一个 6 位移相器和 4 位衰减器, 2 个通道通过功分器连接, 功分器之后包含一个双向放大器, 集成的 20 位串转并数字电路可以实现对移相和衰减的控制。测量的移相 RMS 误差小于 2.5°, 衰减 RMS 误差小于 0.3 dB。

根据实际应用需求, 本文利用 0.15 μm GaAs E-mode pHEMT 工艺研制了一款集成串转并数字电路的 C 波段双通道幅相多功能芯片, 以满足 2 个接收通道幅相控制的应用场景。该芯片在片内集成了 7 位数控衰减器、增益补偿低噪声放大器、6 位

数控移相器、功分器以及 30 位串转并数字电路。芯片的尺寸为 4.6 mm×4.1 mm×0.1 mm。2 个通道的移相器和衰减器通过串转并数字电路进行控制。该多功能芯片具有衰减位数多、衰减移相精度高、衰减附加调相和移相寄生调幅小、集成度高等特点。此外, 相比文献 [11-12], 该芯片的串转并数字电路具有芯片地址识别的功能。

1 双通道幅相多功能芯片的设计

图 1 给出了双通道幅相多功能芯片的架构, 同时, 也显示了各个模块的主要指标。该芯片包含 2 个接收通道 CH1 和 CH2, 集成了 2 个 7 位数控衰减器, 2 个增益补偿低噪声放大器、2 个 6 位数控移相器、一个功分器以及一个 30 位串转并数字电路。其中 7 位衰减器包含一个 3 位衰减器和一个 4 位衰减器, 3 位衰减器位于芯片的输入端, 4 位衰减器则位于增益补偿低噪声放大器和 6 位移相器之间。芯片在工作时, 信号从输入端口 RF1 和 RF2 进入, 依次经过 3 位衰减器、增益补偿低噪声放大器、4 位衰减器、6 位移相器和功分器, 从功分器的输出口 RFOUT 输出。移相器和衰减器分别用于对信号支路进行相位和幅度调节。增益补偿低噪声放大器用于补偿衰减器和移相器的插入损耗, 提供较低的噪声和一定的输出功率。位于芯片中心的串转并数字电路用于对两个通道的衰减移相态进行控制和芯片地址识别。该多功能芯片用于接收通道, 对 2 个接收通道的信号进行幅相控制。主要设计指标为: 增益为 -2~0 dB, 噪声系数小于 6.5 dB, 1 dB 压缩点输出功率大于 -3 dBm, 输入输出驻波小于 2, 衰减 RMS 误差小于 0.5 dB, 衰减附加调相 RMS 误差小于 4°, 移相 RMS 误差小于 3°, 移相寄生调幅 RMS 误差小于 0.4 dB, +5 V 工作电流小于 40 mA, -5 V 工作电流小于 15 mA。

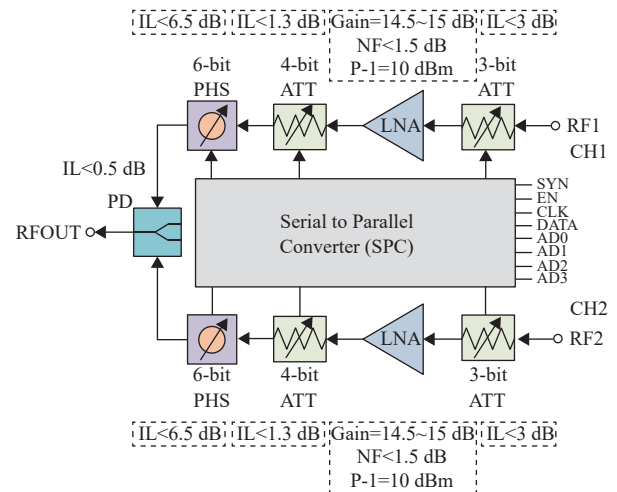


图 1 C 波段双通道幅相多功能芯片的架构图

1.1 7 位数控衰减器

7 位数控衰减器由 0.5、1、2、4、5、10、20 dB 构成。故其衰减范围为 0.5~43.5 dB，可以实现步进为 0.5 dB 的 128 种衰减状态。其中 5 dB、10 dB、20 dB 衰减器位于增益补偿低噪声放大器之前，其余 4 位衰减器位于增益补偿放大器和 6 位移相器之间。

图 2 给出了本文衰减器使用的具体结构。0.5 dB 和 1 dB 采用简化的 T 形衰减器结构，这种结构由并联开关管 M_1 和接地电阻 R_1 构成，特别适合衰减量小的设计，具有驻波好、附加调相小的优点。参考态时，开关管 M_1 截止，此时开关等效为一个小电容，近似于对射频信号开路；衰减态时，开关管 M_1 导通，接地电阻 R_1 对信号进行衰减。 R_1 的值可通过式 (1) 计算^[13]：

$$R_1 = 2Z_0 \sqrt{10^{\frac{L}{10}} - 1} \quad (1)$$

式中， Z_0 为 50 Ω 特性阻抗； L 为衰减量。

2、4、5 dB 采用桥 T 形衰减器结构，该结构包含串联开关管 M_1 、电阻 R_1 、并联开关管 M_2 以及接地电阻 R_2 。该结构具有占用面积小、端口驻波好的优点。参考态时， M_1 导通， M_2 截止，电路等效为小电阻；衰减态时， M_1 截止， M_2 导通，电路等效为 T 形衰减网络，对信号进行衰减。电阻 R_1 和 R_2 的值可通过式 (2) 和式 (3) 计算^[6]：

$$R_2 = 2Z_0 \sqrt{10^{\frac{L}{10}} - 1} \quad (2)$$

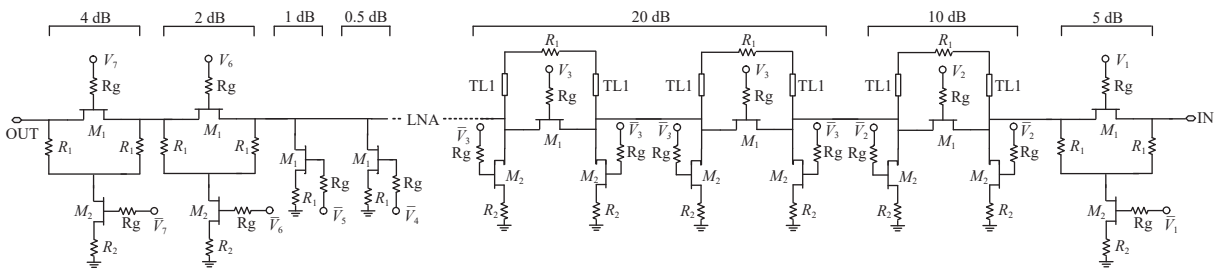


图 3 7 位衰减器的电路结构

表 1 7 位数控衰减器的设计参数

衰减位/dB	$M_1/\mu\text{m}$	$M_2/\mu\text{m}$	R_1/Ω	R_2/Ω
0.5	2×20	—	868	—
1	2×20	—	433	—
2	8×50	2×50	5.7	215
4	4×50	2×20	11.3	105
5	8×40	2×25	14	82
10	8×30	2×25	41	71
20	6×60	2×25	41	71

$$R_1 = Z_0 \left(10^{\frac{L}{10}} + 1 \right) / \left(10^{\frac{L}{10}} - 1 \right) - R_2 \quad (3)$$

对于 10 dB 和 20 dB 衰减，本文采用 Pi 形衰减器结构。其中 20 dB 衰减器结构由 2 个 10 dB Pi 形衰减器级联构成。Pi 形衰减器包含串联开关管 M_1 、传输线 TL1、电阻 R_1 、并联管 M_2 、接地电阻 R_2 ，其中传输线 TL1 用于改善 Pi 形衰减器的附加调相。参考态时， M_1 导通， M_2 截止，电路等效为一个小电阻；衰减态时， M_1 截止， M_2 导通，电路等效为一个 Pi 形衰减网络，对信号进行衰减。电阻 R_1 和 R_2 的值通过式 (4) 和式 (5) 得到^[6]：

$$R_2 = Z_0 \left(10^{\frac{L}{10}} - 1 \right) \sqrt{\left(10^{\frac{L}{10}} \right)^{-1}} / 2 \quad (4)$$

$$R_1 = \left(\left(10^{\frac{L}{10}} + 1 \right) / \left(Z_0 \left(10^{\frac{L}{10}} - 1 \right) \right) - \frac{1}{R_2} \right)^{-1} \quad (5)$$

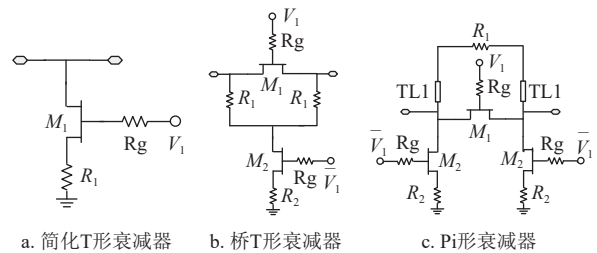


图 2 衰减器的电路原理图

图 3 给出了 7 位衰减器的电路结构，其设计参数如表 1 所示。其中，由于 20 dB 衰减器由 2 个 10 dB 衰减器级联构成，其电阻大小与 10 dB 相同。

1.2 增益补偿低噪声放大器

片内增益补偿低噪声放大器采用基于并联负反馈的共源共栅放大结构，如图 4 所示，以获得低噪声、增益正斜率和一定的输出功率。

该放大器结构包括输入匹配电路、共源共栅放大网络、RC 并联负反馈电路、输出匹配电路、有源偏置电路和无源偏置电路。通过适当设计输入匹配电路和共源放大器的源极电感 L_s ，可拉近增益

补偿放大器的最小噪声对应的源阻抗和最大增益对应的源阻抗之间的距离, 以同时实现较小的噪声系数和良好的输入匹配。共源共栅结构能提高输入输出之间的隔离度, 降低 Miller 效应的影响^[14]。RC 并联负反馈支路(由 R_4 和 C_4 构成)位于共栅管 M_2 的漏极和共源管 M_1 的栅极之间。图 5a 给出了放大器的输入阻抗在包含或不包含源极电感 L_s 、RC 并联负反馈和输入匹配时在 Smith 圆图上的变化轨迹。随着源极电感、并联负反馈和输入匹配的引入, 放大器的输入阻抗逐渐接近圆图中心的匹配点。对应的噪声系数变化曲线如图 5b 所示, 其中 NFmin 为最小噪声系数。并联负反馈的引入会一定程度恶化噪声。在引入源极电感、并联负反馈和输入匹配结构后, 放大器的仿真噪声略高于最小噪声, 实现了较好的噪声匹配。放大器的输出匹配电路包含电感 L_3 、 L_4 和隔直电容 C_3 , 用于实现良好的输出匹配和一定的输出功率。为了给放大器提供偏置电压, 引入有源偏置和无源偏置电路。有源偏置电路(包含扼流电阻 R_1 、栅漏短接的晶体管 M_3 、分压电阻 R_2 和 R_3)为共源管 M_1 的栅极提供合适的栅极电压偏置。采用有源偏置电路能减小工艺波动对放大器性能的影响。无源偏置电路包含两部分, 分别为共栅管的栅极和漏极提供偏置。具体地, 共栅管的栅极偏置电路由扼流电阻 R_6 、分压电阻 R_7 和 R_8 构成, 而共栅管的漏极偏置电路由扼流电感 L_4 构成。此外, 为了抑制电源低频和射频自激不稳定信号, 提高放大器的稳定性, 偏置电路包含若干电阻电容 RC 到地支路。共源管 M_1 和共栅管 M_2 的栅宽尺寸为 $6 \times 50 \mu\text{m}$ 和 $6 \times 50 \mu\text{m}$, 有源偏置管 M_3 的栅宽为 $2 \times 25 \mu\text{m}$ 。

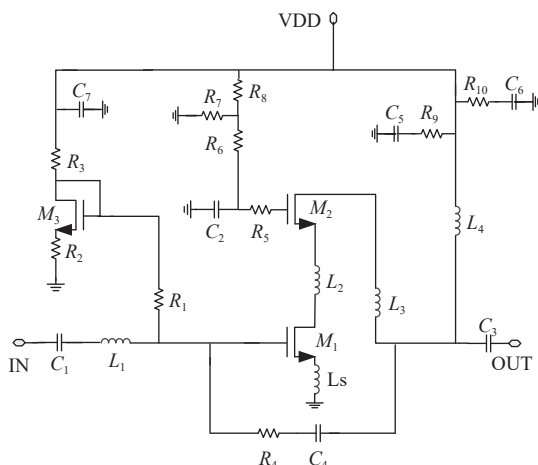
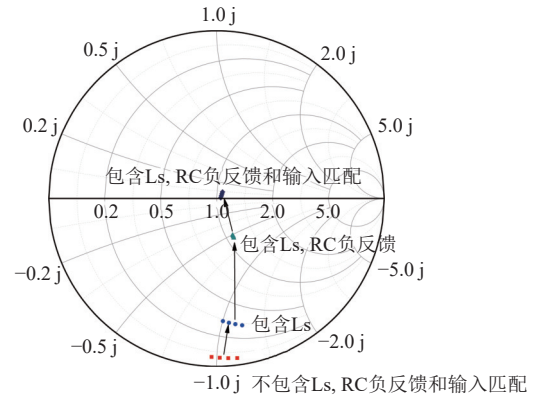
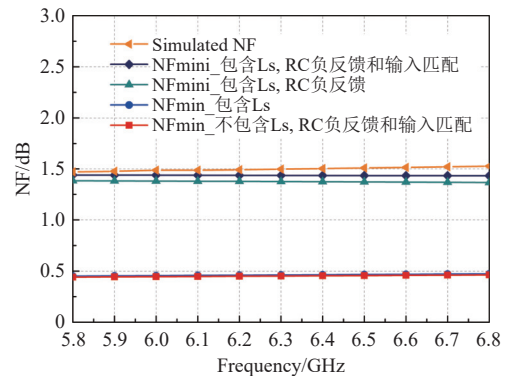


图4 增益补偿低噪声放大器的电路原理图



a. 输入阻抗在Smith圆图上的变化轨迹



b. 噪声系数的变化曲线

图5 增益补偿低噪声放大器的输入阻抗和噪声系数分析

1.3 6 位数控移相器

6 位数控移相器包含 5.625° 、 11.25° 、 22.5° 、 45° 、 90° 和 180° , 其移相步进为 5.625° , 最大移相量为 354.375° , 可以实现 64 种移相状态。本文移相器使用的结构如图 6 所示。

5.625° 、 11.25° 、 22.5° 采用桥 T 形移相器结构, 其电路结构以及等效电路, 如图 6a 所示。其中 CM_2 和 CM_3 分别为并联管 M_2 和 M_3 的截止电容。该结构包含串联管 M_1 、并联电感 L_1 、并联管 M_2 和 M_3 以及并联电感 L_2 。其中, 串联管 M_1 与并联管 M_2 导通, 并联管 M_3 截止; 移相态时, 串联管 M_1 和并联管 M_2 截止, 并联管 M_3 导通, 此时电路等效为一个低通网络, 产生相位滞后。电路中的电感 L_1 和 L_2 可根据式 (6) 和式 (7) 计算^[15]:

$$L_1 = Z_0 \tan(\varphi_0/4)/\omega_0, CM_2 = \sin(\varphi_0/2)/(Z_0\omega_0) \quad (6)$$

$$CM_3 = 2 \tan(\varphi_0/4)/(Z_0\omega_0), L_2 = 1/(CM_3\omega_0^2) \quad (7)$$

式中, φ_0 为设计的相位大小; ω_0 为角频率。

45° 、 90° 和 180° 利用高低通移相器结构实现,

如图 6b 所示。这种移相器结构由一个高通滤波器、一个低通滤波器和一对基于串并联开关结构的单刀双掷开关构成。参考态时，串联管 M_1 、并联管 M_4 导通，串联管 M_3 、并联管 M_2 截止，电路等效为一个高通滤波网络，产生相位超前，并且相位随频率增大而减小；移相态时，串联管 M_3 、并联管 M_2 导通，串联管 M_1 、并联管 M_4 截止，电路等效为一个低通滤波网络，产生相位滞后，并且相位

随频率增大而增大。因此高低通移相器可以实现相位的互相补偿，实现平坦的移相量。该移相器中的各元件值根据式 (8) 和式 (9) 计算^[15]：

$$L_1 = Z_0 / (\omega_0 \sin(\varphi_0/2)), C_1 = 1 / (Z_0 \omega_0 \tan(\varphi_0/4)) \quad (8)$$

$$L_2 = Z_0 \tan(\varphi_0/4) / \omega_0, C_2 = \sin(\varphi_0/2) / (Z_0 \omega_0) \quad (9)$$

图 7 给出了 6 位移相器的电路结构。对应的的设计参数如表 2 所示。

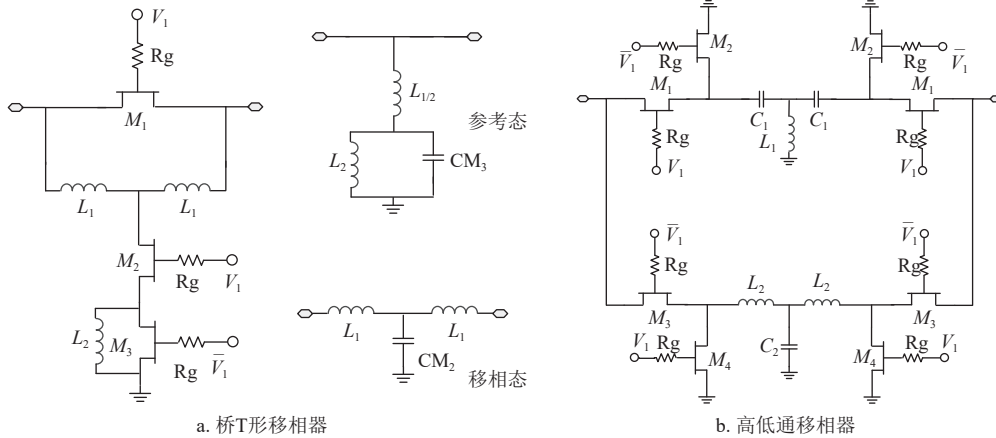


图 6 移相器的电路原理图

表 2 6 位数控移相器的设计参数

移相位/ $^{\circ}$	$M_1/\mu\text{m}$	$M_2/\mu\text{m}$	$M_3/\mu\text{m}$	$M_4/\mu\text{m}$	L_1/nH	L_2/nH	C_1/pF	C_2/pF
5.625	8×100	4×25	4×25	—	0.03	25.7	—	—
11.25	8×100	4×25	4×25	—	0.06	12.8	—	—
22.5	8×50	4×50	4×25	—	0.12	6.4	—	—
45	8×50	2×25	8×50	2×25	3.3	0.25	2.54	0.19
90	8×40	2×25	8×50	2×25	1.78	0.52	1.22	0.36
180	8×55	2×25	8×50	2×25	1.26	1.26	0.51	0.51

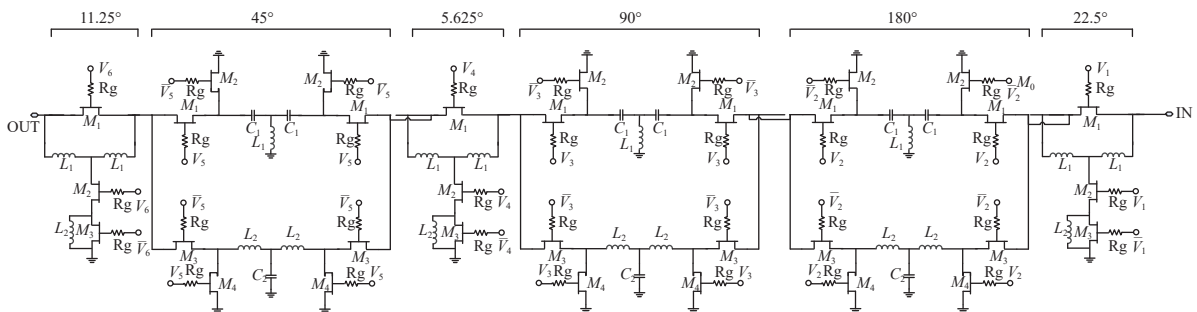


图 7 6 位数控移相器的电路结构

1.4 两级威尔金森功分器

芯片内部的功分器采用两阶威尔金森功分器结构实现，如图 8 所示。该电路为集总参数电路形式，有利于实现电路尺寸的小型化。在电路实现

中，电感 L_1 和 L_2 利用较高 Q 值的圆形螺旋电感实现。隔离电阻 R_1 和 R_2 用于提高两个输出支路之间的隔离度。

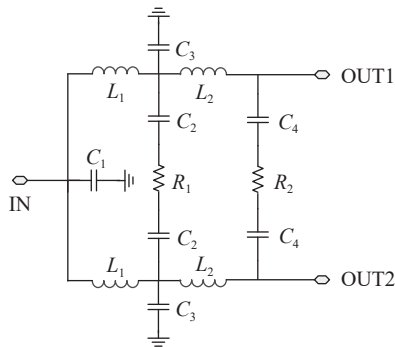


图 8 两阶威尔金森功分器的电路原理图

1.5 串转并数字电路

为了实现芯片地址识别, 控制 2 个通道的衰减器和移相器, 并减小外部控制接口的数量, 芯片内部集成了 30 位串转并数字电路。图 9 给出了串转并数字电路的逻辑框图。当使能信号 EN 为低电平时, 30 位串行数据 DATA 在时钟 CLK 上升沿进入移位寄存器, 其中串行数据的 [29:26] 位为用于地址识别的 4 位地址码, [25:13] 位和 [12:0] 位分别为通道 2 和通道 1 的衰减移相控制位。在 EN 上升沿, 如果移位寄存器中 DATA 的 [29:26] 位和并口输入 AD[3:0] 的取反相等时, 则将串行数据 [25:0] 锁存至一级锁存器, 若不相等, 则不进行任何操作。当二级锁存信号 SYN 脉冲到来时, 一级锁存器中数据锁存至二级锁存器, 并通过输出缓冲电平转换单元产生 26 对互补电平 (0/-5V), 以控制 2 个通道的衰减和移相。

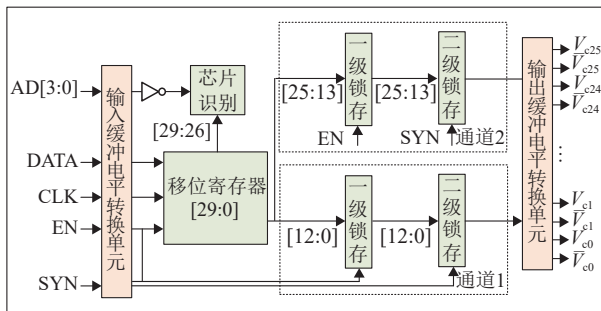


图 9 串转并数字电路的逻辑框图

2 双通道幅相多功能芯片的测量结果

设计的幅相多功能芯片采用 0.15 μm GaAs E-Mode pHEMT 工艺流片。芯片的实物照片如图 10 所示, 整体尺寸包括测试焊盘在内为 4.6 mm \times 4.1 mm \times 0.1 mm。芯片采用 +5 V 和 -5 V 供电, 其中 +5 V 为增益补偿低噪声放大器和串转并数字电路供电, -5 V 仅为数字电路供电。+5 V 供电焊盘

VD 和 -5 V 供电焊盘 VEE 的位置分别位于芯片的右上角和右下角。

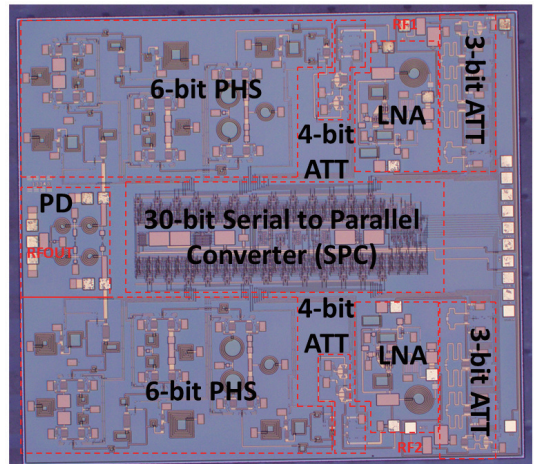


图 10 C 波段双通道幅相多功能芯片的实物照片

采用 Cascade 微波探针台、矢量网络分析仪, 偏置电源对设计的多功能芯片进行在片测量。对芯片的射频输入输出焊盘加上射频探针, 同时对供电焊盘和控制焊盘加上直流探针。在直流探针给芯片供电 +5 V 和 -5 V 的情况下, 芯片供电焊盘 VD 处静态电流为 33 mA, 供电焊盘 VEE 处静态电流为 10 mA。串转并电路的馈电需要良好的滤波, 控制高电平的范围为 3.6~6.5 V, 最高时钟频率须低于 12 MHz。幅相多功能芯片的 2 个通道在参考态、衰减态和移相态时的测量结果如图 11~图 19 所示。

在参考态时, 如图 11 和图 12 所示, 通道 1 和通道 2 的增益分别为 0~0.5 dB 和 -0.15~0.42 dB, 均具有 0.5 dB 左右的正斜率, 对应的输入输出驻波分别优于 1.65 和 1.6。2 个通道的测量噪声均小于 6.38 dB, 同时, 通道 1 的 1 dB 压缩点输出功率 $P-1$ 大于 -0.7 dBm, 通道 2 的 $P-1$ 大于 -1.4 dBm。

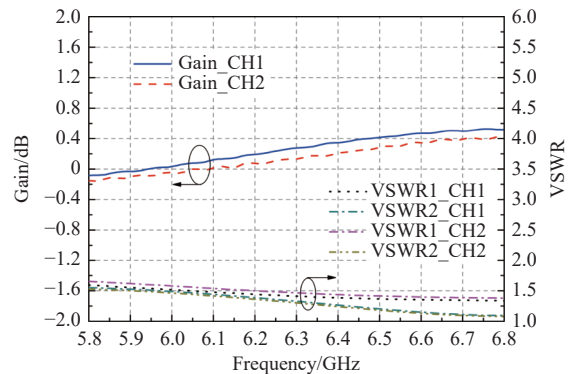


图 11 幅相多功能芯片在参考态时的测量增益和输入输出驻波

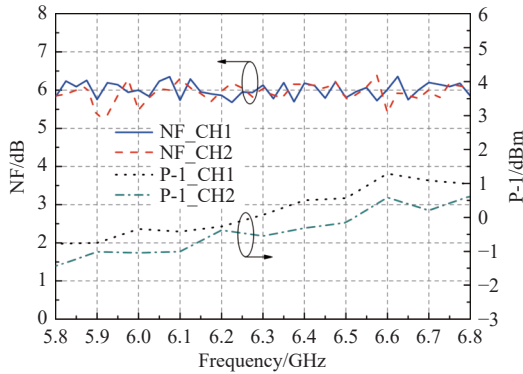


图 12 幅相多功能芯片在参考态时的测量噪声和 P-1

在衰减态时, 如图 13~15 所示, 2 个通道在 5.8~6.8 GHz 的频率范围内, 7 位衰减器的衰减基本态 (0.5、1、2、4、5、10、20 dB) 和衰减全态 43.5 dB 均具有平坦的衰减响应曲线。同时, 每个衰减基本态和全态的附加调相 (parasitic phase) 小于 $\pm 4.2^\circ$, 如图 14 所示。为了衡量 2 个通道的衰减和附加调相精度, 引入了均方根 RMS 计算公式^[7]:

$$\text{RMS} = \sqrt{\sum_{i=0}^{2^N-1} \frac{(M_i - T_i)^2}{2^N}} \quad (10)$$

式中, M_i 和 T_i ($i=0,1,\dots,2^N-1$) 分别为衰减器的测量值和理论值, N 为衰减位数。利用式 (10) 计算和绘制了 7 位衰减器在 128 态的衰减 RMS 误差和附加调相 RMS 误差, 如图 15 所示, 通道 1 和通道 2 的衰减 RMS 误差小于 0.35 dB 和 0.34 dB, 对应的附加调相 RMS 误差小于 2.5° 和 2.45° 。

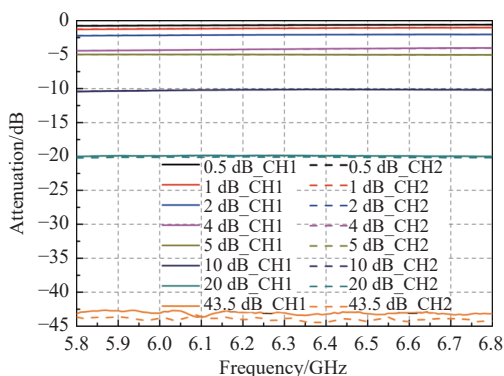


图 13 多功能芯片的测量衰减基本态和衰减全态

在移相态时, 如图 16~18 所示, 6 位移相器的移相基本态 (5.625° 、 11.25° 、 22.5° 、 45° 、 90° 、 180°) 和移相全态 354.375° 均具有平坦的移相响应曲线。同时, 如图 17 所示, 每个移相基本态和全态的寄生调幅 (parasitic amplitude) 小于 ± 0.46 dB。采用式 (10) 计算和绘制了 6 位移相器在 64 态的移

相 RMS 误差和寄生调幅 RMS 误差, 如图 18 所示, 通道 1 和通道 2 的移相 RMS 误差小于 2.27° 和 2.36° , 对应的寄生调幅 RMS 误差小于 0.27 dB。需要注意的是由于幅相多功能芯片的衰减和移相性能对驻波敏感, 在实际应用时, 与幅相多功能芯片前后连接的芯片需要具有优良的驻波。

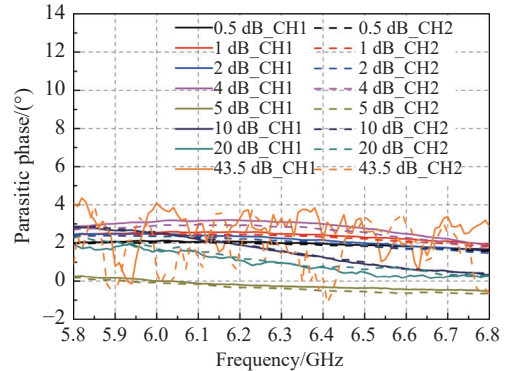


图 14 幅相多功能芯片在衰减时的测量附加调相

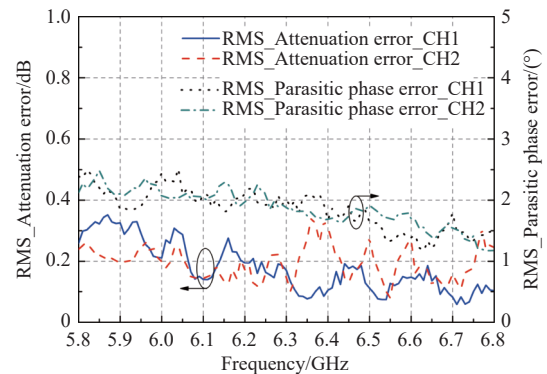


图 15 幅相多功能芯片的测量衰减 RMS 误差和附加调相 RMS 误差

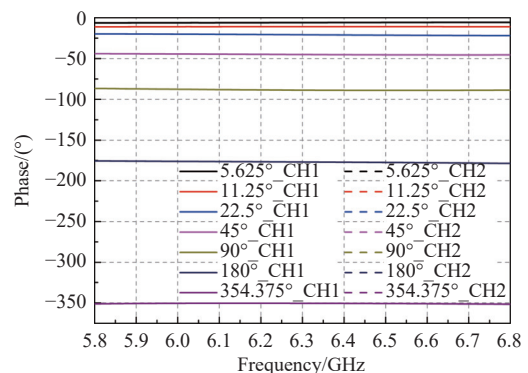


图 16 幅相多功能芯片的测量移相基本态和移相全态

所有衰减态和移相态的测量输入输出驻波如图 19 所示, 从图中可知, 所有状态的输入输出驻波均小于 1.69, 表明多功能芯片工作在衰减态和移相态时匹配良好。

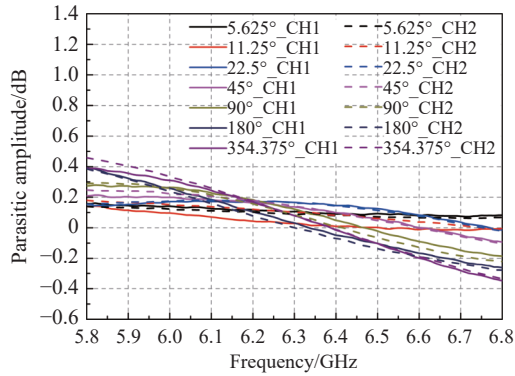


图 17 幅相多功能芯片在移相时的测量寄生调幅

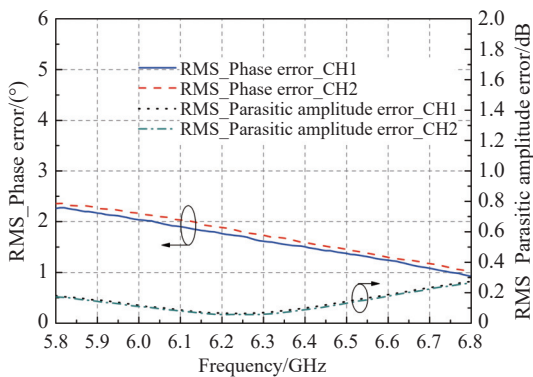


图 18 幅相多功能芯片的测量移相 RMS 误差和寄生调幅 RMS 误差

最后, 表 3 给出了本文设计的双通道幅相多功能芯片与近年来文献中报道的幅相多功能芯片的性能对比。从表中可以看出, 文献 [5-10] 报道的幅相多功能芯片不包含两个接收/发射通道。其中文

献 [7] 无驱动电路集成, 芯片包含大量加电焊盘用于控制。文献 [6, 8-9] 集成了并行驱动电路, 使芯片需要的控制焊盘数量减少一半, 但文献 [6] 的衰减精度较差。文献 [5, 10] 由于集成了串转并电路, 所需要的外部控制焊盘数量大大减少, 但由于没有集成增益补偿放大器, 导致其插损较大, 此外文献 [5] 的衰减和移相精度较差。对比文献 [11-12] 报道的包含 2 个接收/发射通道的幅相多功能芯片, 两款芯片均集成了串转并电路, 但文献 [11] 无增益补偿放大器集成, 文献 [12] 的衰减位数较少。综合来看, 相比表 3 中其他幅相多功能芯片, 本文的工作包含两个幅相控制的接收通道, 具有衰减位数多、衰减和移相精度高、衰减附加调相和移相寄生调幅小、集成度高的优点。此外, 本文集成的串转并数字电路具有地址识别的功能。

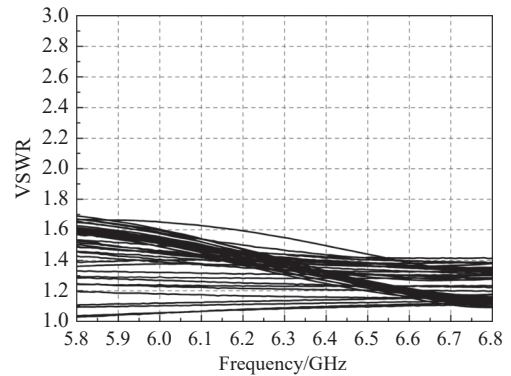


图 19 幅相多功能芯片在衰减态和移相态时的测量输入输出驻波

表 3 本文工作与其他幅相多功能芯片的性能对

文献	频率/ GHz	衰减/ 移相位数	最小增益/ dB	RMS			集成的电路模块	是否包含 2 个接 收/发射通道	工艺
				附加调相/ 衰减/dB	移相/(°)	寄生调幅/ dB			
[5]	8~18	6/6	-12.2	1.2	6	8	ATT+PHS+SPC	否	0.15- μ m GaAs E/D pHEMT
[6]	6~10	6/6	8/1	1	—	3	ATT+PHS+3GCA+ 4SPDT+PDC	否	GaAs E/D pHEMT
[7]	8~12	6/6	3/7	0.4	2.5	3.5	ATT+PHS+TTD+ 4SPDT+2GCA	否	0.5- μ m GaAs pHEMT
[8]	11~15	6/6	10.2/21.5	0.45	—	1.7	ATT+PHS+4GCA+ 4SPDT+PDC	否	0.15- μ m GaAs E/D pHEMT
[9]	8~11	6/6	15.5/8.6	0.28	2.6	3.3	ATT+PHS+2GCA+ 3SPDT+PDC	否	0.15- μ m GaAs pHEMT
[10]	7.6~9.1	6/6	—	0.6	—	5.5	ATT+PHS+SPC+SPDT	否	0.25- μ m GaAs pHEMT
[11]	7.5~9.0	6/6	-13/-13	0.45	2.4	2	2ATT+2PHS+ 2SPST+SPC	是	0.5- μ m GaAs pHEMT
[12]	14~18	4/6	3/1	0.3	—	2.5	2ATT+2PHS+PD+ BDA+SPC	是	GaAs E/D pHEMT
本文	5.8~6.8	7/6	0/-0.15	0.35	2.5	2.36	2ATT+2PHS+2GCA+ PD+SPC	是	0.15- μ m GaAs pHEMT

注: PHS代表移相器; ATT代表衰减器; TTD代表延时器; PD代表功分器; SPST代表单刀单掷开关; SPDT代表单刀双掷开关; GCA代表增益补偿放大器; BDA代表双向放大器; SPC代表串转并数字电路; PDC代表并行驱动电路

3 结束语

本文基于 0.15 μm GaAs E-mode PHEMT 工艺, 研制了一款 5.8~6.8 GHz 双通道幅相多功能芯片。该芯片在片内集成了数控衰减器、增益补偿低噪声放大器、数控移相器、功分器和串转并数字电路, 并给出了各个功能模块单元的设计。测量结果表明, 参考态时两个通道的增益为 0~0.5 dB 和 -0.15~0.42 dB, 测量噪声均小于 6.38 dB。衰减态时, 通道 1 和通道 2 的衰减 RMS 误差小于 0.35 dB 和 0.34 dB, 对应的附加调相 RMS 误差小于 2.5° 和 2.45°。移相态时, 通道 1 和通道 2 的移相 RMS 误差小于 2.27° 和 2.36°, 对应的寄生调幅 RMS 误差均小于 0.27 dB。

参考文献

- [1] 彭龙新, 邹文静, 孔令峥, 等. GaAs 及 GaN 微波毫米波多功能集成电路芯片综述[J]. 固体电子学研究与进展, 2023, 43(2): 121-135.
PENG L X, ZOU W J, KONG L Z, et al. Review of GaAs and GaN microwave and millimeter-wave multifunctional MMICs[J]. Research & Progress of SSE, 2023, 43(2): 121-135.
- [2] JEONG J C, YOM I B, KIM J D, et al. A 6–18-GHz GaAs multifunction chip with 8-bit true time delay and 7-bit amplitude control[J]. IEEE Transactions on Microwave Theory and Techniques, 2018, 66(5): 2220-2230.
- [3] SCHMID U, SLEDZIK H, SCHUH P, et al. Ultra-wideband GaN MMIC chip set and high power amplifier module for multi-function defense AESA applications[J]. IEEE Transactions on Microwave Theory and Techniques, 2013, 61(8): 3043-3051.
- [4] 胡建全. 多倍频程超宽带接收机芯片关键技术研究[D]. 成都: 电子科技大学, 2019.
HU J Q. Research on key technologies of multi-octave ultra-broadband receive chip[D]. Chengdu: University of Electronic Science and Technology of China, 2019.
- [5] 邹文静, 彭龙新, 刘石生, 等. 串转并数控集成宽带幅相控制 MMIC[J]. 固体电子学研究与进展, 2016, 36(5): 382-387.
ZOU W J, PENG L X, LIU S S, et al. Broadband phase and amplitude control MMIC with digital serial to parallel converter[J]. Research & Progress of SSE, 2016, 36(5): 382-387.
- [6] 张滨, 杨柳, 谢媛媛, 等. 基于 GaAs E/D PHEMT 工艺的 6~10 GHz 多功能 MMIC[J]. 半导体技术, 2016, 41(3): 180-185.
ZHANG B, YANG L, XIE Y Y, et al. 6-10 GHz multi-function MMIC based on Ga As E/D PHEMT process[J]. Semiconductor Technology, 2016, 41(3): 180-185.
- [7] 周守利, 张景乐, 吴建敏, 等. X 波段宽带幅相多功能芯片设计[J]. 电子科技大学学报, 2020, 49(5): 680-689.
ZHOU S L, ZHANG J L, WU J M, et al. Design of X-band wideband multi-function chip with phase and amplitude control[J]. Journal of University of Electronic Science and Technology of China, 2020, 49(5): 680-689.
- [8] ZHAO L, TANG X S, CHU X Y, et al. An 11-15GHz multifunctional MMIC with 1.7° RMS phase error, 26.5 dBm P_{sat} and >30% PAE for T/R module[J]. IEICE Electronics Express, 2023, 20(5): 20220560.
- [9] YUAN Y, ZENG J L, ZHANG D S, et al. An X-band high-accuracy GaAs multifunction chip with amplitude and phase control[J]. IEEE Access, 2022, 11: 3872-3880.
- [10] RAMELLA C, LONGHI P E, PACE L, et al. Ultralow-power digital control and signal conditioning in GaAs MMIC core chip for X-band AESA systems[J]. IEEE Transactions on Microwave Theory and Techniques, 2022, 70(1): 367-379.
- [11] ZHOU S C, ZHOU S L, ZHANG J L, et al. A 7.5-9 GHz GaAs two-channel multi-function chip[J]. Electronics, 2019, 8(4): 395.
- [12] 徐伟, 赵子润, 刘会东, 等. 基于 GaAs E/D PHEMT 工艺的 Ku 波段双通道幅相控制多功能芯片[J]. 半导体技术, 2024, 49(6): 575-579.
XU W, ZHAO Z R, LIU H D, et al. A Ku-band dual-channel amplitude and phase control multi-function chip based on GaAs E/D PHEMT process[J]. Semiconductor Technology, 2024, 49(6): 575-579.
- [13] 谢媛媛, 陈凤霞, 高学邦. 一种超小型 DC~18 GHz MMIC 6 bit 数字衰减器[J]. 半导体技术, 2016, 41(8): 580-585.
XIE Y Y, CHEN F X, GAO X B. A microminiature DC-18 GHz MMIC 6 bit digital attenuator[J]. Semiconductor Technology, 2016, 41(8): 580-585.
- [14] HU J Q, MA K X. A 1–40-GHz LNA MMIC using multiple bandwidth extension techniques[J]. IEEE Microwave and Wireless Components Letters, 2019, 29(5): 336-338.
- [15] MEGHDADI M, AZIZI M, KIANI M, et al. A 6-bit CMOS phase shifter for S-band[J]. IEEE Transactions on Microwave Theory and Techniques, 2010, 58(12): 3519-3526.

编辑 叶芳