

射频微波功率放大器芯片技术研究进展及发展趋势



李镇兵¹, 黄峻杰¹, 张晋荣¹, 贾世麟¹, 付佳龙¹, 吴祥睿¹,
李 钢², 孙浩洋¹, 文光俊^{1*}

(1. 电子科技大学 信息与通信工程学院, 成都 611731; 2. 电子科技大学 信息与软件工程学院, 成都 610054)

摘要 在对射频微波功率放大器芯片的概念、类型与实现工艺进行全面综述与分类的基础上, 聚焦其高频化、线性度改善、能量转换效率提升、带宽扩展以及高集成度封装等关键技术的研究现状与亟待解决的技术问题, 深入分析并讨论了各项关键技术的主流实现方式、典型研发案例以及相关应用利弊, 旨在为现代无线通信系统射频前端集成的功率放大器芯片研发提供方法总结与设计参考。最后对射频微波功率放大器芯片技术的发展趋势与行业走向作出了展望。

关键词 射频微波; 功率放大器芯片; 高频化; 效率提升; 线性度改善; 带宽扩展; 高集成度封装
中图分类号 TN72 **文献标志码** A **DOI** 10.12178/1001-0548.2023266

Research Progress and Development Trend of Radio Frequency/Microwave Power Amplifier Chip Technology

LI Zhenbing¹, HUANG Junjie¹, ZHANG Jinrong¹, JIA Shilin¹, FU Jialong¹, WU Xiangrui¹,
LI Gang², SUN Haoyang¹, and WEN Guangjun^{1*}

(1. School of Information and Communication Engineering, University of Electronic Science and Technology of China, Chengdu 611731, China;
2. School of Information and Software Engineering, University of Electronic Science and Technology of China, Chengdu 610054, China)

Abstract Based on the comprehensive review and classification of the concepts, types, and realization processes of radio frequency/microwave power amplifier chips, this paper focus on the research status and urgent technical problems of key techniques such as high frequency, linearity improvement, energy conversion efficiency improvement, bandwidth expansion, highly integrated packaging and so on. The mainstream realization of each key technology, typical cases of research and development, as well as the advantages and disadvantages of the relevant applications, are also analyzed and discussed, targeting to summarize the methodology and provide design reference for the research and development of radio frequency front-end integrated power amplifier chips for modern wireless communication systems. Finally, the development trend and industry trend of radio frequency/microwave power amplifier chip technology are prospected.

Key words radio frequency/microwave; power amplifier chip; high frequency; efficiency improvement; linearity improvement; bandwidth expansion; high integration packaging

自 1947 年 Alcatel-Lucent Bell 实验室发明了点触型晶体管以来, 半导体材料、器件、集成电路及系统不断发展和完善, 据此形成的电子信息产业已成为影响全球经济的主要因素之一^[1]。其中, 作为现代无线通信系统射频前端的核心器件——射频微波功率放大器芯片是制约系统性能的关键部件。

在无线通信系统中, 需使用功率放大器将调制信号以较大的功率形式发射出去, 功率放大器芯片(以下简称功放芯片)的效率、外形尺寸等由基站或终端等载体的限制条件决定; 功放芯片的发射规范由各种相互独立的无线通信协议、标准决定, 包括发射频率、带宽、发射功率、线性

收稿日期: 2023-10-28; 修回日期: 2024-02-28

基金项目: 国家重点研发项目(2018AAA0103203); 四川省科技计划项目(2021YFH0133, 2022YFG0230, 2023YFG0040); 中国移动研究院与 X-NET 联合项目(2022H002); 四川省智能终端重点实验室基金项目(SCITLAB-1015)

作者简介: 李镇兵, 博士, 主要从事射频集成电路与系统方面的研究。

*通信作者 E-mail: wgj@uestc.edu.cn

度等, 这些要求规定了射频微波功放芯片的性能指标。如采用高阶调制技术的 5G 通信系统, 其高信号峰均功率比对功放芯片的效率与线性度提出了苛刻的要求^[2]; 新一代移动智能终端特别强调功放芯片的高效率, 以延长终端的待机与通信时长^[3]; 基站、中继器等要求功放芯片要有高输出功率, 以保障信号的传输距离^[4]; 军用雷达系统则要求功放芯片具有宽带宽和高集成度, 在保障军事用途的前提下降低系统的体积, 以提升其在战场上的高机动性和生存率^[5]。综合分析各领域的共性需求可知, 业界对高频率、高线性度、高效率、宽带宽、高集成度的功放芯片需求巨大, 相关研究具有显著的工程应用价值和经济效益, 已成为高校、科研院所等机构的研究热点。

射频微波功放技术相关的综述类文献是研究者们快速学习和了解功放研究现状的重要渠道, 如文献 [6] 主要分析与讨论了不同工艺器件所设计的功放芯片在不同频段所呈现的特性, 包括输出功率、效率以及增益等; 文献 [7] 综述了用于 5G 移动通信系统基站的高功率放大器技术, 并在文章中展望了 GaN 器件的发展前景。文献 [8] 与文献 [9] 则讨论了功放芯片设计中常用的线性化改善技术。文献 [10] 介绍了不同类型的晶体管功率放大电路的结构、工作原理以及影响其效率的主要因素; 文献 [11] 综述了各类谐波控制型功放的特点及其发展现状, 并指出了该类型功放的发展趋势; 文献 [12] 综述了 GaAs 和 GaN 射频收发多功能芯片的发展状况, 简述了其中功率放大器的设计方法。阅读以上文献可知, 现有综述均只对功放芯片设计的某一个技术点开展论述, 还未从多个技术点、多个角度总体论述射频微波功放芯片技术的综述类文献, 不能为研究者们提供功放芯片相关技术的全面介绍与参考。

本文对目前需求最广泛的 5 种主流射频微波功放芯片技术——高频功放芯片研制技术、功放芯片线性度改善技术、高效率功放芯片设计技术、宽带功放芯片设计技术、高集成度功放芯片封装技术进行综述。从阐述各种技术的基本原理、实现方式出发, 介绍国内外对这 5 种主流射频微波功放芯片技术的研究进展和亟待解决的关键问题, 旨在为现代无线通信系统射频前端集成的功率放大器芯片研发提供方法总结与设计参考, 并基于目前应用研究的现状讨论其发展趋势与行业走向。

1 类型划分与工艺概述

1.1 射频微波功率放大器类型划分

功率放大器(以下简称功放)本质上是将直流能量转化为射频能量的器件, 在过去近百年的研究中, 研究者们根据功放工作方式的不同, 将其划分为线性类功放和开关类功放。

1.1.1 线性类功率放大器

线性类功放根据晶体管导通角的不同, 分为 A 类^[13-15]、B 类^[16-18]、AB 类^[19-21]和 C 类^[22-24], 其基本架构与特性划分如图 1 所示。

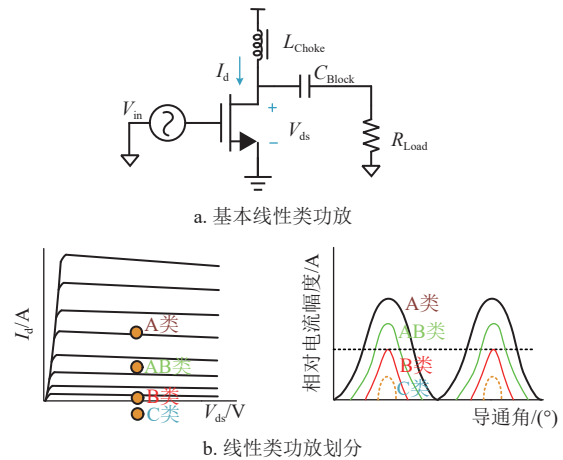


图 1 线性类功率放大器基本架构与特性划分

A 类功放的晶体管在信号的全周期内导通, 理论上其线性度较好, 但由于其直流偏置点高, 致其最大效率仅 50%。B 类功放的直流偏置点设置在晶体管导通开启电压附近, 只有当输入信号为正向摆幅时晶体管导通, 导通角理论上为全周期的一半, 其最高效率可达 78.5%。AB 类功放导通角处于 A 类和 B 类之间, 效率根据导通角的不同而不同, 其最高效率介于 A 类与 B 类之间。如果在 B 类功放的基础上继续减小导通角, 当全周期的导通角减小至 B 类的一半以下时, 就形成了 C 类功放, 理论上 C 类功放效率可达 100%, 但因其导通角为 0 时, 功率输出也为 0, 因此 C 类功放中的 100% 效率无法为实际的功放设计提供有效参考。由于导通角的不同, A 类、B 类、AB 类及 C 类功放在效率、基波功率及谐波功率上有不同的表现, 可总结为: 随着导通角变小, 功放的理论最高效率由 50% 逐渐提高至接近 100%; 从 A 类到 B 类的变化中, 导通角的变小并没有引起基波能量的减小; 从 B 类到 C 类变化中, 基波输出功率逐步减小。因此, 线性功放大多设计在 AB 类, 其优势是

具有较高的效率和基波输出功率, 同时兼具良好的谐波特性。

1.1.2 开关类功率放大器

在理想的开关类功放中, 当输入电压为正, 晶体管打开, 电流通过晶体管, 此时晶体管两端电压为 0; 当电压为负, 晶体管关闭, 此时输出电压开始建立, 但流过晶体管的电流为 0。因此这类功放作为开关使用时, 晶体管本身不消耗能量, 理论上开关类功放可以达到 100% 的效率。然而在实际使

用中, 由于开关的非理想特性和器件的寄生效应, 晶体管并不能达到理想开关效果, 也就无法避免电压与电流的部分交叠, 从而造成效率的损失。另外, 如果谐波能量处理不当, 也会引起能量损失。为了使开关类功放的效率不断逼近 100%, 设计者们提出了多种不同的开关类型功放, 主要包括 D 类^[25-27]、E 类^[28-30]、F 类^[31-33] 以及 J 类^[34-36] 功放, 如图 2 所示。

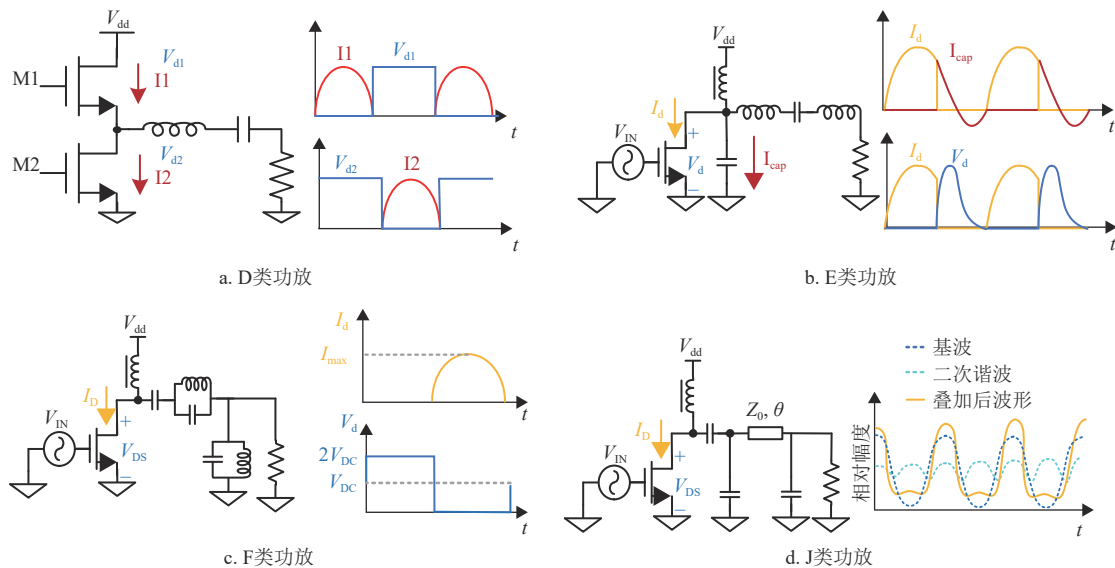


图 2 开关类功率放大器基本架构与特性划分

D 类功放由文献 [37] 首先提出, 其基本结构为一对开关管 M1 及 M2, 以及谐振在基波频率的调谐负载。由于该谐振负载的存在, 输出电流波形为半正弦波, 谐波分量中电压与电流交叠为 0, 使得理想 D 类功放无谐波功率耗散, 从而理论上可达到 100% 的效率。文献 [38] 提出了 E 类功放, 相对于 D 类功放更适用于高频条件, 其由工作于开关状态的晶体管、负载匹配网络构成, 作为开关, 晶体管可在恰当的时间点进行 off 和 on 的切换。文献 [39] 首先提出了 F 类功放的概念, 随后文献 [40-42] 对 F 类功放的原理和设计方法进行了进一步阐述。F 类功放源自对 B 类功放过激励情况的研究, 其通过对谐波阻抗的控制, 使奇次谐波阻抗开路, 偶次谐波阻抗短路, 得到方形的电压波形和半正弦的电流波形。由于二者分别只含有奇次和偶次谐波, 因此谐波功耗为 0, 在理想情况下可得到 100% 的效率。同理, 也可以将电流构造成方波, 电压构造成半正弦波, 同样在理论上效率可达 100%, 这样就形成了逆 F 类功放。J 类功放^[43]的

设计思路仍然是利用谐波阻抗的控制, 减少电压与电流交叠部分, 以提升功放的效率。与 F 类功放通过控制不同谐波分量的幅度来构建方波与半正弦波不同, J 类功放是通过控制二次谐波的相位, 使二次谐波与基波之间形成叠加, 从而减小电压与电流之间的交叠, 其实际工程中更容易实现, 并具有较好的宽带特性。

1.2 射频微波功率放大器芯片工艺概述

基于以上不同类别的功放, 它们的集成电路实现方式——射频微波功放芯片可以通过不同材料与工艺来实现, 而射频微波功放芯片的性能, 特别是高频性能依赖于半导体材料与工艺的特性^[44-46]。目前用于设计射频微波功放芯片的主要半导体材料有单元素 Si、Ge 等第一代半导体材料; III-V 族化合物 GaAs 和 InP 等第二代半导体材料以及宽带隙 GaN 和 SiC 等第三代化合物半导体材料。这些半导体材料制作的器件用于功放芯片设计时具有不同的特性。表 1 为当前主流射频微波功放芯片所采用的半导体材料特性。

表 1 当前主流射频微波功率放大器芯片工艺材料特性

材料	单元素半导体 (第一代)		III-V 族化合物半导体 (第二代)		宽禁带半导体 (第三代)	
	Si	Ge	GaAs	InP	GaN	SiC
禁带宽度/eV	1.12	0.70	1.40	1.35	3.39	3.26
能带跃迁类型	间接	间接	直接	直接	直接	直接
相对介电常数	11.5	16.0	12.8	12.5	9.0	10.0
击穿电场/MV·cm ⁻¹	0.3	0.3	0.4	0.5	3.3	3.0
饱和电子速度/10 ⁶ cm·s ⁻¹	10	6	20	22	22	20
电子迁移率/cm ² ·V ⁻¹ ·s ⁻¹	1 200	3 800	6 500	4 600	1 250	800
空穴迁移率/cm ² ·V ⁻¹ ·s ⁻¹	420	1 400	320	150	250	115
热导率/W·cm ⁻¹ ·k ⁻¹	1.5	0.6	0.5	0.7	1.3	4.9
制造成本	低	较低	高	较高	非常高	非常高

2 研究进展与亟待解决的问题

2.1 高频功放芯片研制技术

2.1.1 高频功放芯片研制技术研究进展

功放芯片的性能往往受制于半导体材料特性,特别是功放芯片的高频特性。从表 1 可知,半导体材料技术的发展可分为单元素半导体、III-V 族化合物半导体、宽禁带半导体 3 个阶段,图 3 展示了不同半导体器件的适用工作频率。

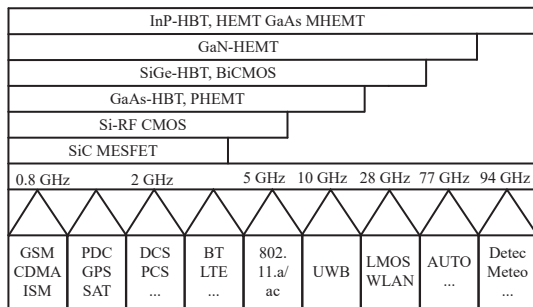


图 3 不同半导体器件的适用频段

20 世纪 50 年代,基于第一代半导体材料实现的晶体管取代了电子管,普遍用于制造低压、低频、中/小功率晶体管和光电探测器,包括单元素半导体硅 (Si) 和锗 (Ge) 等。从图 3 可知,基于 Si CMOS 工艺的射频微波功放芯片主要设计在低频应用场景下。2022 年,文献 [47] 采用 CMOS 工艺设计了一款工作在 3~5 GHz 的功率放大器,该功效功率增益大于 18 dB,带内增益平坦度处于 ± 0.3 dB 之间, $P_{1\text{dB}}$ 大于 -3 dBm。

至上世纪 70 年代,第二代半导体材料应运而生,即 III-V 族化合物半导体,包括砷化镓 (GaAs)、磷化铟 (InP) 等。第二代半导体材料在拥有高品质的载流子输送特性的同时,兼具高耐压、高功率、纵向电流特性和良好的衬底特性,提高了器件设计的灵活性,可满足高频、高功率功放

芯片设计与实现的基本要求^[48]。2020 年,文献 [49] 基于 0.1 μm GaAs PHEMT 工艺设计了一款工作在 84~100 GHz 的功放芯片,其 P_{sat} (饱和输出功率) 达到 22.3 dBm,芯片尺寸仅为 $1.78 \times 1.15 \text{ mm}^2$ 。2022 年,文献 [50] 采用 0.15 μm GaAs PHEMT 工艺实现了一款 27~32 GHz 的三级级联型功放芯片,该芯片增益达到 25.5 dB, $P_{1\text{dB}}$ (增益 1 dB 压缩点对应的输出功率) 为 28.5 dBm, PAE 达到 36%。

第三代半导体材料又被称为宽禁带半导体材料,其目的是为满足现代无线通信系统对高频率、高电压、高输出功率的迫切应用需求。相比于前两代半导体材料,其具有更高的热导率、高击穿场强、高饱和电子漂移速率和宽禁带宽度等优点,在业界应用前景广泛^[51]。其中 GaN 是在现代高频无线通讯系统中功放芯片设计与制造的首选工艺。2022 年,文献 [52] 基于 GaN 工艺设计了一款用于高质量卫星通信的 K 波段功放芯片,在 17.3~20.2 GHz 工作,其输出功率达到 40 dBm, PAE 达到 45%。2016 年,文献 [53] 采用 80 nm 的 InAlGaIn/GaN 工艺研制了一款 W 波段功放芯片,其采用两级级联结构,在 86 GHz 连续波模式下 P_{sat} 达到 1.15 W。

2.1.2 高频功放芯片研制技术亟待解决的问题

随着下一代无线通信系统对更高频率的要求与日俱增,在更高工作频段,上述各代半导体材料的射频微波特性都会出现不同程度的恶化,即使是第三代化合物半导体材料实现的功放芯片也会随着频率的提高逐渐显得力不从心。解决该问题的关键是需要尽快找到下一代、符合更高频率功放芯片性能设计要求的半导体材料。第四代半导体材料如金刚石、氧化镓等虽然呼之欲出,但一直存在争议,如氧化镓的高频特性与热导率一直饱受诟病。2021 年的 IEEE 全球国际芯片导线技术会议将石墨烯定位为下一代新型半导体材料。石墨烯以其高频稳定

性、高载流子迁移率、热稳定性等优势获得了广泛关注。但由于该材料过于稳定的物理结构, 在加工时须采用更复杂的 EUV 光刻设备, 否则易出现翘曲、破损等现象, 如何量产不同尺寸的石墨烯晶圆成为下一个高频功放芯片时代开启的密钥之一^[54]。

2.2 功放芯片线性度改善技术

2.2.1 功放芯片线性度改善技术研究进展

线性度作为功放的一个重要指标, 通常用来反映功放输出信号的相对失真程度, 一直以来受到高质量无线通信系统的关注。特别是现代无线通信系统, 为了最大化利用频谱资源, 出现了非等幅信号调制方法, 如高阶 QAM 调制^[55]、CDMA^[56]及 OFDM^[57]等, 其包络信号幅度不再恒定不变, 而是承载通信信息。由于这些高阶调制信号中的幅度与相位均带有信息, 因此须对信号进行线性放大, 才能使幅度、相位信息不失真地进行传递。若功放线性度恶化, 则会对不同幅度、相位的信号呈现出不同的响应, 即产生非线性失真, 使幅度失真 (Amplitude Modulation- Amplitude Modulation, AM-AM)、相位失真 (Amplitude Modulation- Phase Modulation, AM-PM)、三阶交调失真 (3rd order intermodulation distortion, IMD3) 等指标恶化, 直接影响系统的通信质量。目前主流的功放芯片线性度改善技术包括负反馈技术和预失真技术等。

1) 负反馈技术

负反馈技术是将功放输出信号反馈到输入端, 降低放大器输入信号功率, 以降低其输出功率, 从而将功放限制在线性区。图 4a 为典型的功放负反馈原理图, 其放大器输出信号由两部分组成: 增益为 A 的线性放大信号和非线性失真信号 $d(t)$, 该放大器的输出信号如式 (1) 所示, 反馈信号如式 (2) 所示, 输入信号考虑反馈信号后的合成信号如式 (3) 所示; 如果放大器的增益远大于反馈因子, 即 $A \gg K$, 则有式 (4) 成立。具体为:

$$v_{out} = Av_e(t) + d(t) \quad (1)$$

$$v_r(t) = \frac{v_{out}(t)}{K} \quad (2)$$

$$v_e(t) = v_{in}(t) - v_r(t) \quad (3)$$

$$v_{out}(t) = Kv_{in}(t) + \frac{Kd(t)}{A} \quad (4)$$

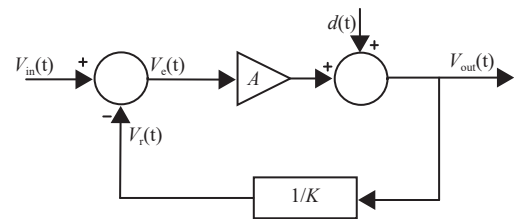
由此可见, 负反馈技术是通过降低增益来达到改善线性度的目的。2019年, 文献 [58] 采用

180 nm CMOS 工艺, 基于负反馈电阻、交叉耦合电容与导数叠加技术设计实现了一枚驱动功放芯片, 其在 45~2 500 MHz 频段内的 IMD3 小于 -37.23 dBc。2021年, 文献 [59] 采用 0.1 μm GaN HEMT 工艺设计实现了一款功放芯片, 结合驱动级负反馈技术提升了功放的线性度, 其在 22~27 GHz 频段内的小信号增益达 24 dB, 饱和输出功率达 31.6 dBm。

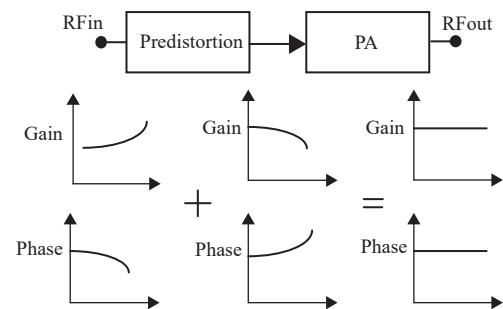
然而, 采用上述在芯片内直接对射频信号进行负反馈处理的方法, 很难避免各种寄生效应的影响; 此外, 式 (3) 假设输入电压 $v_{in}(t)$ 与反馈合成电压 $v_e(t)$ 之间无时延, 而这种假设在高频下显得难以成立, 因此, 负反馈技术更适用于低频功放芯片的线性度改善。

2) 预失真技术

预失真技术是在功放前增加与功放非线性特性相反的预失真模块, 对即将通过放大器的输入信号进行预先失真处理, 使其与后续放大器产生的非线性失真相抵消, 图 4b 为预失真技术原理图。



a. 负反馈技术原理图



b. 预失真技术原理图

图 4 主流功放线性化技术

预失真技术是一种开环线性化技术, 分为两种实现方式, 即数字预失真^[60]和模拟预失真^[61-62]。数字预失真首先需精确测得功放的非线性特性, 然后适当调整预失真发生模块输出信号的幅度和相位, 使之与功放的非线性特性相反, 以此来获得系统整体线性度的改善。该方法精度高、线性化特性好, 但数字预失真模块无法集成在狭小的功放芯片中, 亦不适用于小型化、低功耗、高集成度的射频前

端。因此, 模拟预失真技术成为了射频微波功放芯片线性度改善的首选。2018 年, 文献 [61] 基于 90 nm CMOS 工艺, 采用模拟预失真技术实现了一款四路合成功放芯片, 其采用差分反馈方法对晶体管进行增益补偿, 在 48.5~63.5 GHz 频段内, 其输出功率达到 18.9 dBm, IMD3 小于 -40 dBc。2022 年, 文献 [62] 采用 5 nm CMOS 工艺, 基于模拟预失真技术, 将输入级放大器设计为自适应可调谐模块, 成功补偿了功放芯片的 AM-AM 和 AM-PM 失真, 实现功放线性工作范围 1~2 dB 的扩展。

2.2.2 功放芯片线性度改善技术亟待解决的问题

目前, 射频微波功放芯片线性度改善技术主要面临两大问题: 1) 线性度改善电路/模块在射频微波功放芯片中的小型化与集成问题, 即如何实现线性度改善电路与其他电路的单片集成, 且不影响功放芯片的射频、温度等基本特性, 如前述数字预失真模块如何集成在功放芯片中, 且不影响功放性能; 2) 高线性度与高效率无法兼顾的问题, 导致在对线性度和效率均有高要求的应用场景下, 设计者们需要折中考虑, 无法设计出理想高线性度的功放芯片。因此, 还需要研究和拓展出新结构、新方法从根本上解决问题。

2.3 高效率功放芯片设计技术

2.3.1 高效率功放芯片设计技术研究进展

关于功放效率的研究贯穿了整个功放技术的发展历程^[63], 功放的本质是把直流能量转化为大功率的射频信号, 其效率反映了功放的转换能力, 所以效率是功放芯片设计中另一个备受关注的指标。功放的效率一般有两种定义方式, 即功率转化效率 (η , Efficiency) 和 PAE, 其中 PAE 的定义将输入功率纳入考虑, 只计算经过功放后增加的功率部分与直流功耗之间的比值, 因此 PAE 也成为业界广泛用于评估功放效率的指标, 其计算公式为:

$$PAE = \frac{P_{out} - P_{in}}{P_{dc}} \quad (5)$$

由式 (5) 可知, 如果 P_{dc} 被完全转化为基波射频能量 P_{out} , 在 P_{in} 较小可忽略的情况下, PAE 理论上可以达到 100%。但在实际的功放芯片电路中必然会有一部分 P_{dc} 被转化为谐波能量 $P_{out,nf}$ 以及直流耗散能量 P_{diss} , P_{dc} 可以表示为:

$$P_{dc} = P_{out,f} + \sum_{n=2}^{\infty} P_{out,nf} + P_{diss} \quad (6)$$

因此, 高效率功放芯片设计技术的理念是将

式 (6) 中的谐波能量和直流耗散能量优化至最小。

1) 波形塑造技术

为减少谐波能量和直流耗散能量对效率的恶化, 对输出电压波和电流波进行塑造, 控制电压与电流之间的时延关系, 从而提升功放效率的技术被称为波形塑造技术, 也被称为波形工程 (Waveform Engineering)。其中, F 类、逆 F 类和 E 类开关型功放芯片是波形塑造技术的典型代表, 其基本架构和塑造后的理想输出波形如图 2b 和 2c 所示。2020 年, 文献 [64] 基于 250 nm GaN 工艺设计实现了一款可重构多模式 F 类功放芯片, 该芯片实现了在多种模式下对 2、3 次谐波的高抑制度, 其在 4.8 GHz 输出功率达到 28.5 dBm, 峰值 PAE 达到 42%, 平均 PAE 达到 30%。2022 年, 文献 [65] 基于 BiCMOS 工艺设计了应用于 V、E 波段雷达的功放芯片, 提出了一种双极点 E 类匹配网络, 实现了一款在 79 GHz 输出功率达到 17 dBm、PAE 达到 30.5% 的两级级联型功放芯片, 以及一款在 63 GHz 输出功率达 18.1 dBm、PAE 达 34.7% 的单级功放芯片, 该效率和输出功率在该频段处于业界领先水平。

2) Doherty 技术

Doherty 技术最早于 1936 年提出, 该结构是在一个调制周期内使得功放阻抗产生变化, 从而大幅度提高功放的能量转换效率。经典的 Doherty 功放电路原理图如图 5a 所示, 其一般由主功放和辅功放两路组成。主功放输出由一段四分之一波长微带线进行阻抗转化, 为保证两路信号的相位一致性, 在辅功放之前也加入了一段四分之一波长微带线进行相位补偿。2022 年, 文献 [66] 基于 130 nm SiGe 工艺设计了一款毫米波 Doherty 功放芯片, 其提出了一种基于变压器结构的输出匹配网络, 使该功放芯片在 28 GHz 输出功率达到 22.9 dBm, 在 6 dB 回退点 PAE 达到 17.4%。同年, 文献 [67] 基于 150 nm GaN 工艺, 采用对称结构设计了一款 Doherty 功放芯片, 其在 17.3~19.3 GHz 输出功率达到 37.2 dBm, 在 5 dB 回退点 PAE 达到 24%。

3) 自适应偏置技术

自适应偏置技术因其稳定性高、易于集成的特点已被广泛应用于提升射频微波功放芯片的能量转换效率, 其工作原理图如图 5b 所示。图中射频输入信号的一部分馈入自适应偏置电路, 其中晶体管的基-射极电压随输入功率的变化产生的变化可以补偿功放中晶体管基-射极电压的波动, 从而使功放稳定工作在预设的偏置点处, 达到稳定和提升功

放能量转化效率的目的。2021年,文献[68]基于65 nm CMOS工艺,采用自适应偏置技术,实现了一款用于5G通信的功放芯片,在24.29 GHz连续波信号输入情况下, P_{sat} 达到18.7 dBm,PAE达到37.2%。同年,文献[69]采用28 nm CMOS工艺,设计了一种利用FET叠加中间节点匹配技术,结合自适应偏置技术实现了一款功放芯片,在18~37.5 GHz范围内 P_{sat} 最大可达16.8 dBm,峰值PAE达到41%。

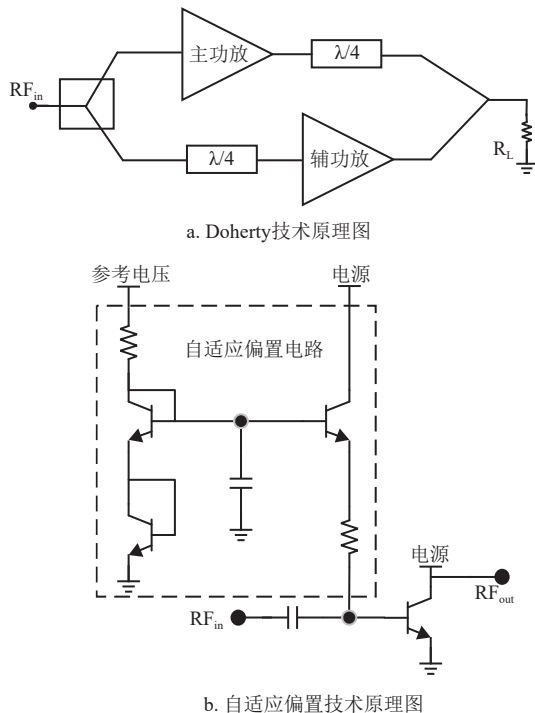


图5 主流功放芯片效率提升技术

2.3.2 高效率功放芯片设计技术亟待解决的问题

高效率射频微波功放芯片研究面临的问题与线性度改善技术类似,即功放设计中高效率与高线性度无法兼顾的问题,设计者们往往需要折中考虑,因而无法设计出理想高效率的功放芯片。如F类功放芯片本质上为B类功放芯片的拓展,其效率固然较高,但因其导通角小而存在难以保障线性度的问题。因此,需研究拓展出新结构、新方法以从根本上解决该高效率与高线性度无法兼顾的问题。

2.4 宽带功放芯片设计技术

2.4.1 宽带功放芯片设计技术研究进展

“宽带”一词在无线通信领域极具影响力,高品质现代无线通信系统都在追求宽带化,功放芯片自然也不例外。功放芯片的带宽一般是指增益带宽,这是对增益平坦度的要求,只要增益的变化在

要求的范围内就都认为在带内,因此增益带宽一般情况下比3 dB带宽更窄,也在实际应用中更有意义。带宽扩展技术就是为了在不降低增益平坦度要求下尽量拓展带宽。常见的功放芯片带宽扩展技术除了传统的集总参数器件或者分布式器件实现的宽带匹配技术外,还包括负反馈技术、分布式放大器设计技术、平衡式放大器设计技术等。

1) 负反馈技术

如线性度改善技术所提及,负反馈结构同样可以为带宽扩展提供帮助。如图4a所示,当反馈通路的阻抗远远大于输出阻抗时,其对于带宽的拓展作用主要表现为该通路可使晶体管低频增益降低,而由于高频增益变化相对较小,即减小了低频和高频之间的增益差,从而使得增益带宽增加,可理解为是一种牺牲增益换取带宽的做法。2021年,文献[70]基于100 nm GaN-on-Si工艺,采用负反馈技术实现了一款宽带三级级联型功放芯片,在24~31 GHz内实现了输出功率大于34 dBm,增益达到27 dB,PAE高于35.8%。

2) 分布式放大器设计技术

晶体管的寄生电容效应由器件工艺决定,是制约放大器带宽的主要因素之一。分布式放大器设计技术是将晶体管的寄生参数融入电路之中,构造人造微带线,如图6a所示,在输入端构造晶体管栅极人造微带线,在输出端构造漏极人造微带线,构造出的人造微带线等效为LC阶梯网络,具有很高的截止频率,因此分布式放大器结构可以理解为用延时换取了带宽。2022年,文献[71]基于0.15 μm GaAs HEMT工艺,采用分布式功放架构设计了一款超宽带高增益功放芯片,实现了在1~18 GHz频段内增益大于26 dB。

3) 平衡式放大器设计技术

平衡式放大器设计技术由两路单独的放大器和一对定向耦合器组成,通过定向耦合器的隔离、耦合以及宽带特性实现对功放性能的提升,其基本架构如图6b所示。采用平衡式架构的功放,其稳定性、输入/输出驻波比、增益平坦度均具有良好的参数表现,且对系统失配不敏感,该技术已被尝试应用在功放芯片设计中。2022年,文献[72]针对毫米波5G应用,基于130 nm SiGe BiCMOS工艺设计实现了一款平衡式功放芯片,将正交耦合器设计成螺旋结构,实现了在24~30 GHz频段内输出功率大于19.62 dBm,PAE大于15.6%,平均增益为25.9 dB。

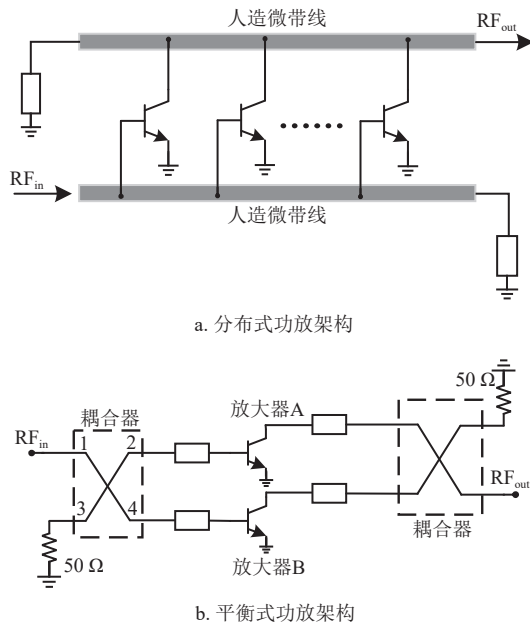


图 6 主流功放芯片带宽扩展技术

2.4.2 宽带功放芯片设计技术亟待解决的问题

宽带射频微波功率放大器芯片设计技术主要亟待解决的问题是宽带化电路在射频微波功放芯片中的实现与集成的问题，即如何将宽带化电路与其他电路单片集成。如宽带匹配网络电路往往需要较多器件实现，特别是需要微带线实现的宽带匹配网络电路，其更难在芯片中集成与实现；平衡式功放架构则需要集成输入以及输出耦合器等，这给芯片设计、封装工艺均提出了很高要求。因此，宽带功放芯片的高集成度设计方法仍然是研究重点，拓展出更简洁、有效的宽带功放架构也迫在眉睫。

2.5 高集成度功放芯片封装技术

2.5.1 高集成度功放芯片封装技术研究进展

功放芯片的制造工艺流程有数百道，其中芯片的封装为流程的最后一步，不仅起到芯片内键合点与外部进行电气连接的作用，也为功放芯片提供了一个相对安全、稳定的内部工作环境，从而保障功放芯片产品具有高稳定性和可靠性。

1) 主流的功放芯片封装工艺

目前主流的功放芯片封装工艺包括：平面网格阵列封装（Land Grid Array, LGA）、球形触点阵列封装（Ball Grid Array, BGA）以及方形扁平无引脚封装（Quad Flat No-lead Package, QFN）。LGA 工艺封装底部分布均匀的电极触点，能够有效降低芯片与 PCB 间的寄生效应，同时具备较高的芯片抗翘曲能力，在功放设计领域常用于封装大功率功放芯片。2019 年，文献 [73] 将基于 LDMOS

工艺实现的 Doherty 功放 MMIC Die 采用 LGA 工艺封装，封装后的芯片尺寸仅为 $7 \times 7 \text{ mm}^2$ 。该功放在 2.7 GHz 增益达到 27 dB、峰值输出功率达到 10 W、PAE 达到 41%，整体性能业界领先。BGA 封装是在 LGA 封装的基础上通过增加焊球触点来代替传统的引脚，在相同体积下芯片底部的端口数量成倍上升，同时信号传输延迟小，散热性能也得到了提高。2016 年，文献 [74] 将基于 28 nm CMOS 工艺实现的功放 MMIC Die 采用 BGA 工艺封装，封装后的芯片尺寸为 $13 \times 13 \text{ mm}^2$ ，在 1 GHz 实现了 19 dBm 的输出功率，焊球间距 0.8 mm，焊球直径 0.5 mm，有效改善了该功放芯片散热问题。相比之下，QFN 封装的底板中央会设计一个大面积外露的焊盘用于导热，因此其散热性能相对最佳，也适用于大功率功放芯片的封装。2022 年，文献 [75] 采用 QFN 封装工艺实现了一款 S 波段 GaN HEMT 功放芯片，在 2.7~3.5 GHz 频段内输出功率达到 34.3 dBm，PAE 达到 54.8%，封装后的芯片尺寸仅为 $4 \times 4 \text{ mm}^2$ ，具备了良好的散热性能和高集成度。

2) 目前的先进芯片封装工艺

除以上主流高集成度功放芯片封装工艺外，近年来芯片市场上还涌现出几种先进封装工艺，包含晶圆级封装（Wafer Level Package, WLP），2.5D 封装和 3D 封装等。晶圆级封装的本质是在晶圆完成加工后，在其被切割之前进行封装^[76]，封装后的芯片尺寸可逼近裸片大小，并具备超薄的特点。2022 年，苹果 M1 Ultra 发布会上表示将推出采用基于晶圆级封装工艺实现的 InFo（Integrated Fan-out）芯片，用于定制 Apple Silicon。但这并非苹果公司第一次使用 WLP 工艺，2016 年，苹果的 iPhone 7 手机首次联合台积电推出基于 WLP 工艺的相关芯片，被称为业界的第 4 次技术革命。目前，WLP 封装工艺已经成功应用于各种不同功能的产品，如基带处理器、电源管理模块、射频收发器等^[77]，并已被行业内公认可运用到下一代功放芯片封装中。

2.5D 封装采用 Interposer 工艺，即若干个裸片（MMIC Die）并排列在基板上，通过硅通孔（Interposer, TSV）、再分布层（Redistribution Layer, RDL）、微凸点（Bump）工艺等，实现 Die 与 Die、Die 与封装基板间更高密度的互联，从而进一步提高芯片集成度。台积电的 CoWos（Chip-on-Wafer-on-Substrate）和英特尔公司的

EMIB (Embedded Multi-Die Interconnect Bridge) 都是基于这种工艺的衍生, 如图7所示。

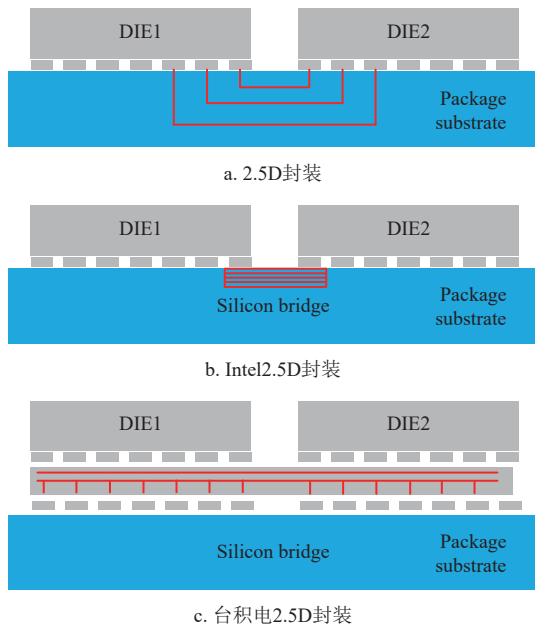


图7 2.5D 集成电路封装工艺

3D 封装技术是在 2.5D 封装工艺的基础上继续进行更多地堆叠, 其本质是在不改变封装体尺寸的前提下, 在同一个封装体内于垂直方向叠放两个以上 Die 的封装工艺^[78]。理论上, 3D 封装技术信号传输更快、集成度更高, 但该工艺也存在散热困难、强电磁耦合效应以及高成本的缺点, 这也成为目前全球 3D 封装技术还未成熟的主要原因之一。

2.5.2 高集成度功放芯片封装技术亟待解决的问题

高集成度射频微波功率放大器芯片封装技术主要亟待解决的问题是功放性能与高集成度之间的矛盾, 这几乎是目前已知所有封装工艺的关注焦点。典型代表即为最先进的 3D 封装技术, 虽然其理论上可以实现相对更高的集成度, 但加剧了高功率、高频率功放芯片的散热和电磁耦合问题。因此, 设计者们需要反复筛选、斟酌, 折中考虑适合自己设计的封装工艺, 而现有封装技术始终难以完全实现功放芯片的最佳性能, 因此, 需研究拓展出新封装结构、新集成工艺, 从根本上解决功放芯片的性能与高集成度难以兼容的问题。

3 发展趋势

根据以上 5 种主流射频微波功率放大器芯片技术的国内外研究现状分析可知, 高效率、线性化技术受到较多关注, 取得的研究成果也相对较多。高频率、宽带化以及高集成度技术近年来也取得了不

少新的研究成果。虽然国内外研究人员对功放芯片的高功率技术也开展了研究, 但由于其应用面相对较窄, 研究成果相对较少。综上可见, 虽然近年来对射频微波功率放大器芯片技术的研究取得了进展, 但现阶段仍有不少问题亟待解决, 可以预测射频微波功率放大器芯片技术的发展趋势与行业走向主要有以下 5 个方面。

1) 高频化

未来的 6G 移动通信、下一代物联网系统、卫星通信导航定位等应用需求日益凸显, 射频微波功率放大器芯片的工作频率必然将走向越来越高的频段, 所需的新一代半导体材料开发也迫在眉睫。

2) 宽带化

随着无线通信系统对宽带化需求日益迫切, 射频微波功率放大器芯片的宽带化趋势也成为必然, 倍频程乃至多倍频程宽带射频微波功率放大器芯片的设计需求将会与日俱增, 当前窄带射频微波功率放大器芯片的市场势必将逐步被宽带射频微波功率放大器芯片所取代。

3) 高效率兼顾线性度

未来行业内对射频微波功率放大器芯片性能的需求不再单一化, 解决射频微波功率放大器芯片的效率与线性度无法兼顾的问题已迫在眉睫, 新的理论与结构将会被提出, 下一代射频微波功率放大器芯片的行业标准之一即为高效率兼顾线性化。

4) 高功率

下一代无线通信系统中的基站和智能化终端都将需要高功率的射频微波功率放大器芯片来提高通信距离。虽然高功率化不像其他的功放芯片性能应用需求那样普遍, 但也在一些特殊应用场合具有不可替代的地位与价值, 因此高功率化也应在未来射频微波功率放大器芯片技术的研发蓝图中占有一席之地。

5) 高集成度

高集成度、小型化设计一直以来都是芯片行业孜孜不倦的追求, 未来射频微波功率放大器芯片设计也不例外, 为满足下一代无线通信系统对基站、终端、中继器等小型化、电磁兼容的设计需求, 未来对射频微波功率放大器芯片的行业要求也会“越来越小”。

4 结束语

随着通信电子科学技术的发展, 射频微波功率放大器芯片技术的研究与应用越来越广泛, 其巨大的应用潜力正逐渐呈现。本文首先阐述了当前 5 种主流射频微波功率放大器芯片技术的基本原

理, 对 5 种关键技术的特点进行分析, 然后分别对 5 种关键技术研究现状和亟待解决的关键问题进行了总结, 最后结合国内外研究现状讨论了射频微波功率放大器芯片技术的发展趋势与行业走向。希望本文能为射频微波功率放大器芯片技术的研究与应用提供有益参考。

参考文献

- [1] BARDEEN J, BRATTAIN W H. The transistor, a semiconductor triode[J]. *Phys Rev*, 1948, 74(1): 29-30.
- [2] FENG M, SHEN S C, CARUTH D C, et al. Device technologies for RF front-end circuits in next-generation wireless communications[J]. *Proceedings of the IEEE*, 2004, 92(2): 354-375.
- [3] SUGIURA T, YOSHIMASU T. 25-GHz-band high efficiency stacked-FET power amplifier IC with adaptively controlled gate capacitor in 45-nm SOI CMOS[C]//2022 IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications. Las Vegas: PAWR, 2022: 26-28.
- [4] KENNEY J S, LEKE A. Design considerations for multicarrier CDMA base station power amplifiers[J]. *Microwave Journal*, 1999, 42(2): 76-86.
- [5] Innotion Technology Solutions Inc. YP10183340[EB/OL]. [2024-03-25] http://pro366bdc.pic21.websiteonline.cn/upload/InnotionYP10183340Datasheet-V2_1_20240325.pdf.
- [6] HADZIABDIC D, KROZER V. Power amplifier technology at microwave and millimeter-wave frequencies: An overview[C]//2008 German Microwave Conference. Hamburg: VDE, 2008: 1-8.
- [7] YAMANAKA K, SHINJO S, KOMATSUZAKI Y, et al. Overview and prospects of high power amplifier technology trend for 5G and beyond 5G base stations[J]. *IEICE Trans Electron*, 2021, 104C: 526-533.
- [8] ZOHNY A, RASCHER J, FISCHER G, et al. A classification and comparative overview of state-of-the-art analog linearization techniques for integrated CMOS power amplifiers[C]//2012 IEEE International Conference on Wireless Information Technology and Systems. Maui: ICWITS, 2012: 1-4.
- [9] NAIR M V D, GIOFRE R, PIAZZON L, et al. An overview of RF power amplifier digital predistortion techniques for wireless communication systems[J]. *Electronics, Measuring Equipment, Radio Engineering and Communication*, 2012, 2(26): 152-157.
- [10] 高友福. 晶体管功率放大电路综述[J]. *长江工程职业技术学院学报*, 2005, 22(2): 42-45.
GAO Y F. A summary of transistor power amplification circuit[J]. *Journal of Changjiang Engineering Vocational College*, 2005, 22(2): 42-45.
- [11] 李霄泉, 于洪喜. 高效率谐波调谐功率放大器的发展综述[J]. *电讯技术*, 2021, 61(1): 117-124.
LI X X, YU H X. Development overview of high efficiency harmonictuned power amplifiers[J]. *Telecommunication Engineering*, 2021, 61(1): 117-124.
- [12] 彭龙新, 邹文静, 孔令峥等. GaAs 及 GaN 微波毫米波多功能集成电路芯片综述[J]. *固体电子学研究与进展*, 2023, 43(2): 121-135.
- [13] PENG L X, ZOU W J, KONG L Z, et al. Review of GaAs and GaN microwave and millimeter-wave multifunctional MMICs[J]. *Research & Progress of SSE*, 2023, 43(2): 121-135.
- [14] LAI W C. Two-stage Class-A power amplifier with RF frontend for transmitter wireless applications[C]//2021 IEEE MTT-S International Microwave and RF Conference. Kanpur: IMARC, 2021: 1-4.
- [15] GUPTA P, PRADHAN N, JANA S K. Design of CMOS based Class-A power amplifier for C-Band applications [C]//2018 International Symposium on Devices, Circuits and Systems. Howrah: ISDCS, 2018: 1-4.
- [16] RAD R E, KIM S, RIKAN B S, et al. A high power high efficient 5.8 GHz CMOS Class-A power amplifier for a WPT application[C]//2021 12th International Conference on Ubiquitous and Future Networks. Jeju Island: ICUFN, 2021: 184-186.
- [17] TAMRAKAR V, DHAR S, SHARMA T, et al. Investigation of input-output waveform engineered high-efficiency broadband Class B/J power amplifier[J]. *IEEE Access*, 2022, 10: 128408-128423.
- [18] SENGUPTA A, MANDAL M K, PAK R. Design of a Class-B power amplifier at 2.4 GHz with improved harmonic suppression[C]//2018 IEEE MTT-S International Microwave and RF Conference. Kolkata: IMaRC, 2018: 1-4.
- [19] 金晨, 陈伟, 王志宇等. X 波段 GaN 高效率连续 B 类功率放大器芯片设计[J]. *哈尔滨工业大学学报*, 2021, 53(6): 77-85.
JIN C, CHEN W, WANG Z Y, et al. Design of X-band GaN high-efficiency continuous class B power amplifier[J]. *Journal of Harbin Institute of Technology*, 2021, 53(6): 77-85.
- [20] PAZHOUHESH P, KITCHEN J. A broadband Class AB power amplifier with second harmonic injection[C]//2020 IEEE 14th Dallas Circuits and Systems Conference. Dallas: DCAS, 2020: 1-5.
- [21] ZHANG Z, PIACIBELLO A, CAMARCHIA V. Efficiency versus linearity trade-off in an S-band class-AB power amplifier[C]//2023 IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications. Las Vegas: IEEE, 2023: 26-28.
- [22] GAO H, XU X, YANG Y, et al. A high linearity Class AB power amplifier for Sub-1 GHz applications[C]//2022 IEEE MTT-S International Wireless Symposium. Harbin: IWS, 2022: 1-3.
- [23] MONTASERI M H, AIKIO J, RAHKONEN T. Design of stacked-MOS transistor mm-Wave Class C amplifiers for doherty power amplifiers[C]//2018 IEEE Nordic Circuits and Systems Conference: NORCHIP and International Symposium of System-on-Chip (SoC). Tallinn: NORCAS, 2018: 1-5.
- [24] 郑丽群, 杨维明. 一种 GaN 的 C 类功率放大器设计[J]. *物联网技术*, 2016, 6(6): 48-51.
ZHENG L Q, YANG W M. Design of a Class C power amplifier for GaN[J]. *Internet of Things Technologies*, 2016, 6(6): 48-51.
- [25] SAMAL L, MAHAPATRA K K, RAGHURAMAIAH K. Class-C power amplifier design for GSM application [C]//2012 International Conference on Computing,

- Communication and Applications. Dindigul: IEEE, 2012: 1-5.
- [25] LI C, DAI Y J, ZHU H X, et al. Class D power amplifier based on waveform predistortion technology[C]//2022 International Conference on 3D Immersion, Interaction and Multi-sensory Experiences. Madrid: ICDIIME, 2022: 6-9.
- [26] TANG B, DENG J, ZHOU C, et al. Design of a high-efficiency Class-D audio power amplifier[C]//2020 International Conference on Artificial Intelligence and Electromechanical Automation. Tianjin: AIEA, 2020: 385-391.
- [27] SARKAR S. Adaptable Class-D power amplifier based power modulation and data transfer technique for biomedical systems[C]//2021 43rd Annual International Conference of the IEEE Engineering in Medicine & Biology Society. Mexico: EMBC, 2021: 7562-7565.
- [28] ZHAO Z, ZHU X. Broadband Class-E power amplifier design employing a double reactance compensation matching network[C]//2022 Asia-Pacific Microwave Conference. Yokohama: APMC, 2022: 689-691.
- [29] XU J, TONG Z, RIVAS-DAVILA J. 1 kW MHz wideband Class E power amplifier[C]//2021 IEEE 22nd Workshop on Control and Modelling of Power Electronics. Cartagena: COMPEL, 2021: 1-6.
- [30] ZHANG H, SHAO Y, MA C, et al. A high-power density finite Class E power amplifier with "Edge Inductor" for wireless power transfer application[C]//2020 IEEE 9th International Power Electronics and Motion Control Conference. Nanjing: IPEMC2020-ECCE Asia, 2020: 1001-1005.
- [31] ZHU Q, GAO J, LIU Y. A bandpass Class-F power amplifier based on terminated coupled lines filter for 5G application[C]//2022 IEEE Conference on Antenna Measurements and Applications. Guangzhou: CAMA, 2022: 1-3.
- [32] HONG Z H, RAN C, SUN L L, et al. Design of 2.3~3.7GHz broadband hybrid continuous Class F power amplifier[C]//2022 IEEE 5th International Conference on Electronic Information and Communication Technology. Hefei: ICEICT, 2022: 318-322.
- [33] JOSHI R, LIU M H, HSU S S H. A high efficiency compact Class F GaN MMIC power amplifier for 5G applications[C]//2020 50th European Microwave Conference. Utrecht: EuMC, 2021: 1103-1106.
- [34] GAO W, LUO Y, SHEN C, et al. Design of Class-J power amplifier with dynamic matching network for 5G frequency band[C]//2020 IEEE 20th International Conference on Communication Technology. Nanning: ICCT, 2020: 472-475.
- [35] NASRI A, ESTEBSARI M, TOOFAN S, et al. A 3-3.8 GHz Class-J GaN HEMT power amplifier[C]//2020 23rd International Microwave and Radar Conference. Warsaw: MIKON, 2020: 416-419.
- [36] WU K W, FENG W, ZHOU X Y, et al. Broadband high efficiency quasi-continuous Class-J power amplifier [C]//2021 IEEE MTT-S International Wireless Symposium. Nanjing: IWS, 2021: 1-3.
- [37] BAXANDALL P J. Transistor sine-wave LC oscillators. Some general considerations and new developments[J]. *Proceedings of the IEE-Part B: Electronic and Communication Engineering*, 1959, 106: 748-758.
- [38] SOKAL N, SOKAL A. Class E-A new class of high-efficiency tuned single-ended switching power amplifiers[J]. *IEEE Journal of Solid-State Circuits*, 1975, 10(3): 168-176.
- [39] SNIDER D M. A theoretical analysis and experimental confirmation of the optimally loaded and overdriven RF power amplifier[J]. *IEEE Transactions on Electron Devices*, 1967, 14(12): 851-857.
- [40] RAAB F H. Class-F power amplifiers with maximally flat waveforms[J]. *IEEE Transactions on Microwave Theory and Techniques*, 1997, 45(11): 2007-2012.
- [41] RAAB F H. Maximum efficiency and output of class-F power amplifiers[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2001, 49(6): 1162-1166.
- [42] RAAB F H. Class-E, Class-C, and Class-F power amplifiers based upon a finite number of harmonics[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2001, 49(8): 1462-1468.
- [43] CRIPPS S C. RF power amplifier for wireless communications[M]. Boston: Artech House, 2014.
- [44] ROMIJN J, VOLLEBREGT S, MIDDELBURG, et al. Integrated digital and analog circuit blocks in a scalable silicon carbide CMOS technology[J]. *IEEE Transactions on Electron Devices*, 2022, 69(1): 4-10.
- [45] FU Z, ZHENG B, HUANG X, et al. Comparative research of infrared thermography and electrical measurement method for the thermal characteristics test of GaN HEMT devices[C]//2021 22nd International Conference on Electronic Packaging Technology. Xiamen: ICEPT, 2021: 1-4.
- [46] GEUM D M, KIM S, LIM H, et al. Electrical analysis for wafer-Bonded interfaces of p+GaAs/n+InGaAs and p+InGaAs/n+InGaAs[J]. *IEEE Electron Device Letters*, 2021, 42(6): 800-803.
- [47] ELFEKY N G, ELAITHY D M, FEDAWY M. 3~5 GHz CMOS power amplifier in 130 nm CMOS for UWB applications[C]//2022 9th International Conference on Electrical and Electronic Engineering. Alanya: IEEE, 2022: 32-35.
- [48] CHUANG K J, TANG K P, LIN Y H, et al. An efficient and linear 24.4 dBm Ka-Band GaAs power amplifier for 5G communication[C]//2021 IEEE International Symposium on Radio-Frequency Integration Technology. [S.l.]: RFIT, 2021: 1-3.
- [49] ZHU F, LUO G. A W-band balanced power amplifier in 0.1- μm GaAs PHEMT process[C]//2020 IEEE MTT-S International Wireless Symposium. Shanghai: IWS, 2020: 1-3.
- [50] LIU L, ZHAO D. A 0.5W 33%-PAE Ka-band power amplifier in 0.15 μm GaAs[C]//2022 IEEE MTT-S International Wireless Symposium. Harbin: IWS, 2022: 1-3.
- [51] 郝跃, 张金凤, 张进成等. 氮化物半导体电子器件新进展[J]. *科学通报*, 2015(10): 8.
HAO Y, ZHANG J F, ZHANG J C, et al. Progress in nitride semiconductor electronic devices[J]. *Chinese Science Bulletin*, 2015(10): 8.
- [52] COLANTONIO P, GIOFRÈ R, GIANNINI F, et al. GaN MMIC high power amplifiers for K-Band satellite payload[C]//2022 24th International Microwave and Radar Conference. Gdansk: MIKON, 2022: 1-5.

- [53] NIIDA Y, KAMADA Y, OHKI T, et al. 3.6 W/mm high power density W-band InAlGaN/GaN HEMT MMIC power amplifier[C]//2016 IEEE Topical Conference on Power Amplifiers for Wireless and Radio Applications. Austin: IEEE, 2016: 24-26.
- [54] 姜蓓, 孙靖宇, 刘忠范. 石墨烯晶圆的制备: 从高品质到规模化[J]. 物理化学学报, 2022, 38(2): 9-21.
JIANG B, SUN J Y, LIU Z F. Synthesis of graphene wafers: from lab to fab[J]. Acta Physico-Chimica Sinica, 2022, 38(2): 9-21.
- [55] ZHANG Y, LIU B, QIU J, et al. A 1-Bit-DSM-based digital polar power amplifier supporting 1024-QAM[J]. *IEEE Solid-State Circuits Letters*, 2022, 5: 130-133.
- [56] YAMAMOTO T, KITAHARA T, HIURA S. 50% drain efficiency Doherty amplifier with optimized power range for W-CDMA signal[C]//2007 IEEE/MTT-S International Microwave Symposium. Honolulu: IMS, 2007: 1263-1266.
- [57] ZHANG X, LI S, HUANG D, et al. A 38GHz deep back-off efficiency enhancement PA with three-way Doherty network synthesis achieving 11.3dBm average output power and 14.7% average efficiency for 5G NR OFDM[C]//2022 IEEE Radio Frequency Integrated Circuits Symposium. Denver: RFIC, 2022: 239-242.
- [58] REN D, ZOU W, ZHANG K F, et al. A 45–2500-MHz push-pull driver PA with cross coupled and negative feedback technique[J]. *IEEE Microwave and Wireless Components Letters*, 2019, 29(11): 718-721.
- [59] LIN P, CHEN J Q, ZHANG Z H et al. Design of broadband high-gain GaN MMIC power amplifier based on reactive/resistive matching and feedback technique[J]. *IEICE Electron*, 2021, 18(19): 20210313.
- [60] COURTY A, QUINDROIT C, BOUNY J J, et al. A 3.7-4.2GHz MMIC Doherty power amplifier linearized over 500MHz instantaneous bandwidth[C]//2023 IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications. Las Vegas: IEEE, 2023: 29-31.
- [61] WENG S M, LEE Y C, CHEN T H, et al. A 60-GHz adaptively biased power amplifier with predistortion linearizer in 90-nm CMOS[C]//2018 IEEE/MTT-S International Microwave Symposium. Philadelphia: IMS, 2018: 651-654.
- [62] ALLURI S, ROSTOMYAN N, LEUNG V, et al. A Ka band power amplifier with varactor-based analog predistortion in pMOS-SOI[C]//2022 IEEE Topical Conference on RF/Microwave Power Amplifiers for Radio and Wireless Applications. Las Vegas: PAWR, 2022: 42-45.
- [63] RAAB F H, ASBECK P M, CRIPPS S C, et al. Power amplifiers and transmitters for RF and microwave[J]. *IEEE Transactions on Microwave Theory and Techniques*, 2002, 50(3): 814-826.
- [64] NIKANDISH G R, STASZEWSKI R B, ZHU A. A fully integrated reconfigurable Multimode Class-F2, 3 GaN Power Amplifier[J]. *IEEE Solid-State Circuits Letters*, 2020, 3: 270-273.
- [65] DINC T, KALIA S, AKHTAR S, et al. High-efficiency Class-E power amplifiers for mmWave radar sensors: Design and implementation[J]. *IEEE Journal of Solid-State Circuits*, 2022, 57(5): 1291-1299.
- [66] GAO H, MAHANI S M, SEEBACHER D, et al. A 28 GHz Doherty PA with 22.9% PAEmax and 17.4% PAE at 6-dB PBO in 0.13 μm SiGe technology for 5G application[C]//2022 17th European Microwave Integrated Circuits Conference. Milan: EuMIC, 2022: 193-195.
- [67] HEIDEBRECHT E, NEGRA R, VALENTA V, et al. 5 watts, MMIC, K-band Doherty PA for satellite communications[C]//2022 17th European Microwave Integrated Circuits Conference. Milan: EuMIC, 2022: 91-94.
- [68] JIN Y, HONG S. A 24-GHz CMOS power amplifier with dynamic feedback and adaptive bias controls[J]. *IEEE Microwave and Wireless Components Letters*, 2021, 31(2): 153-156.
- [69] ESMAEL M M R, ABDALLA M A Y. 18 to 37.5 GHz linear and efficient 5G power amplifier with adaptive biasing technique[C]//2021 IEEE MTT-S International Microwave Symposium. Atlanta: IMS, 2021: 877-880.
- [70] WANG K, XU J X, ZHANG X Y. A 24-31 GHz GaN-on-Si power amplifier MMIC[C]//2021 IEEE International Workshop on Electromagnetics: Applications and Student Innovation Competition. Guangzhou: iWEM, 2021: 1-3.
- [71] MAKWANA N D, SINHA S, DHAR J, et al. 1–18 GHz ultra-broadband high gain distributed MMIC amplifier [C]//2022 IEEE Microwaves, Antennas, and Propagation Conference. Bangalore: MAPCON, 2022: 254-258.
- [72] LI Z, CHEN J, HOU D, et al. A 24-30 GHz balanced PA with high linearity for mm-wave 5G in 130 nm SiGe BiCMOS[C]//2022 IEEE MTT-S International Wireless Symposium. Harbin: IWS, 2022: 1-3.
- [73] LIN L, YANG L, ZHENG S, et al. A 10W fully-integrated LDMOS MMIC Doherty in LGA package for 2.7GHz small cell application[C]//2019 IEEE MTT-S International Microwave Symposium. Boston: IMS, 2019: 1434-1437.
- [74] GUPTA A, SHRIVASTAVA M, BAGHINI M S, et al. A fully-integrated radio-frequency power amplifier in 28nm CMOS technology mounted in BGA package[C]//2016 29th International Conference on VLSI Design and 2016 15th International Conference on Embedded Systems. Kolkata: VLSID, 2016: 156-161.
- [75] ZHAO B, SANABRIA C, HON T. A 2-stage S-band 2W CW GaN MMIC power amplifier in an overmold QFN package[C]//2022 IEEE Texas Symposium on Wireless and Microwave Circuits and Systems. Waco: WMCS, 2022: 1-5.
- [76] ELISABETH S. Advanced RF packaging technology trends from WLP and 3D integration to 5G and mmwave applications[C]//2019 International Wafer Level Packaging Conference. San Jose: IWLPC, 2019: 1-5.
- [77] 吉勇, 王成迁, 李杨. 扇外型封装发展、挑战和机遇[J]. 电子与封装, 2020, 20(8): 3-8.
JI Y, WANG C Q, LI Y. Development, challenges and opportunities of fan-out packaging[J]. *Electronics & Packaging*, 2020, 20(8): 3-8.
- [78] KAZUYUKI M, TATSUYA M, KEIICHI H, et al. Material technology for 2.5D/3D package[C]//2015 IEEE CPMT Symposium Japan. Kyoto: ICSJ, 2015: 101-104.