

引用格式: 李尧, 吴回州. 巨磁阻隔离器的设计与工艺制备 [J]. 电子科技大学学报, 2025, 54(5): 700-705.

LI Y, WU H Z. Design and process preparation of a giant magneto-resistive isolator [J]. Journal of University of Electronic Science and Technology of China, 2025, 54(5): 700-705.



巨磁阻隔离器的设计与工艺制备

李 尧^{1*}, 吴回州^{1,2}

(1. 兰州交通大学 电子与信息工程学院, 兰州 730070; 2. 甘肃省科学院传感技术研究所 甘肃省传感器与传感技术重点实验室, 兰州 730000)

摘要: 为了保证信号完整且高速地传输, 必须要在电子系统之间实施电气隔离。首先通过磁控溅射法制备了结构为 Sub(Si/SiO₂)(300 nm)/Ta(5 nm)/NiFe(4.5 nm)/CoFe(1.5 nm)/Cu(2.5 nm)/CoFe(5.5 nm)/IrMn(10 nm)/Ta(5 nm) 的顶钉扎自旋阀巨磁阻薄膜, 在制备薄膜的基础上, 通过光刻、离子束 (IBE) 刻蚀、金属剥离等半导体工艺制备了一种巨磁阻隔离器, 通过等离子体化学气相沉积法 (PECVD) 生长 SiO₂ 隔离栅的厚度为 4 μm, 其耐压强度可达 2 kV。利用吉时利多功能探针台进行晶圆级测试, 当平面线圈的输入电流为 6 mA 时, 巨磁阻隔离器输出电压约为 20 mV, 对晶圆切片引线后进行电路级测试, 巨磁阻隔离器工作频率为 25 MHz。整个工艺流程需要 6 次光刻, 工艺参数稳定, 对于巨磁阻隔离器的制备具有参考价值。

关键词: 巨磁阻隔离器; 磁控溅射法; 光刻; SiO₂ 隔离栅; 耐压强度

中图分类号: TP212

文献标志码: A

DOI: 10.12178/1001-0548.2024210

Design and process preparation of a giant magneto-resistive isolator

LI Yao^{1*} and WU Huizhou^{1,2}

(1. School of Electronic and Information Engineering, Lanzhou Jiaotong University, Lanzhou 730070, China;

2. Institute of Sensing Technology, Gansu Academy of Sciences, Gansu Provincial Key Laboratory of Sensors and Sensing Technology, Lanzhou 730000, China)

Abstract: To ensure the complete and high-speed transmission of signals, electrical isolation between electronic systems is indispensable. This paper first prepared a pinned spin valve giant magnetoresistive (GMR) thin film with the structure Sub(Si/SiO₂)(300 nm)/Ta(5 nm)/NiFe(4.5 nm)/CoFe(1.5 nm)/Cu(2.5 nm)/CoFe(5.5 nm)/IrMn(10 nm)/Ta(5 nm) using magnetron sputtering. Based on the preparation of the thin film, a GMR isolator was fabricated through semiconductor processes such as photolithography, ion beam (IBE) etching, and metal stripping. A SiO₂ isolation gate with a thickness of 4 μm was grown by plasma enhanced chemical vapor deposition (PECVD), which can withstand a voltage of up to 2 kV. Wafer-level testing was performed using a Keithley multifunction probe stage, and the output voltage of the giant magnetoresistive isolator was about 20 mV when the input current of the planar coil was 6 mA. Circuit-level testing was performed after slicing the wafers for leads, and the giant magnetoresistive isolator was operated at a frequency of 25 MHz. The entire process requires six photolithographic steps, and the process parameters are stable, providing reference value for the preparation of GMR isolators.

Key words: giant magnetoresistive isolator; magnetron sputtering; photolithography; SiO₂ isolation barrier; compressive strength

巨磁阻隔离器是一种电气隔离设备, 能够确保在电路系统之间传递信号或能量的同时保持电气隔离, 提高电气安全性。一般来说, 涉及强弱电之间信号传输的设备大都需要进行电气隔离。巨磁阻隔离器广泛用于工业传感信号隔离、医疗生物信号隔

离与放大、通信及电力系统等领域^[1-3]。早期光耦、容耦及变压隔离器主要占领着商用市场, 但这几种类型的隔离器在高压及高频等应用领域受限^[4]。巨磁阻隔离器是一种用于传感和隔离电信号的新型隔离器件, 主要利用巨磁阻效应 (giant

收稿日期: 2024-08-11

基金项目: 国家自然科学基金 (61905102, 62264008); 甘肃省高校青年博士支持项目 (2024QB-050)

作者简介: 李尧, 博士, 副教授, 主要从事薄膜器件方面的研究。

*通信作者 E-mail: liyao@mail.lzjtu.cn

magnetoresistance, GMR) 来实现电信号的测量和隔离, 其具有尺寸更小、功耗更低、响应速度更快以及抗干扰能力更强等特点, 能够与集成电路互相兼容, 为集成电路提供有效的信号隔离和传输功能^[5-6]。

美国 NVE 公司于 1998 年最先推出巨磁阻隔离器, 并于 2000 年推出了商用巨磁阻隔离器^[7], 可以实现多通道双向隔离, 从此将巨磁阻隔离器正式推向市场^[8], 其性能极限远超于早期的光耦隔离器件^[9]。目前 NVE 公司生产的巨磁阻隔离器市场份额最大, 其他国外生产巨磁阻隔离器的厂家主要有 ADI、TI 及 Broadcom 等公司^[10-11]。巨磁阻隔离器的市场主要被美国 NVE 公司所垄断, 国内的隔离器发展比较全面的仍然是光耦隔离器件^[4], 对于巨磁阻隔离器的研究还处于发展状态。国内对于巨磁阻隔离器的研究机构有中科院、清华大学、杭州电子科技大学、电子科技大学、西安电子科技大学等^[12-17]。中科院自动化所作为国家级集成电路研发平台于 2017 年自主研发了国内首款数字磁隔离器, 有效填补了国内技术空白, 打破了国外技术垄断^[18-19]。国内对于巨磁阻隔离器的研发相对滞后, 其主要原因还是在半导体领域受国外制裁, 巨磁阻隔离器产品相关技术仍然是“卡脖子”技术之一。

目前薄膜制备多采用离子束溅射沉积 (ion beam sputtering deposition, IBSD)、电子束蒸镀 (electron beam evaporation, EBE)、化学气相沉积 (chemical vapor deposition, CVD) 及磁控溅射 (magnetron sputtering, MS) 等技术^[20]。对于巨磁阻薄膜的制备主要采用磁控溅射法, MS 具有成膜质量高、材料多样性和磁控溅射速率可控 (通过调控功率、氩气速率、靶基距等) 等优势, 最重要是 GMR 薄膜属于磁性复合材料薄膜, 其钉扎层需要强磁诱导确定磁场参考方向, 因此本文选择磁控溅射法制备 GMR 薄膜。本文首先阐述了巨磁阻隔离器的结构及原理, 然后通过磁控溅射法制备了结构为 Sub(Si/SiO₂)(300 nm)/Ta(5 nm)/NiFe(4.5 nm)/CoFe(1.5 nm)/Cu(2.5 nm)/CoFe(5.5 nm)/IrMn(10 nm)/Ta(5 nm) 的顶钉扎自旋阀 (spin valve, SV) GMR 薄膜, 在制备薄膜的基础上, 通过光刻、离子束 (IBE) 刻蚀、金属剥离等半导体工艺制备了一种巨磁阻隔离器, 通过吉时利多功能探针台对巨磁阻隔离器进行晶圆级性能测试, 对晶圆切片引线后进行电路级性能测试。

1 巨磁阻隔离器工作原理

1.1 巨磁阻隔离器结构

巨磁阻隔离器的基本结构包括 GMR 传感

器^[21]、NiFe 屏蔽层、高介电隔离栅、平面线圈和高磁导率层^[10]。隔离栅的主要作用是隔离高电压, 因此本文选择具有高介电常数的 SiO₂ 作为隔离栅, 为了保证平面线圈产生的信号能够被 GMR 传感器感测到, 且 SiO₂ 刻蚀工艺易于实现, 故 SiO₂ 隔离栅的厚度设为 4 μm, 其耐压强度约为 500 V/μm^[22], 整个巨磁阻隔离器的耐压强度预计为 2 kV。SV GMR 薄膜采用八靶高真空磁控溅射仪制备, 其结构为 Sub(Si/SiO₂)(300 nm)/Ta(5 nm)/NiFe(4.5 nm)/CoFe(1.5 nm)/Cu(2.5 nm)/CoFe(5.5 nm)/IrMn(10 nm)/Ta(5 nm)。平面线圈为三明治结构 Ti(20 nm)/Cu(300 nm)/Ti(20 nm), 镀 Ti 用以提高 Cu 的附着性, 平面线圈线宽为 5 μm、线间距为 2 μm、厚度为 340 nm, 匝数为 8 匝, 总面积为 378×208 μm²。

1.2 巨磁阻隔离器工作原理

图 1 为巨磁阻隔离器等效电路, 输入电流经过平面线圈转化为磁场信号, 磁场信号能够调控 GMR 传感器的电阻, 使其产生正比的输出信号, 该信号经过差分放大器 A 放大后即为巨磁阻隔离器的输出。图 2 为 SV GMR 传感器等效模型, VCC 为 GMR 桥路供电电压, V_{out} 为 GMR 传感器的输出, ΔR 是外加磁场变化时引起 GMR 薄膜电阻阻值的变化量。

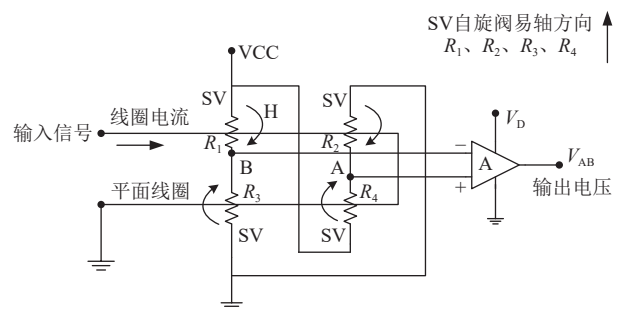


图 1 巨磁阻隔离器等效电路

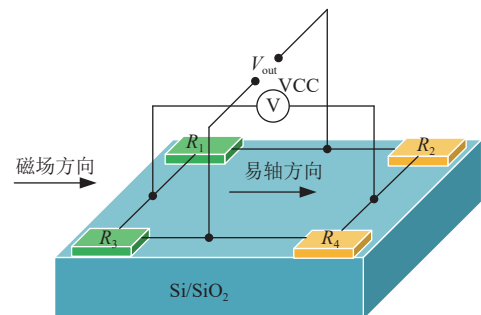


图 2 SV GMR 传感器等效模型

无外加磁场时, 理想情况下 GMR 薄膜电阻的阻值近似相等, 即 $R_1=R_2=R_3=R_4=R$, 此时 GMR 传

传感器的输出 V_{out} 为:

$$V_{out} = VCC \frac{R_3}{R_3 + R_4} - VCC \frac{R_2}{R_1 + R_2} = 0 \quad (1)$$

由于 R_2 与 R_4 覆盖着 NiFe 屏蔽层, 所以当外加磁场变化时, R_2 与 R_4 的阻值基本不发生变化, 而 R_1 与 R_3 的阻值随外加磁场的变化而变化, $\Delta R_1 = \Delta R_3 = \Delta R$, GMR 桥路失去平衡, 此时 GMR 传感器的输出 V_{out} 为:

$$V_{out} = VCC \left(\frac{R_3 + \Delta R}{R_3 + \Delta R + R_4} - \frac{R_2}{R_1 + \Delta R + R_2} \right) = VCC \frac{\Delta R}{2R + \Delta R} \quad (2)$$

设 SV GMR 的磁阻率为 MR, 则 MR:

$$MR = \frac{\Delta R}{R} \times 100\% \quad (3)$$

设差分放大器 A 的增益为 A_V , 故巨磁阻隔离器的输出电压 V_{AB} :

$$V_{AB} = \frac{VCC}{1} \frac{A_V}{2 \frac{MR}{MR} + 1} \quad (4)$$

由式 (4) 可得巨磁阻隔离器的输出电压 V_{AB} 与 GMR 桥路供电电压 VCC、GMR 薄膜的磁阻率 MR 及差分放大器 A 的增益 A_V 有关, 当 VCC、 A_V 一定时, GMR 的磁阻率 MR 值越大, 巨磁阻隔离器的输出电压 V_{AB} 越大。

1.3 SV GMR 薄膜性能表征

采用八靶高真空磁控溅射仪制备 SV GMR 薄膜, 自旋阀薄膜制备完成后, 利用真空磁性退火炉在 275 °C 下退火 15 min 以提高 SV GMR 的性能, 退火完成后利用变温磁性测试系统测量薄膜样品的磁电阻曲线。图 3 为 5 个 SV GMR 薄膜样品的磁电阻率曲线, 5 个样品的 MR 值分别为 7.673 22%、7.648 69%、8.048 96%、7.693 39%、7.311 43%, 其 MR 范围为 7.31%~8.05%。当 GMR 桥路供电电压 VCC=1 V, 差分放大器 A 的增益 $A_V=1$ 时, 将 MR 值 7.31%~8.05% 代入式 (4), 可得理想情况下巨磁阻隔离器的输出电压 V_{AB} 的范围为 78.52~80.10 mV。

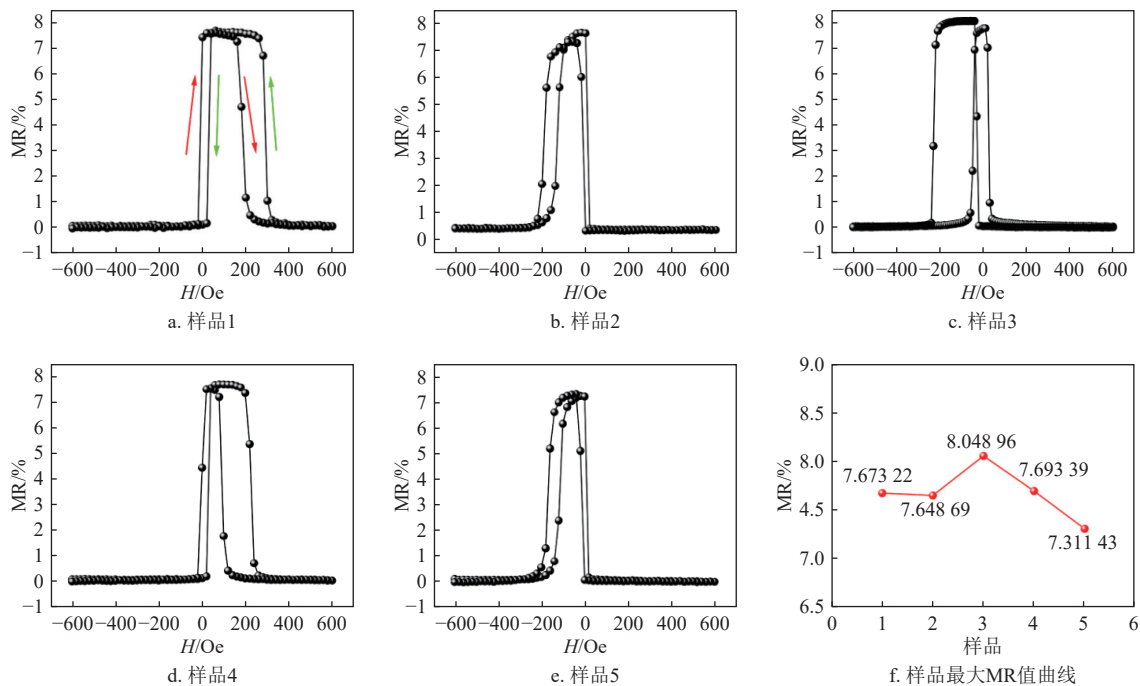


图 3 5 个 SV GMR 薄膜样品的磁电阻率曲线

2 巨磁阻隔离器工艺制备及测试

2.1 工艺制备

巨磁阻隔离器的整个工艺制备流程需要 6 次光刻, 主要步骤及工艺参数为: 1) 首先在制备好的 SV GMR 薄膜上进行第 1 次光刻, 曝光能量 15 mW,

曝光时间 4.8 s, 通过 IBE 刻蚀后得到 GMR 磁阻条; 2) 第 2 次光刻的目的是光刻出电极及引线, 首先进行掩模版曝光, 曝光时间 4.5 s, 曝光能量 15 mW, 再进行泛曝光, 曝光时间 8 s, 曝光能量 30 mW; 3) 第 3 次光刻的目的是光刻出 SiO₂ 保护

层及为后续电极掏孔, 曝光能量 15 mW, 曝光时间为 4.5 s, 光刻完通过 PECVD 法生长 SiO_2 保护层; 4) 第 4 次光刻的目的是光刻出 NiFe 屏蔽层, 然后通过磁控溅射法在 GMR 薄膜电阻 R_2 与 R_4 上溅射一层 NiFe 屏蔽层, 磁控溅射功率 15 W, 溅射速率 0.05 nm/s; 5) 第 5 次光刻的目的是光刻出 SiO_2 隔离栅, 再通过 PECVD 生长 4 μm 厚的 SiO_2 隔离栅; 6) 第 6 次光刻的目的是光刻出平面线圈的形状, 首先进行掩模版曝光, 再进行全曝光, 最后溅射 Ti(20 nm)/Cu(300 nm)/Ti(20 nm) 结构。

2.2 测试系统

2.2.1 晶圆级测试

采用吉时利多功能探针台测试巨磁阻隔离器芯片的输出电压, 通过 81160A 函数信号发生器为平面线圈提供输入信号, 该输入信号经功率放大器后施加到平面线圈上。利用探针在高倍光学显微镜下对巨磁阻隔离器芯片进行扎针, 在本次测试中 GMR 桥路供电电压 $V_{CC}=1\text{ V}$, 81160A 函数信号发生器提供的方波信号电压幅值为 100 mV, 频率为 1 000 Hz, 该方波信号经功率放大器后输入电压为 600 mV, 平面线圈的电阻约为 100 Ω , 故平面线圈的输入电流为 6 mA, 通过电脑端系统显示窗口观察巨磁阻隔离器的输出信号。

2.2.2 电路级测试

将制备好的晶圆切片、引线及封装后的巨磁阻隔离器芯片, 搭建电路测试巨磁阻隔离器的输出信号, 整个测试电路包括电源模块、函数信号发生器、功率放大模块、模电测试模块及示波器。电源模块过流保护为 10 mA, 函数信号发生器提供的正弦波信号电压幅值为 100 mV, 工作频率为 25 MHz, 模电测试模块主要用于搭建运算放大器, 运算放大器的增益为 50, 通过示波器观察巨磁阻隔离器的输出信号。

2.3 测试结果与分析

为了研究平面线圈的效率, 基于 ANSYS Maxwell 建立了平面线圈的 3D 模型, 仿真结果如图 4 所示, 随着 SiO_2 隔离栅厚度的增加, 平面线圈的效率逐渐降低。在本次实验中, 为了保证平面线圈产生的信号能够被巨磁阻传感器检测到, 且 SiO_2 的刻蚀工艺易于实现, 故 SiO_2 隔离栅的厚度设为 4 μm 。由图 4 可知, SiO_2 隔离栅的厚度为 4 μm 时, 平面线圈的效率为 1.1 Oe/mA, 当平面线圈的输入电流为 6 mA 时, 平面线圈产生的磁场为 6.6 Oe。

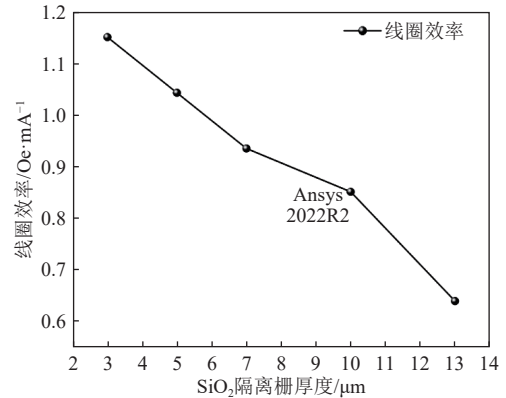
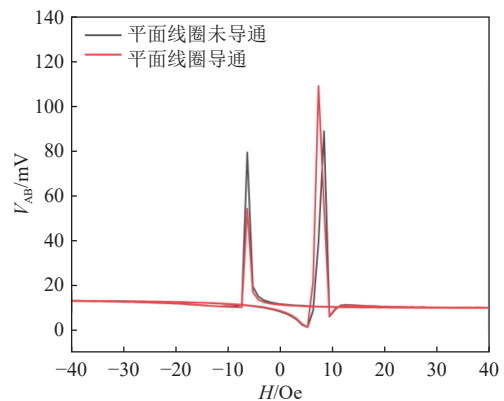


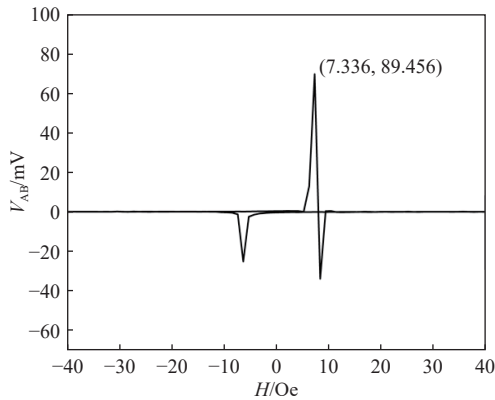
图 4 平面线圈的效率随 SiO_2 隔离栅厚度变化图

图 5a 为平面线圈导通及未导通时巨磁阻隔离器输出曲线。平面线圈未导通时, 只有吉时利多功能探针台施加磁场, 巨磁阻隔离器的最高输出电压为 88.9 mV; 平面线圈导通时, 受平面线圈产生磁场的影响, 巨磁阻隔离器的最高输出电压为 109.09 mV。理想情况下, 外加磁场为 0 时巨磁阻隔离器的输出应该为 0, 而由图 5a 可知当外加磁场为 0 时, 巨磁阻隔离器的输出约为 10 mV, 这主要是制备工艺偏差造成的, 即无外加磁场时, 巨磁阻隔离器初始输出为 10 mV, 受外磁场影响时巨磁阻隔离器输出电压变化值为 78.9 mV, 该值在巨磁阻隔离器输出理论计算值 78.52~80.10 mV 范围之内。图 5b 为无外加磁场平面线圈导通单独作用时巨磁阻隔离器输出曲线, 当平面线圈产生的磁场为 7.336 Oe 时, 巨磁阻隔离器的最高输出为 69.456 mV。当平面线圈产生的磁场为 6.6 Oe, 即平面线圈的输入电流为 6 mA 时, 巨磁阻隔离器的输出约为 20 mV。

图 6 为电路级测试时示波器显示的巨磁阻隔离器输出曲线。巨磁阻隔离器的工作频率为 25 MHz, 黄色波形为输入信号通入平面线圈的失真电压波形, 蓝色波形是巨磁阻隔离器的输出电压曲线, 经运算放大器放大后其输出幅值为 1 V, 巨磁阻隔离器的电路级测试与晶圆级测试结果一致。



a. 平面线圈导通及未导通时巨磁阻隔离器输出曲线



b. 无外加磁场下平面线圈导通时巨磁阻隔离器输出曲线

图 5 巨磁阻隔离器晶圆级测试输出曲线图



图 6 电路级测试时示波器显示的巨磁阻隔离器输出曲线

2.4 器件性能对比

文献 [10] 设计了一种采用线性自旋阀结构的巨磁阻信号隔离器, 在巨磁阻传感器与平面线圈之间采用了 $11\ \mu\text{m}$ 厚度的 BCB 隔离栅, 该隔离栅可以承受大于 $2\ 000\ \text{V}$ 的击穿电压, 隔离栅厚度增加的同时工艺难度增大且器件整体体积增大; 本文采用 $4\ \mu\text{m}$ 厚度的 SiO_2 隔离栅可实现 $2\ 000\ \text{V}$ 耐压, 降低了工艺难度及减小器件体积。文献 [12] 设计了一种自旋阀巨磁电阻隔离器, 其制备的巨磁阻薄膜磁电阻率为 2.7% , 隔离栅采用 $300\ \text{nm}$ 厚度的氮化硅薄膜; 本文制备的自旋阀巨磁阻薄膜磁电阻率为 7% 以上, 相比之下本文制备的薄膜性能更优, 隔离栅耐压强度更高。文献 [16] 设计了一种巨磁电阻电流检测隔离器, 整个工艺流程需要 11 次光刻, 仅完成了 $13\ \mu\text{m}$ 二氧化硅隔离栅的制作, 未完成后续的器件工艺制备及性能实测。文献 [17] 设计了一种巨磁电阻隔离器, SiO_2 隔离栅的厚度为 $13\ \mu\text{m}$, 预计耐压值为 $5\ 000\ \text{V}$, 整个巨磁阻隔离器需要 10 次光刻, 但最终只完成了前 4 次光刻, 未完成 SiO_2 隔离栅的沉积、刻蚀及后续的工艺流程。文献 [23] 利用自旋阀进行高速数字数据传输的巨磁阻隔离器建模中, 平面线圈与 GMR 传感器

间距为 $2.5\ \mu\text{m}$, 即隔离栅厚度设为 $2.5\ \mu\text{m}$, 估计了巨磁阻隔离器工作频率为 $125\ \text{MHz}$, 有效最大传输速率为 $250\ \text{Mbps}$, 但是未制备器件进行数据实测。而本文制备的巨磁阻隔离器耐压值 $2\ 000\ \text{V}$ 、 SiO_2 隔离栅的厚度 $4\ \mu\text{m}$ 具备工艺可行性, 满足实际的耐压应用需求, 整个工艺流程需要 6 次光刻, 最终完成了巨磁阻隔离器的制备与性能测试。

3 结束语

本文通过光刻、IBE 刻蚀、金属剥离等半导体工艺制备了一种巨磁阻隔离器。综合考虑平面线圈产生的磁场强度及 IBE 刻蚀工艺易于实现, SiO_2 隔离栅的厚度为 $4\ \mu\text{m}$, 整个巨磁阻隔离器耐压强度预计达 $2\ \text{kV}$ 。对巨磁阻隔离器进行晶圆级测试, 无外加磁场下平面线圈导通单独作用时巨磁阻隔离器输出约为 $20\ \text{mV}$; 对巨磁阻隔离器芯片进行电路级测试, 其工作频率为 $25\ \text{MHz}$, 经运算放大器放大后其输出幅值为 $1\ \text{V}$, 运算放大器的增益为 50, 巨磁阻隔离器的电路级测试与晶圆级测试结果一致。整个工艺流程需要 6 次光刻, 工艺参数稳定, 对于巨磁阻隔离器的制备具有参考价值。

参考文献

- [1] 王立乾, 胡忠强, 关蒙蒙, 等. 基于巨磁阻效应的磁场传感器研究进展[J]. 仪表技术与传感器, 2021(12): 1-12.
WANG L Q, HU Z Q, GUAN M M, et al. Research progress on magnetic field sensors based on giant magnetoresistive effect[J]. *Instrument Technology and Sensors*, 2021(12): 1-12.
- [2] PARK S, KIM J, JO S. Modeling of giant magnetoresistance isolator for high speed digital data transmission utilizing spin valves[J]. *Journal of Applied Physics*, 2005, 97(10): 2773.
- [3] TAO J, LIANG D, LIANG H, et al. A broadband isolator based on one-way surface magnetoplasmon with ultra-high isolation[J]. *Scientific Reports*, 2024, 12(1): 1-9.
- [4] 蔡建旺. 磁电子学器件应用原理[J]. 物理学进展, 2006(2): 180-227.
CAI J W. Application principles of magnetoelectronic devices[J]. *Progress in Physics*, 2006(2): 180-227.
- [5] LENG D, WU T, LIU G, et al. Tunable isolator based on magnetorheological elastomer in coupling shear-squeeze mixed mode[J]. *Journal of Intelligent Material Systems and Structures*, 2018, 29(10): 2236-2248.
- [6] MIAJA P F, LOPEZ A, ARIAS M, et al. An analog magnetic isolator for space power applications[J]. *Energies*, 2020, 13(17): 4504.
- [7] BLACK W C, HERMANN T H, HUI S. Integrated GMR isolation technique[C]//Proceedings of the 39th Midwest Symposium on Circuits and Systems. Ames, IA: IEEE,

- 1996: 127-130.
- [8] HERMANN T M, BLACK W C, HUI S. Magnetically coupled linear isolator[J]. *IEEE Transactions on Magnetics*, 1997, 33(5): 4029-4031.
- [9] HU W L, BLACK W, HERMANN T. Monolithic 4-20 mA isolating current replicator using GMR resistors[C]//1998 IEEE International Solid-State Circuits Conference. San Francisco: IEEE, 1998: 280-281.
- [10] QIAN Z, WANG D, DAUGHTON J, et al. Magnetoresistive signal isolators employing linear spin-valve sensing resistors[J]. *Journal of Applied Physics*, 2003, 93(10): 6870-6872.
- [11] BELYAKOV P A, KOSTYUK D V, ABANIN I E, et al. Development of galvanic isolators on the basis of nanostructures from spin-valve magnetoresistive effect[J]. *Autom Remote Control*, 2016, 77: 2249-2253.
- [12] 邱恒功. 自旋阀巨磁电阻隔离器研究[D]. 成都: 电子科技大学, 2012.
QIU H G. Research on spin-valve giant magnetoresistive isolator[D]. Chengdu: University of Electronic Science and Technology, 2012.
- [13] 杨荣文. 一种自旋阀 GMR 隔离放大器设计[D]. 杭州: 杭州电子科技大学, 2013.
YANG R W. Design of a spin valve GMR isolation amplifier[D]. Hangzhou: Hangzhou University of Electronic Science and Technology, 2013.
- [14] 欧阳可青. 自旋阀结构的 GMR 传感器研究[D]. 北京: 清华大学, 2005.
OUYANG K Q. Research on GMR sensor with spin valve structure[D]. Beijing: Tsinghua University, 2005.
- [15] 刘华瑞. 自旋阀结构及 GMR 传感器研究[D]. 北京: 清华大学, 2006.
LIU H R. Research on spin valve structure and GMR sensor[D]. Beijing: Tsinghua University, 2006.
- [16] 刘鹏. 基于巨磁电阻的电流检测及其带宽的研究[D]. 西安: 西安电子科技大学, 2023.
LIU P. Research on current detection and its bandwidth based on giant magnetoresistance[D]. Xi'an: Xi'an University of Electronic Science and Technology, 2023.
- [17] 韩涛. 巨磁电阻隔离器及其 CMTI 问题研究[D]. 西安: 西安电子科技大学, 2022.
HAN T. Research on giant magnetoresistance isolators and their CMTI issues[D]. Xi'an: Xi'an University of Electronic Science and Technology, 2022.
- [18] ZHANG J, ZHANG B, ZHANG Q, et al. Scalable galvanic isolators with high isolation realized by magnetoelectric gyrators[J]. *Journal of Electronic Materials*, 2023, 52: 1518-1525.
- [19] ZHANG F, MA C, ZHAO T. Modeling of mutual inductance between planar inductors on the same plane[C]//2019 8th International Symposium on Next Generation Electronics. Guangzhou: IEEE, 2019: 1-3.
- [20] JIANG Q, MA D, LI Y, et al. The deposition and properties of Titanium films prepared by high power pulsed magnetron sputtering[J]. *Materials*, 2023, 16(23): 7294.
- [21] ZHOU Z, CAO Z, YAN S, et al. A high precision two-axis GMR angular sensor manufactured by post-annealing[J]. *Science China Information Sciences*, 2024, 67(6): 169405.
- [22] BARTZSCH H, GLOSS D, FRACH P, et al. Electrical insulation properties of sputter - deposited SiO_2 , Si_3N_4 and Al_2O_3 films at room temperature and 400°C [J]. *Physica Status Solidi (A)*, 2009, 206(3): 514-519.
- [23] PARK S, JO S. Modeling of linear isolator utilizing giant magnetoresistance elements[J]. *IEEE Transactions on Magnetics*, 2005, 41(10): 3679-3681.

编辑 刘飞阳