

栅极几何结构对 MIS 栅结构常关 p-GaN/ AlGaN/GaN HEMTs 性能的影响

都继瑶^{1,2}

(1. 沈阳理工大学 自动化与电气工程学院, 沈阳 110159; 2. 沈阳理工大学科技开发总公司, 沈阳 110013)

摘要: 高电子迁移率晶体管 (high electron mobility transistors, HEMTs) 具有高速开关和极高击穿电场等特性, 在功率器件领域应用广泛。为提高 HEMT 器件性能, 通过实验研究了栅极几何结构对具有金属/绝缘体/半导体 (MIS) 栅极结构的常关型 p-GaN/AlGaN/GaN HEMTs 性能的影响。栅极介质层采用 5 nm 厚的原位生长 AlN, AlN/p-GaN 界面呈现出更明显的能带弯曲和更宽的耗尽区, 有利于阈值电压向正向偏移, 且其相对较宽的能带错位有助于抑制栅极电流。实验结果表明: 与栅极非覆盖区长度为 0 μm 和 6 μm 的 MIS 栅极相比, 非覆盖区长度为 3 μm 的 MIS 栅极可提高器件综合性能, 有效抑制正向栅极电流, 将阈值电压提高至 3 V, 并较好地保持电流密度为 46 mA/mm; 栅极结构中两侧没有栅极覆盖的区域在导通过程和导通状态下均可引起较大的沟道电阻, 且沟道电阻随着非覆盖区长度增加而上升。

关键词: p-GaN/AlGaN/GaN 异质结; AlN 介质层; 常关型器件; 金属/绝缘体/半导体; 栅极非覆盖区

中图分类号: TN323+.6 文献标志码: A DOI:10.3969/j.issn.1003-1251.2025.01.011

Influence of Gate Geometry on Normally-off p-GaN/AlGaN/GaN HEMTs Characteristics with MIS Gate Structure

DU Jiyao^{1,2}

(1. Shenyang Ligong University, Shenyang 110159, China;

2. Shenyang Ligong University Technology Development Corporation, Shenyang 110013, China)

Abstract: High electron mobility transistors (HEMTs) are characterized by high-speed switching and exceptionally high disruptive electric field, which renders them widely used in the field of power devices. To enhance the performance of HEMT devices, the influences of gate geometry on normally-off p-GaN/AlGaN/GaN HEMTs with MIS (metal/insulator/semiconductor) gate structure are investigated, in which an in-situ grown AlN layer of 5 nm is utilized as gate insulator. The AlN/p-GaN interface presents a more obvious energy band bending and a wider depletion region, which helps to positively shift the threshold voltage. In addition, the relatively large conduction band offset of AlN/p-GaN is beneficial for suppressing the gate leakage current. It is demonstrated that compared with the MIS gates with 0 and 6 μm gate uncovered region, a MIS gate with 3 μm gate uncovered region could achieve a great comprehensive device performance, including effectively suppressing the forward gate leakage current, shifting the threshold voltage to 3 V and keeping a decent

current density of 46 mA/mm simultaneously. Moreover, the uncovered region without gate electrode covering at both sides in gate structure induces a large channel resistance at turning-on process and on-state. Further, the channel resistance would rise by increasing the length of uncovered region.

Key words: p-GaN/AlGaIn/GaN heterojunction; AlN dielectric layer; normally-off operation devices; metal/insulator/semiconductor; gate uncovered region

因具有高电子迁移率、较快的开关速度、低导通电阻和高临界电场, AlGaIn/GaN 高电子迁移率晶体管 (high electron mobility transistor, HEMT) 在射频、数据中心、快速充电和激光雷达等功率器件应用领域成功商业化^[1-3]。考虑到预防故障、栅极驱动设计简化和单片集成电路的特点, 以及实际应用中通常需要高阈值电压 (大于 3 V) 和高栅极电压摆幅 (大于 10 V)^[4], 人们越来越关注常关型 AlGaIn/GaN HEMTs^[5]。

目前, 已有多种工艺方法可实现常关型 Al-GaN/GaN HEMTs 的制备, 如氟等离子体处理^[6-7], 采用凹槽栅极^[8]、共源共栅结构^[9]、p-GaN 栅极^[10]等, 其中 p-GaN 栅极 AlGaIn/GaN HEMTs 是唯一的商业化常关型 GaN HEMTs, 实际应用中显示出良好的阈值电压均匀性和稳定性。然而, 由于 AlGaIn/GaN 界面具有高浓度的二维电子气 (2DEG) 和低激活率的 Mg 掺杂 (1% ~ 3%), p-GaN 栅极 AlGaIn/GaN HEMTs 的阈值电压通常被限制在 1 ~ 2 V 左右^[11-12]。为提高 p-GaN/AlGaIn/GaN HEMTs 的阈值电压, 由低功耗栅极金属与 p-GaN 形成肖特基接触是一种有效的方法。反向偏置的肖特基结通过耗尽区承载部分栅极电压, 有利于提高阈值电压 (约 2 V) 并抑制栅极电流。类似地, 在 p-GaN 层上制备以 SiN_x 为介质层形成金属/绝缘体/半导体 (MIS) 栅极 HEMTs, 有利于进一步提高阈值电压和栅极电压摆幅^[13-14]。为缓解介质层/p-GaN 界面陷阱问题, 并进一步提高器件性能, 本文以原位生长的 AlN 层代替后期生长的 SiN_x 介质层。

栅极制备工艺主要有两种, 即栅极金属覆盖全部 p-GaN 层的先栅自对准工艺和栅极金属部分覆盖 p-GaN 的后栅工艺, 分别采用栅极金属和光刻胶作为 p-GaN 刻蚀的掩模。自对准栅极在 p-GaN 上沿沟道方向均匀地扩展栅极电势, 通常可获得较高的电流密度, 但也会导致相对较高的栅极电流和 p-GaN 边缘处较早击穿^[15]。具有非覆盖区的器件则表现出更高的阈值电压和更低的栅极电流, 这是由于导通过程中和导通状态下, 栅极结构两侧的非覆盖区域感应出较大的沟道电

阻。因此, 对于 MIS 栅极结构 HEMTs, 研究非覆盖区长度对其综合性能的影响具有重要意义。

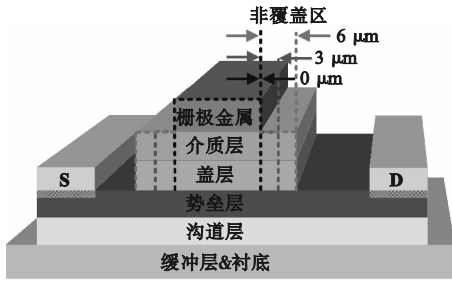
本文针对 AlN/p-GaN/AlGaIn/GaN 外延结构的常关型 HEMTs 器件, 采用先栅自对准工艺制备非覆盖区长度为 0 μm 的栅极结构, 采用后栅工艺制备两侧非覆盖区长度分别为 3 μm 和 6 μm 的传统栅极结构, 研究栅极非覆盖区长度对 HEMTs 性能的影响。

1 实验部分

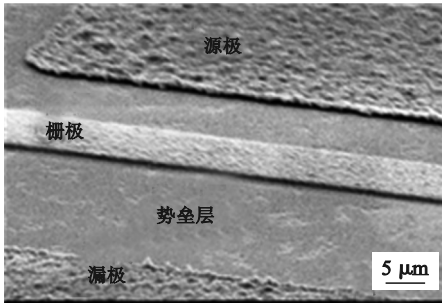
采用金属有机化学气相沉积 (MOCVD) 法在 Si 衬底上生长 AlGaIn/GaN 异质结, 以此为基础, 制备具有不同栅极非覆盖区长度 (0, 3 和 6 μm) 的 AlN/p-GaN/AlGaIn/GaN HEMTs, 其结构示意图如图 1 (a) 所示, 图中 S 表示源极, D 表示漏极。外延结构中沿垂直方向自下而上分别为碳掺杂的高电阻 GaN 缓冲层 (厚度 1 200 nm)、本征 GaN 沟道层 (厚度 300 nm) 和 Al_{0.2}Ga_{0.8} 势垒层 (厚度 10 nm)。采用 i-GaN (厚度 3 nm) 和 p-GaN (厚度 100 nm) 盖层实现常关操作。经高温激活后, p-GaN 层中的空穴浓度约为 $2 \times 10^{17} \text{ cm}^{-3}$, 激活率约为 1% ~ 2%。通过 MOCVD 在 p-GaN 层顶部生长 5 nm 厚的 AlN 介质层。

采用先栅工艺制备非覆盖区长度为 0 μm 的 AlN/p-GaN 栅极 HEMTs。首先, 采用硫酸-双氧水混合液 (硫酸与双氧水体积比为 4:1) 和有机溶液清洗后, 进行电感耦合等离子体 (ICP) 干法蚀刻, 完成器件间的隔离, 蚀刻深度为 120 nm。然后, 采用磁控溅射沉积 Ni/TiN (厚度为 150/150 nm) 栅极金属, 同时也是后续干法刻蚀过程中的栅极掩模, 采用低损伤方案, ICP 源功率设为 100 W, 偏置功率为 20 W, 以 SiCl₄ 作为刻蚀气体移除非栅极区域的 AlN/p-GaN 层^[14], 栅极长度与金属电极长度相同。采用同样流程制备非覆盖区长度为 3 μm 和 6 μm 的 HEMTs。为减轻高温退火过程中的栅极性能退化, 采用 ICP 处理辅助的低温欧姆技术。最后, 通过磁控溅射沉积 Ti/Al/Ti/Au (厚度为 20/200/40/40 nm) 欧姆金属

层,并在 500 °C 的 N_2 环境中退火 20 min。为进行比较,在非覆盖区长度为 3 μm 和 6 μm 的 HEMTs 制备中也使用与先栅工艺中相同的低温欧姆形成工艺。

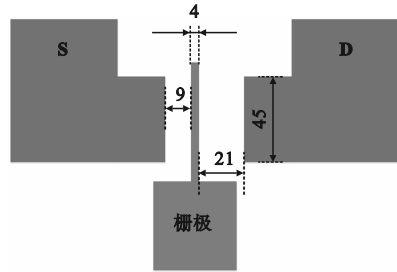


(a) AlN/p-GaN/AlGaIn/GaN HEMTs 结构示意图

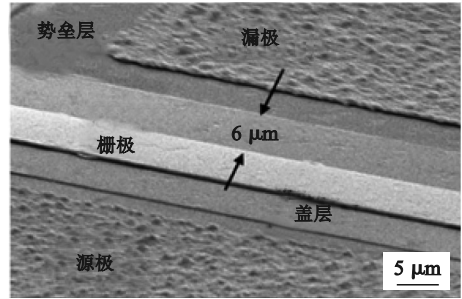


(c) 非覆盖区长度为 0 μm 器件的 SEM 图像

以金属电极为参考标准,器件尺寸如图 1(b) 所示。非覆盖区长度为 0 μm 和 6 μm 器件的鸟瞰扫描电子显微镜 (SEM, JEOL JSM-IT300 型) 图像如图 1(c) 和图 1(d) 所示。



(b) 器件尺寸(单位: μm)



(d) 非覆盖区长度为 6 μm 器件的 SEM 图像

图 1 AlN/p-GaN/AlGaIn/GaN HEMTs 结构及 SEM 图

Fig. 1 Structure and SEM images of AlN/p-GaN/AlGaIn/GaN HEMTs

2 结果与讨论

2.1 电学特性分析

具有不同非覆盖区长度的常关型器件输出特性曲线如图 2 所示,图中 UR0、UR3 和 UR6 分别表示非覆盖区长度为 0、3、6 μm 的 AlN/p-GaN/AlGaIn/GaN HEMTs,栅极电压 V_{gs} 为 -2 ~ 10 V

(每间隔 1 V 测定一组数据)。由图 2 可见,对于所有器件,在 $V_{gs} = 10$ V 的偏压下均观察到良好的夹断特性,且没有明显的回滞。 $V_{gs} = 10$ V 时,UR0 器件的最大电流密度约为 95 mA/mm,而 UR3 和 UR6 器件的最大电流密度分别为 46 mA/mm 和 11 mA/mm。计算得到 UR0 器件的导通电阻为 36.88 $\Omega \cdot mm$,低于 UR3 和 UR6 器件的导通电阻(分别为 55.24 $\Omega \cdot mm$ 和 274.7 $\Omega \cdot mm$)。

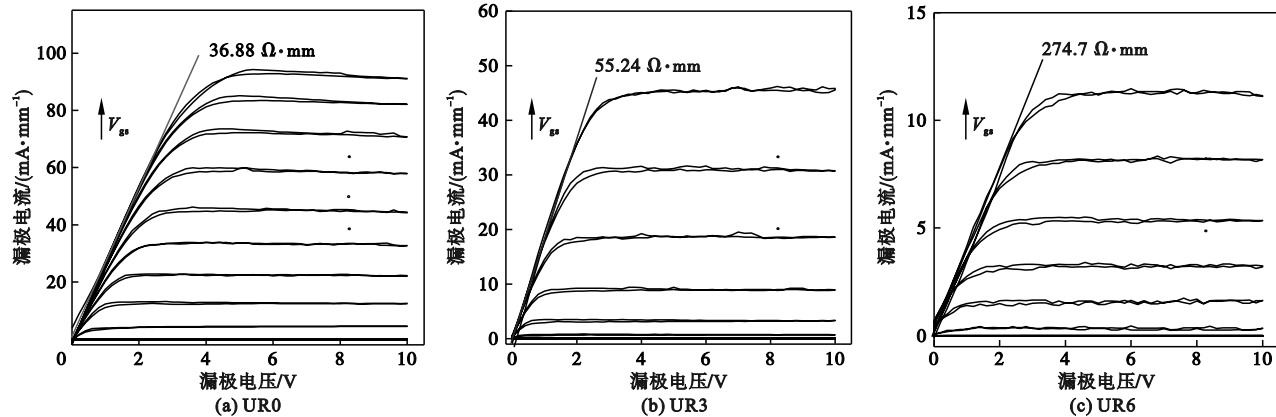


图 2 AlN/p-GaN/AlGaIn/GaN HEMTs 的输出特性曲线

Fig. 2 Output characteristics curves of AlN/p-GaN/AlGaIn/GaN HEMTs

漏极电压 V_d 为 0.1 V 时半对数坐标系下三种器件的转移特性和跨导特性曲线如图 3 所示。

可见,UR0 器件的开/关比(约 10^8)略高于 UR3 和 UR6 器件,UR0、UR3 和 UR6 器件的阈值电压 V_{th} 分别为 1.8、3 和 4.4 V (以漏极电流 $I_d = 0.01$ mA/mm 为准),增加非覆盖区长度,器件的阈值电压呈现增加的趋势。在半对数坐标系中,三个器件的转移特性曲线均具有相近的漏极电流拐点,表明三种具有不同非覆盖区长度的栅极结构对 2DEG 沟道具有相近的导通电压;三种栅极结构器件的电流增加速率不同可归因于后栅工艺未完全覆盖导致 2DEG 沟道部分延迟导通。因此,需要更大的栅极偏压来完全导通 2DEG 沟道并达到电流饱和。通过增加非覆盖区长度,器件

的阈值电压正向偏移也可以由跨导特性得到证实,由图 3 中的跨导曲线可知 UR0 器件具有最大的跨导峰值。此外,通过计算可知,UR0 和 UR3 器件的亚阈值摆幅(SS)分别为 131.3 mV/dec 和 264.3 mV/dec,UR6 器件的 SS 值由于漏极电流的微小增加而过大。AlN/p-GaN 外延结构的栅极 SS 值较大,其原因是:AlN 层的引入增加了栅极与 2DEG 沟道之间的距离,降低了栅极的可控性^[16];对于 UR3 和 UR6 器件,AlN/p-GaN 栅极结构中非覆盖区的存在进一步降低了栅极偏置对沟道电流的场效应。

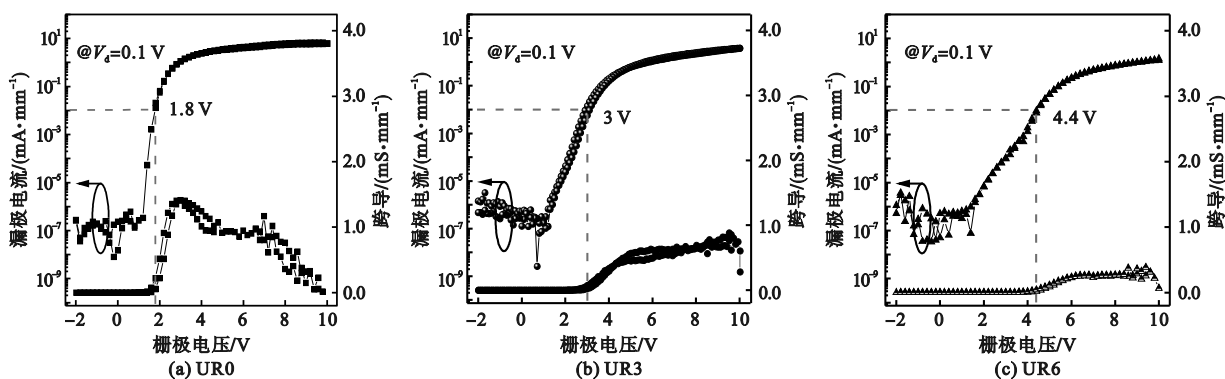


图 3 半对数坐标系下三种器件的转移特性和跨导特性曲线

Fig. 3 Semi-log plot transfer and transconductance characteristics

线性坐标系下三个器件的转移特性曲线如图 4 所示。可见,随着非覆盖区长度增加,曲线斜率呈现明显的下降趋势,相同有效栅极电压(栅极电压 V_{gs} 与阈值电压 V_{th} 之差)下的电流密度减小,表明在具有非覆盖区的栅极结构中非覆盖区长度与导通电阻成正比。图 4 中的插图表示阈值电压与非覆盖区长度之间的关系,可见,阈值电压随着非覆盖区长度的增加而线性增加。

和 p-n 结的存在,所有器件的反向栅极电流均在 10^{-6} mA/mm 左右;在正向上,当栅极电压 $V_{gs} = 10$ V 时,栅极电流由 0.01 mA/mm (UR6) 增加至 1 mA/mm (UR0)。由于栅极介质层相对较薄,相较于一般 MIS 栅极结构,本文制备栅极电流仍然较大。与非覆盖区的器件相比,有非覆盖区的栅极器件表现出较低的栅极电流密度,且随非覆盖区长度的增加呈现下降趋势。

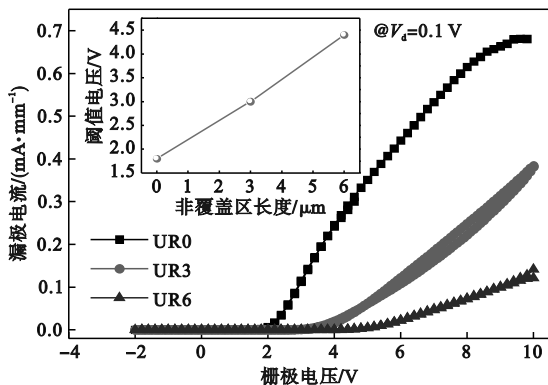


图 4 线性转移特性曲线

Fig. 4 Transfer characteristics curves in linear

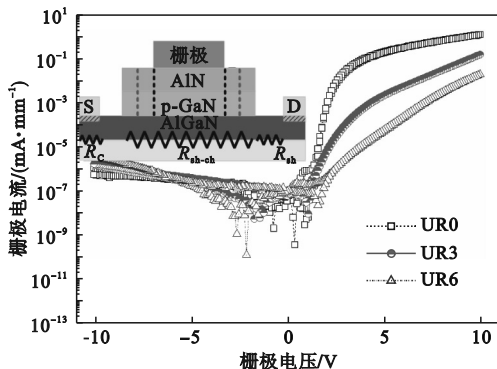


图 5 栅极电流 - 电压曲线

Fig. 5 Gate current-voltage curves

栅极电流 - 电压曲线如图 5 所示。由于 AlN

造成不同器件导通电阻有差异的可能原因是栅极结构呈现出与非覆盖区长度相关度较高的沟

道电阻。为理解其机理,导通电阻 R_{on} 可表示为

$$R_{on} = 2R_C + R_{sh} \times (L_{gd} + L_{gs}) + R_{sh-ch} \times L_g \quad (1)$$

式中: R_C 、 R_{sh} 、 R_{sh-ch} 分别表示源极和漏极欧姆接触电阻、接入区的方块电阻、p-GaN 栅极下的沟道方块电阻,如图 5 中插图示意; L_{gd} 为漏-栅电极距离; L_{gs} 为栅-源电极距离; L_g 为栅极电极长度。UR0 与 UR3、UR6 器件的栅极具有相同的 R_C 和 R_{sh} , 而 UR3 和 UR6 器件中 p-GaN 栅极下方分别有 $3 \mu\text{m}$ 和 $6 \mu\text{m}$ 的接入区转变为沟道, UR0 器件接入区的 R_{sh-ch} 为 $945 \Omega/\text{sq}$, 低于 UR3 和 UR6 器件的 R_{sh-ch} (分别为 $2.8 \text{ k}\Omega/\text{sq}$ 和 $16.1 \text{ k}\Omega/\text{sq}$)。因此,具有非覆盖区的器件漏极电流和栅极电流较低的原因是 R_{sh-ch} 较大,非覆盖区在导通过程中和导通状态下贡献了较大的沟道电阻。

2.2 原理分析

对非覆盖区引起大沟道电阻的机理进行深入研究。图 6 为三种器件结构示意图,图中除 UR0 只有中心区域外,器件 UR3 和 UR6 的沟道分为中心区域(1)和非覆盖区(2)两部分。

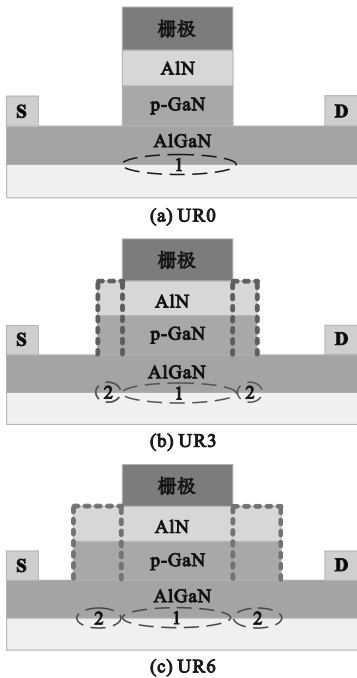


图 6 器件的结构示意图

Fig. 6 Schematic diagram of the device structures

图 7 为三种不同结构器件中区域 1、2 在器件导通时的能带图。由图 7(a) 可见,在栅极电压为 0 V 时,UR0 器件 2DEG 沟道的导带高于费米能级,此时沟道处于关闭状态,证实器件的常关性能。一方面,由于 p-GaN 层的存在导致量子阱(2DEG 沟道)高于费米能级;另一方面,由于 AlN 层的宽带隙和极强极化效应,导致 AlN/p-GaN 界

面的导带向下弯曲,进一步增强了常关性能。当栅极电压高于 UR0 的阈值电压时,在电场作用下,2DEG 沟道导带逐渐低于费米能级,产生电子,在栅极下方形成 2DEG 沟道,此时器件处于导通状态。

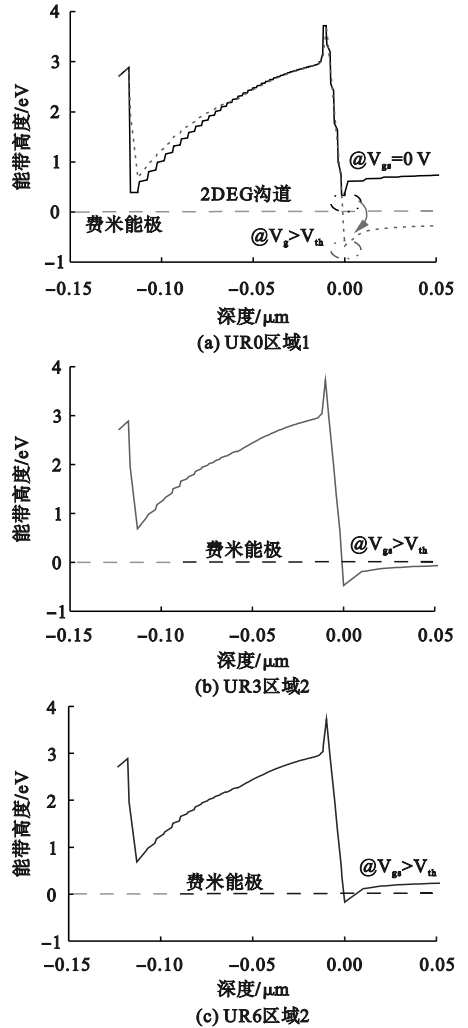


图 7 三种不同器件结构中不同位置对应的能带图

Fig. 7 The simulated energy band diagrams at different positions for the three kinds of devices

虽然 UR3 和 UR6 的阈值电压高于 UR0,但在栅极电压达到 UR0 阈值电压相同的数值时,由于电场的作用,两者结构中区域 1 的导带也被拉低到费米能级之下,与 UR0 导通时沟道导带的位置相似。对于器件 UR3 和 UR6 结构中的区域 2,由于传导距离被拉长,栅电场对区域 2 的导带下拉效果相对较弱,延后了 2DEG 沟道的形成,此时其导带位于费米能级附近,造成了较大的沟道电阻。因此,在达到 UR0 阈值电压的数值时,器件 UR3 和 UR6 的电流密度仍然维持在较低水平。

进一步增加栅极电压,并分别超过 UR3 和

UR6 的阈值电压时,区域 1 和区域 2 的导带被进一步拉低,特别是区域 2 的导带开始低于费米能级,如图 7(b)与图 7(c)所示。这种滞后且较轻的下拉程度导致 UR3 和 UR6 区域 2 沟道中电子浓度低于 UR0 沟道,即使在导通状态下,由于存在沟道电阻,UR3 和 UR6 的电流密度也低于 UR0。由于离中心部分的距离不同以及区域 2 的垂直电场不同,导致 UR6 区域 2 导带被下拉的程度小于 UR3,其区域 2 的电子浓度低于 UR3,进而产生较大的沟道电阻,这也进一步解释了器件 UR6 的电流密度低于器件 UR0 和 UR3 的原因,也是器件 UR6 漏极电流最低的原因。

3 结论

制备了具有 MIS 栅极结构的常关型 p-GaN/AlGaIn/GaN HEMTs,研究了栅极对准对器件性能的影响。使用厚度 5 nm 的原位生长 AlN 层作为栅极介质层,通过先栅自对准工艺制备的非覆盖区长度为 0 μm 的栅极结构呈现出 1.8 V 的阈值电压,但栅极电流同样较高。通过后栅工艺制备的非覆盖区长度为 3 μm 和 6 μm 的栅极结构表现出较高的阈值电压和较低的栅极电流,其中非覆盖区长度为 3 μm 的器件综合性能较好。进一步研究发现,栅极结构中两侧的非覆盖区对器件的性能起着重要作用,在导通过程和导通状态下会产生较大的沟道电阻。因此,对于 MIS 栅极结构,可采用适当长度的栅极非覆盖区来提高 p-GaN/AlGaIn/GaN HEMTs 的综合性能。

参考文献(References):

- [1] LEE E S, JOH J, LEE D S, et al. Gate-geometry dependence of electrical characteristics of p-GaN gate HEMTs[J]. Applied Physics Letters, 2022, 120(8):082104.
- [2] NG Y H, ZHENG Z Y, ZHANG L, et al. Distribution and transport of holes in the p-GaN/AlGaIn/GaN heterostructure[J]. Applied Physics Letters, 2023, 123(14):142106.
- [3] HAN Z F, LI X D, WANG H Y, et al. Highly responsive gate-controlled p-GaN/AlGaIn/GaN ultraviolet photodetectors with a high-transmittance indium tin oxide gate[J]. Micromachines, 2024, 15(1):156.
- [4] LEE C H, LIN W R, LEE Y H, et al. Characterizations of enhancement-mode double heterostructure GaN HEMTs with gate field plates[J]. IEEE Transactions on Electron Devices, 2018, 65(2):488-492.
- [5] ZHENG Z Y, ZHANG L, SONG W J, et al. Gallium nitride-based complementary logic integrated circuits[J]. Nature Electronics, 2021, 4:595-603.
- [6] ZHOU Q, LIU L, ZHANG A B, et al. 7.6 V threshold voltage high-performance normally-off Al₂O₃/GaN MOSFET achieved by interface charge engineering[J]. IEEE Electron Device Letters, 2016, 37(2):165-168.
- [7] ZHOU K N, SHAN L Q, ZHANG Y L, et al. Fluorine plasma treatment for AlGaIn/GaN HEMT-based ultraviolet photodetector with high responsivity and high detectivity[J]. IEEE Electron Device Letters, 2023, 44(5):781-784.
- [8] SU L Y, LEE F, HUANG J J. Enhancement-mode GaN-based high-electron mobility transistors on the Si substrate with a p-type GaN cap layer[J]. IEEE Transactions on Electron Devices, 2014, 61(2):460-465.
- [9] ROCCAFORTE F, GRECO G, FIORENZA P, et al. An overview of normally-off GaN-based high electron mobility transistors[J]. Materials, 2019, 12(10):1599.
- [10] WU Y L, WEI J, WANG M J, et al. An actively-passivated p-GaN gate HEMT with screening effect against surface traps[J]. IEEE Electron Device Letters, 2023, 44(1):25-28.
- [11] HWANG I, KIM J, CHOI H S, et al. p-GaN gate HEMTs with tungsten gate metal for high threshold voltage and low gate current[J]. IEEE Electron Device Letters, 2013, 34(2):202-204.
- [12] ZHOU Q, ZHANG A B, ZHU R, et al. Threshold voltage modulation by interface charge engineering for high performance normally-off GaN MOSFETs with high faulty turn-on immunity[C]//2016 28th International Symposium on Power Semiconductor Devices and ICs (ISPSD). Prague, Czech Republic; IEEE, 2016:87-90.
- [13] PU T F, CHEN Y, LI X B, et al. Gate structure dependent normally-off AlGaIn/GaN heterostructure field-effect transistors with p-GaN cap layer[J]. Journal of Physics D: Applied Physics, 2020, 53(41):415104.
- [14] PU T F, WANG X, HUANG Q, et al. Normally-off AlGaIn/GaN heterojunction metal-insulator-semiconductor field-effect transistors with gate-first process[J]. IEEE Electron Device Letters, 2019, 40(2):185-188.
- [15] JIANG H X, ZHU R Q, LYU Q F, et al. High-voltage p-GaN HEMTs with OFF-state blocking capability after gate breakdown[J]. IEEE Electron Device Letters, 2019, 40(4):530-533.
- [16] PU T F, LIU S Q, LI X B, et al. Normally-off AlGaIn/GaN heterojunction field-effect transistors with in-situ AlN gate insulator[J]. Chinese Physics B, 2022, 31(12):127701.

(责任编辑:宋颖韬)