

# 基于FPGA的血液分析仪高速数据采集方法

马晓茹

(新疆开放大学,新疆 乌鲁木齐 830000)

**摘要:** 受到设备硬件结构及其采集样本数据同步差异的影响,血液分析仪在实际应用中整体数据采集分析效率偏低,且数据同步延迟过大,严重影响医疗数据采集效率,为此,提出基于FPGA的血液分析仪高速数据同步采集方法。从设备硬件结构入手,基于FPGA结构算法,通过基于FPGA的数据前向采集结构构建基于FPGA的四通道,高速采集滤波处理与数据多通道高速同步立体优化采集样本同步参量,实现数据同步采集。实验结果表明,提出方法能够应对现阶段血样分析仪应用下的各类同步采集场景,具有较高的推广价值。

**关键词:** FPGA; 血液分析仪; 高速数据; 同步采集

中图分类号: TP391 文献标识码: A 文章编号: 1003-7241(2025)02-0017-05

## A high-speed Data Acquisition Method for the Hematology Analyzer Based on FPGA

MA Xiao-ru

(Xinjiang Open University, Urumuqi 830000 China)

**Abstract:** Due to the influence of the hardware structure of the device and the synchronization difference of the collected sample data, the overall data acquisition and analysis efficiency of the blood analyzer in practical application is low, and the data synchronization delay is too large, which seriously affects the efficiency of medical data acquisition. Therefore, the high-speed data synchronization acquisition method of the blood analyzer based on FPGA is proposed. Starting from the hardware structure of the equipment, based on the FPGA structure algorithm, through the construction of the data forward acquisition structure based on FPGA, the four-channel high-speed acquisition filtering processing based on FPGA and the multi-channel high-speed synchronous three-dimensional optimization of the data acquisition sample synchronization parameters, the data synchronization is realized. The experimental results show that the proposed method can deal with all kinds of synchronous collection scenarios under the current application of blood analyzer, and has high popularization value.

**Keywords:** FPGA; blood analyzer; high-speed data; synchronous collection

### 0 引言

根据现阶段医疗设备血液分析仪在采集应用过程中存在的样本分析同步速率低,同步样本分析采集参量不匹配的问题,就设备结构而言,其结构硬件限制系统层面数据参量的优化。陈东<sup>[1]</sup>提出采用单路A/D数据采集电路对多路信号数据进行分时采集;田又源<sup>[2]</sup>等人设计了一种以TCD1708D为传感器的高速线阵CCD驱动及数据采集系统。分析CCD输出信号的特性,利用虚拟仪器技术完成CCD奇偶双通道模拟输出信号的采集。上位机软件在LabVIEW平台上开发,采用NI-DAQmx驱动程序控制PCI-6115,实现高速线阵CCD数据采集。

但上述诸多研究人员与相关学者提出的各自方法,无法有效解决同步误差问题。为此,针对硬件结构限制,

提出方法基于FPGA硬件平台,采用四个高速采集通道对采血标本进行同步采集。通过对不同通道下的采集、同步系数数量关联优化,使其SDC通道与FPGA结构相统一,因此实现采集效率与同步精度的提升。使得采血工作效率更高,同时降低因采样速率低而造成的采样数据延迟。

### 1 方法优化过程的具体实现

#### 1.1 基于FPGA的数据前向采集结构构建

通过对血液分析仪样本采集过程中的数据分布情况分析,发现影响数据采集速度的影响因素主要在于数据前向采集链路结构缺失,噪声数据信息流断裂,影响后期数据同步。因此,提出方法基于FPGA的神经结构<sup>[3-4]</sup>,重新构建向前采集网络,利用传播模型作为基础模型,结合FPGA网络结构,重新构建数据载入层、转化层、激活变量

\*基金项目: 新疆广播电视大学校级青年科研项目 (20xjddktqn26)

收稿日期: 2023-08-22

与补偿结构,为后续数据的多通道同步加速提供优化网络参量支撑。

### (1) 载入层

载入核函数与载入层对应的载入血样中通常情况下需要构建样本量的三维空间。在构建过程中相邻两组空间量之间不可避免存在差异<sup>[5]</sup>,在差异影响下构建的三维空间必然存在排斥<sup>[6]</sup>,影响采集数据的同步速率。为了避免相邻数据差异带来的影响,在构建过程中通过多个二维的 $k \times k$ 载入函数核与多组二维血样特征信息乘积进行数据累加<sup>[7]</sup>,根据累加所得特征图谱作为三维空间构建数据样本,以此实现相邻数据之间参量平衡,关联不同载入节点上采集血样信息的特征卷积,所得血样特征图谱 $OUT_j$ 的函数表达式为:

$$OUT_j = \sum_{i=1}^N IN_i \times k_{ij} + b_j \quad (1)$$

式中, $OUT_j$ 代表处于第 $j$ 个累计节点上的血样特征信息; $k_{ij}$ 代表累计所得血样特征图谱对应信息的载入核函数; $IN_i$ 代表位于第 $i$ 个载入血样信息; $b_j$ 代表采集血样信息特征的误差系数。

载入特征图谱信息与输出样本信息之间的窗口大小,可通过载入血样特征图谱的高 $H$ 为标准<sup>[8]</sup>,通过下列公式计算确定:

$$R = \frac{H + 2 \times P - K}{S} + 1 \quad (2)$$

式中, $R$ 代表输出样本特征信息对应三维空间窗口的高度值; $S$ 代表载入层函数对应核函数窗口开放时的滑动步长; $P$ 代表填充系数。

通过 $M$ 组 $k \times k \times M$ 载入层函数核之间乘积累加,获得关于 $N$ 幅 $H \times L$ 大小的血样载入特征图谱数据,生成 $M$ 个二维输出样本特征图谱,大小为 $R \times C^{[9-10]}$ 。载入层函数核的总数与输出特征图谱系数相同,采集信道数量根据实际情况的不同,一般情况下用 $N$ 进行数量表示,根据历史经验通道系数值的取值与载入层卷积和总量保持一致。

### (2) 转化层

转化属于载入参量的卷积处理,通常称其为下采样。经过转化处理后,构建的网络数据特征图谱信息数量会不断增加,考虑到数据直接涌入下一处理层造成信道的运算瘫痪,为了避免构建层级算力瘫痪,基于FPGA下构建的三维载入空间结构的加速属性,对不断增长的二维特征图谱信息进行数据转换,主要针对采集信息图谱的分辨率参量进行降低处理。在不影响原有血样信息特征的情况下,最大程度降低载入层涌入数据处理的复杂程度。

载入数据大小与优化输出数据大小之间的判定标准为:

$$R = \frac{H - K}{S} + 1 \quad (3)$$

式中, $S$ 代表转化窗口对应的移动步长; $K$ 代表转化窗口当下转化尺寸。

### (3) 激活变量

考虑到采集网络结构层中存在部分隐藏信息流需要通过激活函数激活才能正常运转,在此过程中激活所用的激活变量与载入信息及输出信息均属于卷积优化空间下的线性构成量,因此可通过线性加权函数对激活变量进行量化计算,计算所需函数如下:

Sigmoid函数的激活公式为:

$$\text{Sig mod}(x) = \frac{1}{1 + e^{-x}} \quad (4)$$

式中, $e^{-x}$ 代表转化层中的特征Sigmoid分类器窗口函数。

为了更快速地将转化层中数据转存,在FPGA网络卷积结构中增加 $\tanh$ 函数,对采集血样的特征图谱数据进行压缩,计算公式为:

$$\tanh(x) = \frac{e^x - e^{-x}}{e^x + e^{-x}} \quad (5)$$

式中, $e^x$ 代表 $\tanh$ 函数的压缩指数。

针对激活变量的响应速度优化,采用ReLU函数来完成,计算公式为:

$$\text{ReLU}(x) = \max(0, x) \quad (6)$$

### (4) 补偿

根据结构激活变量处理后的图谱特征排列形式,对其边缘特征进行偏置系数的补偿,以此保证采集数据样本的传输稳定。

## 1.2 基于FPGA的四通道高速采集滤波处理

为了保证采集数据的高速同步,采用FPGA四通道设计,为了防止通道间数据信号阵列相互扰动。对其进行滤波处理,具体如下:

假设采集数据信息的阵列信号所对应三角权重下第一旁瓣级系数为 $24^{[11]}$ ,通过道尔夫-且比雪夫权重对其信号功率谱进行密度提取,考虑到四通道设计中每条信道位宽限制,信号间扰动滤波采用FIR干扰形式完成<sup>[12]</sup>,根据FPGA滤波器结构模型,展开滤波计算可知,信道中各自对应的滤波器频率冲击系数的载频分量为:

$$y(k) = a(k)h(k) + n(k) \quad (7)$$

式中: $n(k)$ 代表信道间数据扰动分量; $h(k)$ 代表扰动滤波响应系数与载入样本信号之间的传递函数; $a(k)$ 代表阵列信号载波接收信号量。

考虑到高速传输过程中产生强扰动信号,在此环境下单频滤波的效果略显薄弱,根据采集样本特征的信号滤波器特征,对各通道下的信号进行差量脉冲匹配,以实现阵列信号采集通道间的自适应增益补偿,动态提升

滤波器滤波效果, 差量脉冲匹配下的FPGA信号滤波调制函数为:

$$J_{MDMMA} = \rho \cdot E \left[ \left( |z(k)|^2 - R_{MDMMA}(k) \right)^2 \right] \quad (8)$$

式中:  $\rho$ 代表信号与扰动信号模型的位宽;  $R_{MDMMA}(k)$ 代表扰动信号载角角度;  $|z(k)|$ 代表初始信号阵列的扩展频谱, 根据血样图谱特征构成信号阵列矢量, 其扰动信号的滤波补偿函数为:

$$x(t) = As(t)r_i + n(t)\theta_i \quad (9)$$

式中:  $r_i, \theta_i$ 分别代表扰动信号空间下的滤波随机过程, 在当前时间点下, 对其滤波信号的对应系数值加以通道特征补偿, 使不同通道下的数据传输方向相互独立, 且关系属性保持为矢量关系, 即可得到原始信号阵列的滤波协方差矩阵最佳系数  $R_{MDMMA}(k)$  的约束为:

$$abs \left[ |z(k)|^2 - R_{MDMMA}(k) \right] = \min_i abs \left[ |z(k)|^2 - R_{MDMMA_i} \right] \quad (10)$$

根据其表现的特征分解调制, 得到同步传输通道下空间环境最差的空间量  $E_N$ , 则其对应的信号滤波估计误差  $e(n)$  与滤波系数  $\mu(n)$  之间存在空间联系, 为了保证载入数据信号与同步信号在滤波过程中的空间均衡, 其各自信号对应相位进行延时设定, 处理后得到的信号滤波输出函数为:

$$C_T(f) = \sum_{k=-K}^K c_k e^{-j2\pi kT'} \quad (11)$$

式中:  $c_k$ 代表滤波信号局部样本信息特征量;  $N$ 代表滤波信号处理过程中的采样率;  $P$ 代表空间特征图谱对应函数数量, 若  $T' = MT/N$ , 则滤波器属性为正相-频特性, 此时可以实现信号阵列的滤波频域均衡。

假设滤波处理后的血样数据信号阵列采集码元速率为  $R_a$ , 传输向量窗口尺寸为  $T_a$ ,  $T_a = 1/R_a$ , 通过信道中载入层信号数量的正确估计, 可获得当前信道内数据信号阵列状态, 则当前信道内的波束输出形态, 可以通过函数关系式表达为:

$$\text{sgn}(z_R^2(k) - R_{MDMMA_R}) = \text{sgn}(z_R^2(k) - \hat{e}_R^2(k)) \quad (12)$$

$$\text{sgn}(z_I^2(k) - R_{MDMMA_I}) = \text{sgn}(z_I^2(k) - \hat{e}_I^2(k)) \quad (13)$$

式中:  $\hat{e}_R^2(k)$ 代表阵列信号包含扰动信号特征情况下的信道频带谱密度;  $\hat{e}_I^2(k)$ 代表统计总量;  $z_I^2(k)$ 代表关于构建三维空间特征谱的估计量;  $\hat{e}_I^2(k)$ 代表不同信道内信号滤波阵列从左逐渐右移的干扰误差, 为了确保滤波输出效果, 四通道滤波处理在FPGA结构支持下, 采用双通道触发机制, 以此实现数据滤波效率与数据平衡的统一。输出滤波信号的阵列函数为:

$$d(t) = a(t)c(t) = \sum_{n=0}^{\infty} d_n g_c(t - nT_c) \quad (14)$$

$$\text{式中: } d_n = \begin{cases} +1 & a_n = c_n \\ -1 & a_n \neq c_n \end{cases}, (n-1)T_c \leq t \leq nT_c.$$

### 1.3 数据多通道高速同步

基于上述计算参量, 对其进行数据多通道高速同步处理。根据FPGA结构特征及所得参量可知, 采集血样数据通过SDC输出为AVD电平属性信号元, AVDS为信号端低频电压信号差分量构成的信号阵列, 在相同模式下, 其功耗值与波动系数均为最小, 基于此特征, 将FPGA下的四通道数据同步输出参量设定为1:1或1:3, 使其形成数据高速同步状态, 根据FPGA对应AVDS信号载入范围为330~1 275 Mb/s, 可得到设定输出参量1:1下的数据同步模式, 通过在FPGA中设定关于SDC的四路同步配置策略实现。

在此基础上, 对设定所有通道下的数据同步策略加以转化, 将采样时间点对应同步与输出时序对应同步作为策略函数核。利用瞬时时间作为血样采集对应时间点的同步系数, 以此保证该时间点各个通道采样时间量的一致, 其对应FPGA电路设计可通过单路时钟输入实现上述参量设定, 然后按照每一通道下的设定时间量对FPGA电路进行血样采样数据的通道下发, 在此过程中需保证每一个通道内接收样本数据参量时序保持一致; 具体指两个方面: 一方面, 确保设定四通道内的数据同步控制严格约束与SDC配置对应时序; 另一方面, 将每一通道内的数据同步位置脉冲信号作为下一时间点信号基点, 以此实现数据采样存储与传输信息的一致。

## 2 应用测试

对提出方法进行性能测试, 测试通过仿真测试平台完成数据构建、场景模拟及性能测试分析。为了测试数据结果的客观性, 测试对比样本方法采用两种不同同步方法, 即文献[1]方法与文献[2]方法; 为了测试过程中数据表达简洁, 引入的对比样本方法分别记作DC-1方法、DC-2方法; 相对应提出方法作为验证方法, 测试过程中记作YZ-1方法; 测试参量与测试过程由仿真测试工具Matlab以随机数据方式自行配置下发, 以保证测试环境的统一, 且减小测试过程中扰动系数。具体测试项目及测试数据如下。

### 2.1 血样采集响应测试

由仿真测试工具随机生成3组不同类型血样数据, 每组血样数据包含30例个体样本, 分别由参测的三种采集方法通过各自采集策略对其进行数据特征采集, 并由仿真工具提取各自方法的采集响应数值, 经过统计整理, 生成图1类型I血样采集响应统计曲线图, 图2类型II血样采集响应统计曲线图与图3类型III血样采集响应统计曲线

图,对比各自图中不同方法所得曲线数据,得出测试结论。

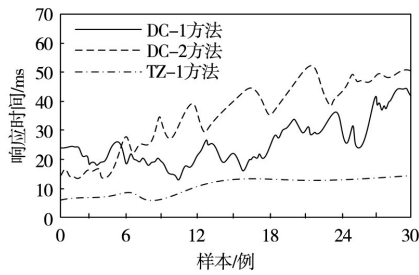


图1 类型 I 血样采集响应统计曲线图

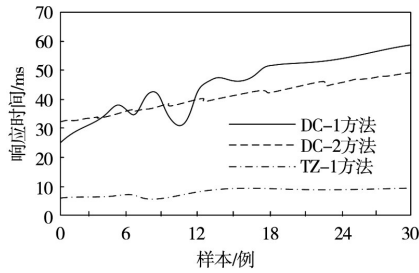


图2 类型 II 血样采集响应统计曲线图

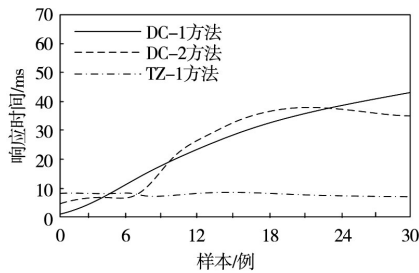


图3 类型 III 血样采集响应统计曲线图

对测试所得图1—图3统计图数据进行逐一分析,可得结论如下:

(1) 由图1数据对比可知,在血样类型 I 的30例样本采集测试中,DC-1方法采集响应时间波动较大,在血样数据类型相同的情况下,说明DC-1方法存在采集响应异常,根据曲线抖动最大值与最小值之间的差值分析,其问题在于采集时钟变量控制不统一;相比之下,DC-2方法的响应曲线有明显收敛痕迹,说明该方法在响应时间控制方面能够做到采集量与时间量的最佳匹配,但是从曲线整体波动幅度上看,DC-2方法的时间响应系数呈增长趋势,说明DC-2方法虽然采集量与时间量匹配较好,但是整体约束强度不足,造成最终采集响应时间不断增长;观察YZ-1曲线,其分布位置及其曲线波动情况,均为血样类型 I 中最佳,说明YZ-1方法具有良好的时间变量控制能力与整体性能约束能力。

(2) 由图2数据对比可知,在血样类型 II 的30例样本采集测试中,DC-1方法响应时间曲线存在前中期波动较大的问题,且整体曲线呈上升趋势,最大响应时间为58.7 ms;DC-2方法的响应时间曲线相比类型 I 响应收敛与抑制效果明显,但整体曲线仍然呈上升趋势,最大响

应时间为38.6 ms;对比YZ-1方法所得曲线发现与图1相同,其整体趋势与曲线波动均由于DC-1方法与DC-2方法所得响应曲线,最大响应时间仅为8.1 ms。

(3) 基于上述对比分析方法,对比图3发现,YZ-1方法所得响应曲线各项性能指标保持相对稳定,与图1、图2所得指标差异不大,且仍为测试中的最佳响应曲线。

综上所述,YZ-1方法的响应指标为该项目测试中的最佳指标值,DC-2方法响应指标次之,DC-1方法响应指标最差。

### 2.2 同步速率测试

对DC-1方法、DC-2方法与YZ-1方法的采集同步速率进行测试,测试数据采用随机数据,同步类型分为即时同步与连续同步两种,测试结果如图4所示。

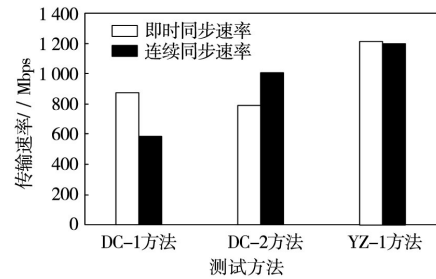


图4 不同方法的同步速率统计图

通过观察图4中的柱状统计图可以发现,在随机血样仿真数据的即时同步测试中,DC-1方法、DC-2方法与YZ-1方法各自对应的同步速率分布为:874 Mbps、793 Mbps、1 235 Mbps;根据数据对比可知相同样本下,YZ-1方法的即时同步速率最高,DC-1方法次之,DC-2方法最差;由此可以说明YZ-1对零散数据的感知灵敏度最好,而DC-2方法对应性能相对薄弱;对比连续性样本同步数据可以发现,DC-1方法、DC-2方法与YZ-1方法各自对应的同步速率分布为:596 Mbps、1 000 Mbps、1 207 Mbps;在连续同步状态下,DC-1的同步速率明显下降,而DC-2方法的同步速率显著提升,说明DC-1方法中同步阈值范围偏小,并出现数据溢出现象。相比之下,DC-2方法的阈值范围正好匹配大规模阵列处理;从整体同步效果来看二者均存在局部缺陷;反观YZ-1方法的连续同步数据,可以看到其值与即时同步速率相差无几,说明提出方法自身性能的稳定性。综上所述,该项目测试的最终结果为YZ-1方法同步速率最佳。

### 2.3 抗扰性压力测试

为验证YZ-1方法具有良好的抗扰性,在上述测试模量的基础上,通过仿真工具以数据累积的方式对DC-1方法、DC-2方法与YZ-1方法进行抗扰性压力测试,测试累积数据共计1 000组,掺杂扰动信号类型6大类,属性分

(下转第70页)