

DOI: 10.3969/j.issn.1671-024x.2025.01.011

面向双频 DC-DC 变换器的 EIE 型磁集成电感器设计

高圣伟¹, 金从众², 于冠恒¹, 王玺然²

(1. 天津工业大学 天津市电气装备智能控制重点实验室, 天津 300387; 2. 中国烟草总公司天津市公司物流中心, 天津 300410)

摘要: 为提高双频 DC-DC 变换器的功率密度, 提出一种将独立的高低频电感集成在一个 EIE 型磁芯上的磁集成电感器设计方案, 通过建立集成磁件的电路-磁路等效模型, 设计了双频 DC-DC 变换器的 EIE 型磁集成电感器的结构, 建立了集成电感的等效模型, 对磁集成双频 DC-DC 变换器进行了仿真分析, 并通过实验平台验证了新型磁件的运行效果。结果表明: 新型磁件设计合理, 可以在系统中稳定运行, 通过测量得到集成磁元件的体积和质量分别为原来的 27.6% 和 23.3%, 使得双频变换器系统的功率密度得到了提升。

关键词: EIE 型集成电感器; 磁集成技术; 双频 DC-DC 变换器; 磁路等效模型

中图分类号: TM55 **文献标志码:** A **文章编号:** 1671-024X(2025)01-0075-08

Design of EIE magnetic integrated inductor for double-frequency DC-DC converters

GAO Shengwei¹, JIN Congzhong², YU Guanheng¹, WANG Xiran²

(1. Tianjin Key Laboratory of Intelligent Control of Electrical Equipment, Tiangong University, Tianjin 300387, China;
2. Logistics Center of China Tobacco Corporation Tianjin Company, Tianjin 300410, China)

Abstract: In order to improve the power density of the double-frequency DC-DC converter, a design scheme of a magnetic integrated inductor that integrates high frequency inductors and low frequency inductors in an EIE-type magnetic core was designed. By establishing the circuit-magnetic circuit equivalent model of the integrated magnetics, the structure of the EIE magnetic integrated inductor of the double-frequency DC-DC converter was designed, the equivalent model of the integrated inductance was established, and the magnetic integrated double-frequency DC-DC converter was simulated and analyzed. The rationality of the new magnetic component was verified. The results show that the experimental platform verifies that can work stably in the system. The volume and mass of the integrated magnetic component are measured to be 27.6% and 23.3% of the original, respectively, which improves the power density of the double-frequency converter system.

Key words: EIE-type integrated inductor; magnetic integration technology; double-frequency DC-DC converter; magnetic circuit equivalent model

双频 DC-DC 变换器包含一个高频开关单元和一个低频开关单元, 其中高频单元用于决定系统稳态性能和暂态性能, 低频单元为高频单元分流, 降低高频单元的开关损耗, 使得高频单元可以低损耗地工作在很高的频率下, 提高变换器的动态响应。基本的双频 DC-DC 变换器的拓扑可以通过开关电感三端网络旋转得到双频 Buck 变换器、双频 Boost 变换器以及双频

Buck-Boost 变换器。目前国内外电力电子学界针对双频 Buck 变换器的研究主要包括拓扑结构的演变、控制策略的改进、系统参数的分析、数学模型的建立等几个方面^[1-8]。但目前的双频 Buck 变换器仍然有许多问题有待解决, 例如低频单元的引入虽然降低了系统高频单元的开关损耗, 但却增加了 2 个开关器件以及 1 个低频的大电感, 这限制了变换器功率密度的提升。

收稿日期: 2022-11-07 基金项目: 天津市科技计划项目 (20YDTPJC01520)

第一作者: 高圣伟 (1978—), 男, 博士, 教授, 主要研究方向为电力电子技术。E-mail: gaoshengwei@tiangong.edu.cn

通信作者: 金从众 (1983—), 男, 高级工程师, 主要研究方向为物流流程电气自动化软硬件设计。E-mail: jincongzhong@163.com

因此,针对双频变换器的磁元件的研究成为提高变换器功率密度的手段。

磁集成技术是指通过合理的参数设计以及合适的耦合方式使变换器中的多个分立磁元件集成到一个磁元件上,能够减小磁元件的数量、体积和磁损耗,提高变换器的功率密度,改善变换器的输出特性^[9-14]。根据集成磁件的不同,主要有电感与电感的集成、电感与变压器的集成以及变压器与变压器的集成。文献[15]提出了一种交错并联系统的磁集成方法,可将变换器的磁件集成到一个磁芯上,从而大幅度地降低系统的体积。文献[16]提出了一种电感与变压器的磁集成方法,将 LLC 谐振变换器的谐振电感与变压器集成在一个磁芯上,提高了 LLC 谐振变换器的功率密度。文献[17]针对多谐振腔谐振变换器,采用磁集成的方法,将多个变压器集成到一个磁芯上,进而提高谐振变换器的功率密度。电感与电感的磁集成方法也可以分为耦合集成的方法和解耦集成的方法。在耦合集成方面,文献[18]针对双向 DC-DC 变换器,提出了一种新型的磁芯结构,将双向 DC-DC 变换器的电感耦合在一个磁芯上,减小电感电流的毛刺和开关管的尖峰电压。文献[19]提出了一种解耦集成方法,将 Boost 型 PFC 的电感集成到一个磁芯上,减小了磁元件的数量,提高了变换器的功率密度。

为提高双频 Buck 变换器的功率密度,本文提出一种 EIE 型的解耦集成电感器结构,将双频 Buck 变换器的高低频绕组集成在一个磁芯上,首先建立集成电感器磁阻等效模型,分析其解耦成立的条件;之后,通过分析变换器的特性以及磁元件特性给出了集成电感器的参数,针对集成磁件下系统的稳态特性以及暂态特性进行了仿真分析,并通过有限元法验证了集成磁件的磁密分布和磁场强度情况;最终在输入电压 60 V、输出电压 24 V 的双频 Buck 变换器样机中验证 EIE 型磁集成电感器设计的合理性。

1 EIE 型解耦集成电感器分析

1.1 解耦集成的必要性

双频 Buck 变换器如图 1 所示。

图 1 中 S_1 - S_4 为双频变换中的功率器件。双频 DC-DC 变换器中高低频单元分别包含 2 个电感,高频单元电感记为 H ,低频单元电感记为 L , H 和 L 可以采用同名端连接的方式进行耦合,也可以采用异名端连接的方式进行耦合, s_n 为开关器件,其中 $n \in (1, 2, 3, 4)$, C_{in} 和 C_{out} 分别为输入和输出电容,等效电路如图

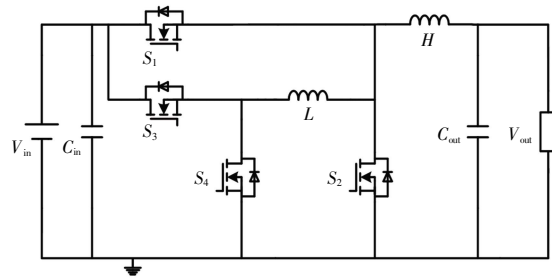


图 1 双频 Buck 变换器

Fig.1 Double frequency Buck converter

2 所示。当高低频电感耦合时,高频电感与低频电感会产生感应电压,使双频变换器的低频单元丧失为高频单元分流的能力。因此,有必要研究具备耦合系数为 0 的 EIE 型磁集成电感器的双频 DC-DC 变换器。

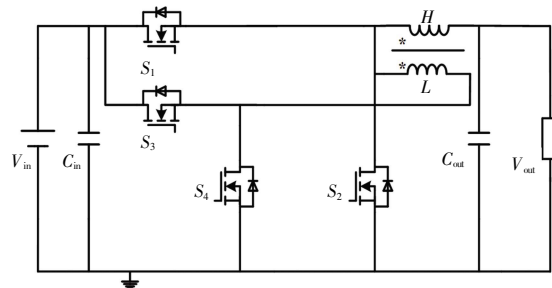


图 2 高低频电感耦合的双频 Buck 变换器

Fig.2 Double-frequency Buck converter with coupled induction

1.2 EIE 型解耦集成电感器的磁路模型

本文提出的新型 EIE 型解耦集成电感器,其结构如图 3 所示。

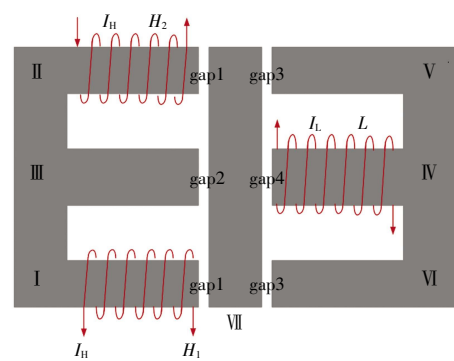


图 3 EIE 型磁集成电感器

Fig.3 Magnetic integrated inductor with EIE type magnetic integrated inductor

磁芯由 2 个“E”字型铁氧体和一个“I”字型铁氧体构成,其中 2 个“E”字型铁芯分别置于“I”字型铁芯的两端,组成 EIE 型磁芯结构,磁柱记为柱 I—柱 VII,其中 I_H 为高频单元电感电流, I_L 为低频单元电感电流, H_1 和 H_2 为高频单元电感 1 段和 2 段的磁场强度。

双拼 DC-DC 变换器的高低频电感值不同导致

EIE 型集成电感器的气隙上下不对称,为保证磁元件结构稳定,集成电感器左右对称, gap1—gap4 为电感器的气隙。由于磁元件的磁芯磁阻、气隙磁阻、杂散磁通以及绕组之间的距离均会影响电感与电感之间的耦合系数,为保证 EIE 磁芯上高低频电感耦合系数为 0,高低频电感绕制位置如图 3 所示。在磁元件中,磁元件的磁阻主要包括磁元件气隙磁阻以及磁芯磁阻,磁路的磁阻影响着磁元件中磁通密度的分布情况,进而影响两电感的解耦条件。根据欧姆定律得到 EIE 型集成电感器的基本磁路模型如图 4 所示。图 4 中, R_{gap1} — R_{gap4} 为气隙产生的磁阻, R_a — R_d 为磁芯产生的磁阻。图 5 为图 4 磁路的简化模型。图 5 中 R_1 — R_5 满足式(1)。

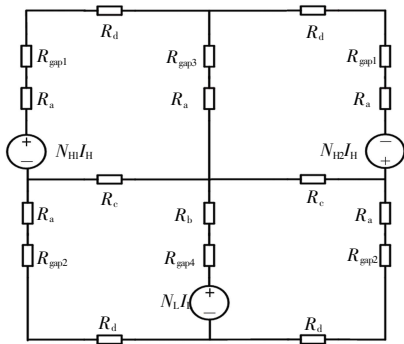


图 4 等效磁路基本模型

Fig.4 Basic model of equivalent magnetic circuit

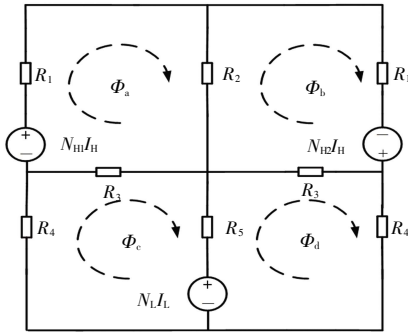


图 5 等效磁路简化模型

Fig.5 Simple model of equivalent magnetic circuit

$$\begin{cases} R_1 = R_{gap1} + R_a + R_d \\ R_2 = R_{gap3} + R_b \\ R_3 = R_c \\ R_4 = R_{gap2} + R_a + R_d \\ R_5 = R_{gap4} + R_b \end{cases} \quad (1)$$

1.3 集成电感解耦条件

为简便分析,不考虑磁元件漏感。图 6 为单一高频电感作用条件下 EIE 型电感器磁路—电路等效模型。

根据磁路节点电压定律,其产生的磁通量 Φ_1 — Φ_4 有如下方程:

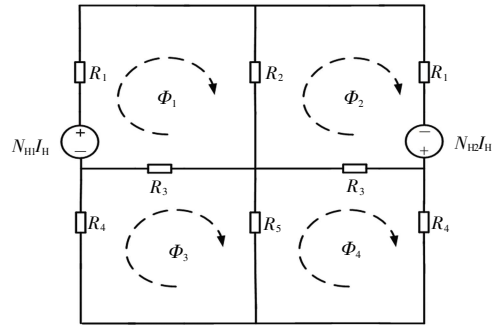


图 6 高频电感作用下的等效磁路模型

Fig.6 Equivalent magnetic circuit model under high frequency induction

$$\begin{cases} (R_1 + R_2 + R_3)\Phi_1 - R_2\Phi_2 - R_3\Phi_3 = N_H I_H \\ -R_2\Phi_1 + (R_1 + R_2 + R_3)\Phi_2 - R_3\Phi_4 = N_L I_H \\ -R_3\Phi_1 + (R_1 + R_2 + R_3)\Phi_3 - R_5\Phi_4 = 0 \\ -R_3\Phi_2 - R_5\Phi_3 + (R_1 + R_2 + R_3)\Phi_4 = 0 \end{cases} \quad (2)$$

Φ_3 — Φ_4 与磁阻关系为:

$$\begin{cases} \Phi_3 = \frac{N_H I_H}{\Delta} [R_2 R_3 R_5 + (R_1 + R_2 + R_3)(R_3 + R_4 + R_5) - R_3^2] + \frac{N_L I_H}{\Delta} [R_2 R_3 (R_3 + R_4 + R_5) + R_3 R_5 (R_1 + R_2 + R_3)] \end{cases} \quad (3)$$

$$\begin{cases} \Phi_4 = \frac{-N_H I_H}{\Delta} [R_2 R_3 (R_3 + R_4 + R_5) + R_3 R_5 (R_1 + R_2 + R_3)] - \frac{N_L I_H}{\Delta} [R_2 R_3 R_5 + (R_1 + R_2 + R_3)(R_3 + R_4 + R_5) - R_3^2] \end{cases}$$

其中 Δ 为:

$$\Delta = \begin{vmatrix} (R_1 + R_2 + R_3) & -R_2 & -R_3 & 0 \\ -R_2 & (R_1 + R_2 + R_3) & 0 & -R_3 \\ -R_3 & 0 & (R_3 + R_4 + R_5) & -R_5 \\ 0 & -R_3 & -R_5 & (R_3 + R_4 + R_5) \end{vmatrix} \quad (4)$$

此时高频电感在低频电感所在磁柱产生的感应电压满足式(5),其中 M_{HL} 是高频绕组与低频绕组的互感:

$$U_{HL} = M_{HL} \frac{d(\Phi_3 - \Phi_4)}{dt} \quad (5)$$

当 Φ_3 、 Φ_4 满足 $\Phi_3 = \Phi_4$ 时高频电感对于低频电感两端产生的感应电压为 0,此时高频电感满足:

$$N_H I_H = N_L I_H \quad (6)$$

这种情况下高频电感将不在柱 V 产生磁通,因此相当于柱 V 可以作为一个独立的磁芯构成另外一个电感,等效磁路为图 7。

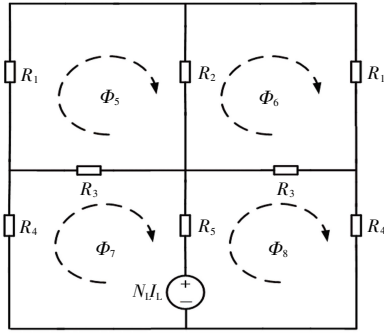


图 7 低频电感作用下的等效磁路模型

Fig.7 Equivalent magnetic circuit model under low frequency induction

根据磁路节点电压定律, 其产生的磁通量 $\Phi_5-\Phi_8$ 满足式(7):

$$\begin{cases} (R_1 + R_2 + R_3)\Phi_5 - R_2\Phi_6 - R_3\Phi_7 = 0 \\ -R_2\Phi_5 + (R_1 + R_2 + R_3)\Phi_6 - R_3\Phi_8 = 0 \\ -R_3\Phi_5 + (R_3 + R_4 + R_5)\Phi_7 - R_5\Phi_8 = -N_1I_L \\ -R_3\Phi_6 - R_3\Phi_8 + (R_3 + R_4 + R_5)\Phi_8 = N_1I_L \end{cases} \quad (7)$$

此时低频电感在柱 I 和柱 II 产生的磁通分别为 Φ_5 和 Φ_6 , Φ_5, Φ_6 与磁阻关系满足:

$$\begin{cases} \Phi_5 = -\frac{N_1I_L}{\Delta} \{R_2^2R_3 + R_3[(R_1 + R_2 + R_3)(R_3 + R_4 + R_5) - R_2^2]\} \\ \Phi_6 = \frac{N_1I_L}{\Delta} \{R_3[(R_1 + R_2 + R_3)(R_3 + R_4 + R_5) - R_2^2] + R_2^2R_3\} \end{cases} \quad (8)$$

根据法拉第电磁感应定律, Φ_5, Φ_6 对于高频电感产生的感应电压为:

$$U_H = N_{H1} \frac{d\Phi_5}{dt} + N_{H2} \frac{d\Phi_6}{dt} \quad (9)$$

将式(8)代入式(9)中, 低频电感对高频电感产生的感应电压恒为 0, 此时高低频电感之间耦合系数为 0^[20]。在上文所述的磁元件中, 需保证柱 I 和柱 II 上线圈的匝数相同, 两电感耦合系数为 0。

1.4 磁集成双频 Buck 变换器分析

图 1 所示的双频变换器中功率器件用 S_1-S_4 表示, 在双频变换器的一个完整周期存在 4 种开关状态, 如表 1 所示, 每种开关状态下柱 I、柱 II、柱 V 的磁通变换量 $\Phi_{H1}, \Phi_{H2}, \Phi_L$ 如表 2 所示。

表 1 双频变换器开关状态

Tab.1 Switching state of double-frequency converter

状态	S_1	S_2	S_3	S_4
1	ON	OFF	ON	OFF
2	OFF	ON	ON	OFF
3	ON	OFF	OFF	ON
4	OFF	ON	OFF	ON

表 2 磁通变化量

Tab.2 Change of magnetic flux

状态	Φ_{H1}	Φ_{H2}	Φ_L
1	$(V_{in}-V_o)/(2N_{H1})$	$(V_{in}-V_o)/(2N_{H2})$	$-V_{in}/N_L$
2	$-V_o/2N_{H1}$	$-V_o/2N_{H2}$	V_{in}/N_L
3	$(V_{in}-V_o)/(2N_{H1})$	$(V_{in}-V_o)/(2N_{H2})$	0
4	$-V_o/2N_{H1}$	$-V_o/2N_{H2}$	0

注: V_{in} 为输入电压; V_o 为输出电压。

为保证磁集成双频 Buck 变换器正常工作, 一个开关周期内高低频电感两端电压应为 0, 一个开关周期内柱 I、柱 II、柱 V 上磁通变换量也为 0, 对于 Φ_{H1}, Φ_{H2} 有式(10):

$$\frac{V_{in} - V_o}{2N_{H1(2)}} D_H - \frac{V_o}{2N_{H2(1)}} (1 - D_H) = 0 \quad (10)$$

式中: D_H 为高频单元占空比, 由于 N_{H1}, N_{H2} 满足式(6), 对于双频 Buck 变换器的高频单元, 式(10)完全成立。

柱 IV 的磁通密度有式(11):

$$(1 - D_H)D_L \frac{V_{in}}{N_L} - D_H(1 - D_L) \frac{V_{in}}{N_L} = 0 \quad (11)$$

式中: D_L 为低频单元占空比, 根据双频变换器的特性, 双频变换器高频单元与低频单元占空比一致^[3], 式(11)恒成立。

综上, 基于 EIE 型磁集成双频变换器与分立磁件下的双频变换器工作特性一致。

2 集成电感的设计

2.1 电感匝数的确定

图 5 为双频 Buck 变换器高低频电感共同作用下集成磁件的电路磁路等效模型, 根据叠加原理, 磁通量 $\Phi_a-\Phi_d$ 与 $\Phi_1-\Phi_8$ 满足式(12):

$$\begin{cases} \Phi_a = \Phi_1 + \Phi_5 \\ \Phi_b = \Phi_2 + \Phi_6 \\ \Phi_c = \Phi_3 + \Phi_7 \\ \Phi_d = \Phi_4 + \Phi_8 \end{cases} \quad (12)$$

式中: $\Phi_1, \Phi_2, \Phi_7, \Phi_8$ 满足式(13):

$$\begin{cases} \Phi_1 = -\Phi_2 = \frac{N_1I_L}{2\Delta} \{ (R_1 + R_2 + R_3) [(R_3 + R_4 + R_5)^2 - R_2^2] - R_3^2(R_3 + R_4 + R_5) \} \\ \Phi_7 = -\Phi_8 = \frac{N_1I_L}{\Delta} [R_3^2(R_1 + R_2 + R_3) + R_2^2(R_3 + R_4 + R_5) + R_5(R_1 + R_2 + R_3)^2 - R_2^2R_5 + R_2R_3^2 - (R_1 + R_2 + R_3)^2(R_3 + R_4 + R_5)] \end{cases} \quad (13)$$

对于双频 DC-DC 变换器, 电感两端电压 U_H, U_L 满足式(14):

$$\begin{cases} U_H = N_{H1} \frac{d\Phi_a}{dt} + N_{H2} \frac{d\Phi_b}{dt} = H \frac{dl_{H1}}{dt} \\ U_L = N_L \frac{d(\Phi_c - \Phi_d)}{dt} = L \frac{dl_L}{dt} \end{cases} \quad (14)$$

综合上文,电感值与磁路阻抗和匝数满足式(15):

$$\begin{cases} H = f_1(R_1, R_2, R_3, R_4, R_5, N_H) \\ L = f_2(R_1, R_2, R_3, R_4, R_5, N_L) \end{cases} \quad (15)$$

为简便分析,忽略磁元件的杂散磁通和漏感。磁路阻抗包含磁元件磁阻和气隙磁阻,气隙磁阻和磁柱磁阻 R_{gap} 与 R_{core} 满足式(16):

$$\begin{cases} R_{gap} = \frac{l_{gap}}{\mu_0 S} \\ R_{core} = \frac{l}{\mu_r \mu_0 S} \end{cases} \quad (16)$$

式中: S 为磁柱截面积; μ_r 为磁芯磁导率; μ_0 为气隙磁导率。由于 $\mu_0 \gg \mu_r$, 因此气隙磁阻远大于磁柱磁阻,可忽略磁柱磁阻。综合式(15)一式(16),确定磁元件气隙长度后,可得到绕线匝数。

图 8 所示为磁元件的尺寸。

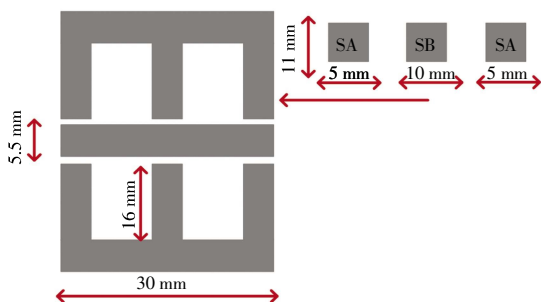


图 8 磁元件的尺寸

Fig.8 Size of magnetic components

在图 8 磁元件的尺寸中,磁芯的截面图边柱面积记为 S_A , 中柱面积记为 S_B , 同时参考图 4 得到 R_{gap1} 与 R_{gap4} 表达式为:

$$\begin{cases} R_{gap1} = \frac{l_{gap1}}{\mu_0 S_A} \\ R_{gap2} = \frac{l_{gap2}}{\mu_0 S_B} \\ R_{gap3} = \frac{l_{gap3}}{\mu_0 S_A} \\ R_{gap4} = \frac{l_{gap4}}{\mu_0 S_B} \end{cases} \quad (17)$$

通过上述表达式可得到电感值与匝数、磁阻的关系。电感匝数与磁元件的磁通密度相关,为保证磁元件正常工作,下文将针对磁通密度分析。

2.2 磁柱的磁密分析

在 EIE 型集成电感器中,高低频电感耦合系数为 0,磁柱 V 的最大磁通密度为:

$$B_{V,max} = \frac{L \times I_{L,max}}{N_L \times S_B} \quad (18)$$

柱 I、柱 II 上高频绕组在柱 I、柱 II 产生的最大磁通密度为:

$$B_{I,max} = B_{II,max} = \frac{2 \times H \times I_{H,max}}{N_H \times S_A} \quad (19)$$

根据叠加原理,得到柱 I、柱 II 上最大磁通密度为:

$$B_{I,max} = B_{II,max} = \frac{4 \times H \times I_{H,max}}{N_H \times S_A} \quad (20)$$

同时在 VII 柱上最大磁通密度为:

$$B_{VII,max} = B_{I,max} + B_{II,max} + B_{V,max} \quad (21)$$

为保证 EIE 型磁集成电感器正常工作,需保证各磁柱最大磁通密度小于铁氧体材料的最大磁通密度,即令式(18)一式(21)均小于 0.45 T, 以此得到 N_{H1} 、 N_{H2} 、 N_L 的取值范围。

3 仿真分析

3.1 磁集成双频变换器仿真分析

通过电容回转器建立集成磁元件模型,为验证集成磁元件下双频 DC-DC 变换器的工作状态提供了可能,图 9 为 EIE 型集成电感器的电容回转器模型,利用 PSpice 建立磁元件的电容回转器模型,通过 Simulink 和 PSpice 联合仿真以得到磁集成双频 DC-DC 变换器的工作情况。

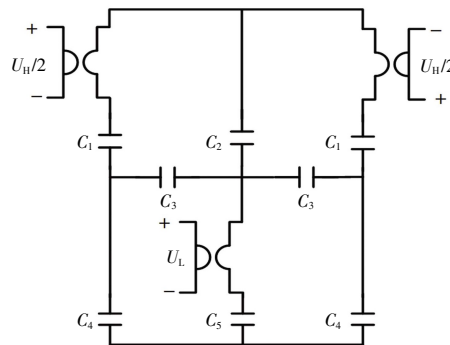


图 9 磁元件的电容回转器模型

Fig.9 Capacitance rotator model of magnetic components

已知变换器参数为:输入电压 $V_{in} = 60$ V;输出电压 $V_o = 24$ V;负载电流 $I_o = 2.4$ A;高频单元开关频率为 400 kHz;低频单元开关频率为 100 kHz;高频电感值为 50 μ H;低频电感值为 200 μ H;集成磁件尺寸如图 8 所示。同时参考图 3 和图 4,相关参数设置为: $N_{H1} = N_{H2} = 8$; $N_L = 18$; $l_{gap1} = l_{gap2} = 0.2$ mm; $l_{gap3} = l_{gap4} = 0.9$ mm。

为提供比较参考,采用分立磁件下的双频 DC-DC 变换器与集成磁件下的变换器仿真进行对比。图 10 为分立磁件下双频 Buck 变换器额定输出电压 V_o 、输出电流 I_o 、高频电感电流 I_H 、低频电感电流 I_L 的波形。

在闭环控制下，低频电感电流时刻追踪高频电感电流，低频单元成功为高频单元分流。图 11 为 EIE 型集成电感器下双频 Buck 变换器稳态工作波形。由仿真可知，集成磁件下的双频 Buck 变换器与分立磁件下的双频 Buck 变换器特性一致。

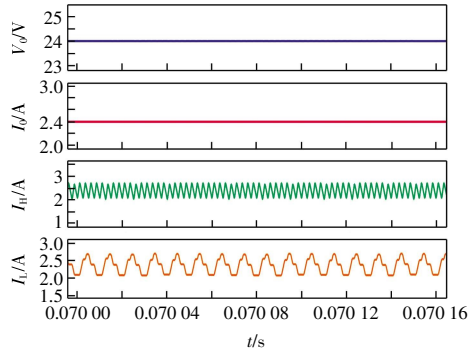


图 10 分立磁件下双频变换器的稳态仿真

Fig.10 Steady-state simulation of double frequency converter with discrete magnetics

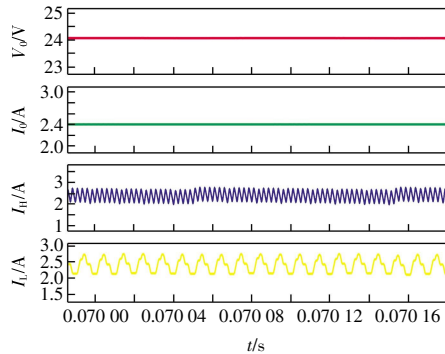


图 11 集成磁件下双频变换器的稳态仿真

Fig.11 Steady-state simulation of double frequency converter with integrated magnetics

图 12 和图 13 分别为不同磁元件下双频 Buck 变换器的满载切半载波形。仿真结果说明，当负载发生变化时，不同磁元件下的双频 Buck 变换器均可快速完成响应。

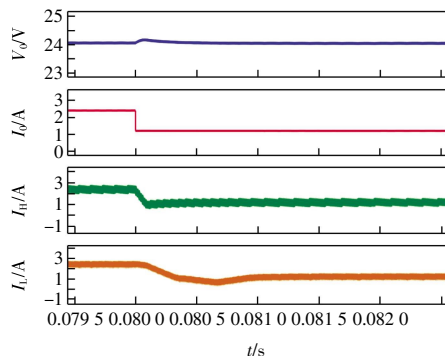


图 12 分立磁件下双频变换器的暂态仿真

Fig.12 Transient-state simulation of double frequency converter with discrete magnetics

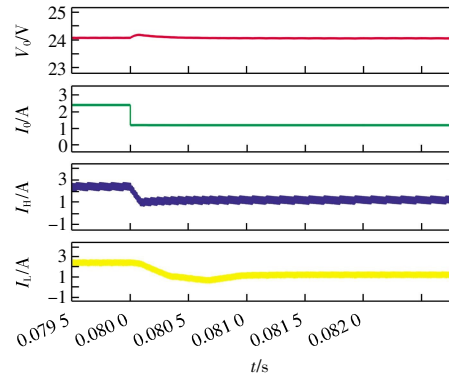


图 13 集成磁件下双频变换器的暂态仿真

Fig.13 Transient-state simulation of double frequency converter with integrated magnetics

3.2 有限元分析

有限元法在磁性元件的仿真中有独特的优势，可以直观地显示出磁件的磁通、磁场、电场以及热场的情况，在磁件设计过程中通过有限元软件进行仿真，有助于验证理论结果，为实验可行性提供保障。分立磁件高频电感采用 EE25 磁芯，匝数取 28 匝，气隙取 0.88 mm；低频电感采用 EE33 磁芯，匝数取 36 匝，气隙取 0.90 mm；集成磁件参数与上文一致。磁芯材料选择 TDK 公司的 PC95 铁氧体磁芯，考虑温升以及系统参数，饱和磁通密度为 0.45 T。

图 14 为集成磁件的有限元仿真，其最大磁通密度为 0.26 T，满足设计要求，磁集成双频 Buck 变换器能够正常工作。图 15 为分立磁件高频电感的有限元仿真，其最大磁通密度约为 0.27 T；图 16 为分立磁件低频电感的有限元仿真，其最大磁通密度为 0.41 T。基于对图 14—图 16 仿真结果，可以得到本文提出的集成磁件设计方法可以实现磁路解耦，并且集成磁件最大磁通密度还小于分立磁元件，避免磁饱和，可以更加稳定地运行。

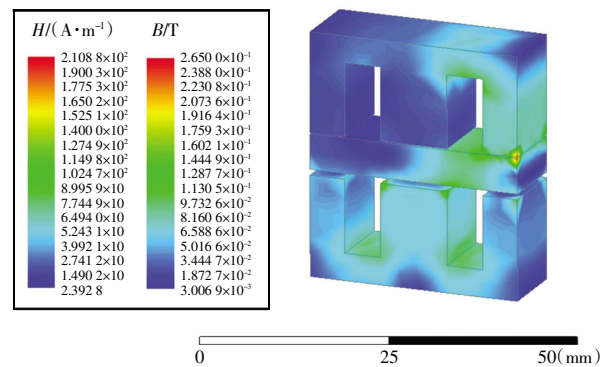


图 14 集成磁件的有限元仿真

Fig.14 Finite element simulation of integrated magnetics

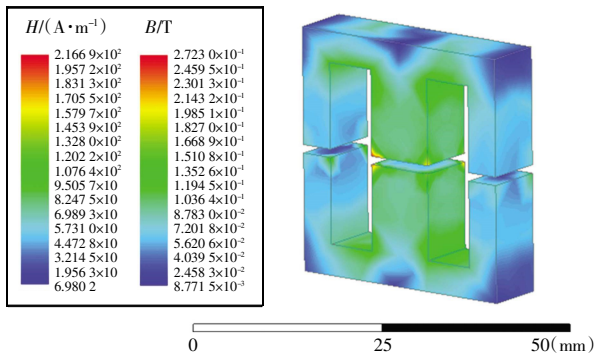


图 15 高频电感的有限元仿真

Fig.15 Finite element simulation of high frequency inductor

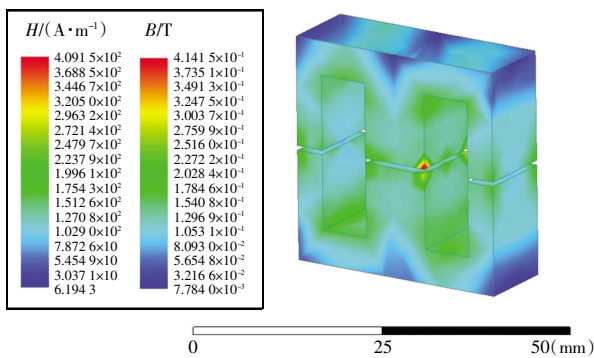


图 16 低频电感的有限元仿真

Fig.16 Finite element simulation of low frequency inductor

4 实验验证

为验证 EIE 型集成电感器设计合理性以及磁集成双频 Buck 变换器的工作情况,建立了图 17 所示的 60 W 双频 Buck 变换器样机。高频单元开关频率为 400 kHz,功率器件采用 SiC 器件;低频单元开关频率为 100 kHz,功率器件采用 Si 器件;磁性元件采用 EIE 型集成电感器。采用分立电感下的双频 Buck 变换器进行对比实验。磁元件的参数与上文仿真一致。

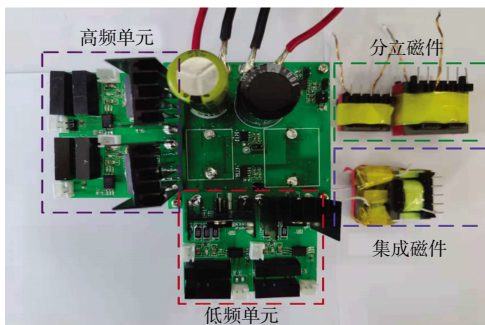


图 17 磁集成双频 Buck 变换器样机

Fig.17 Magnetic integrated double-frequency Buck converter

在图 17 磁集成双频 Buck 变换器样机中,可以看到集成磁件体积上明显小于 2 个分立磁件的体积和,

通过实验测量,得到集成磁件的体积和质量分别为原来的 27.6%和 23.3%。

图 18 与图 19 分别为集成磁件和分立磁件下系统的输出电压 V_o 、输出电流 I_o 、高频电感电流 I_H 、低频电感电流 I_L 的波形。由图 18—图 19 可以看出,在不同磁元件下,双频变换器的低频电感电流都很好地追踪了高频电感电流,系统的稳态输出基本一致,证明磁集成电感器设计合理,高低频电感完全解耦。

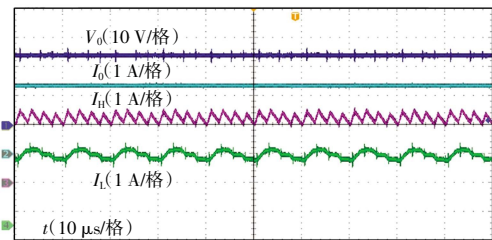


图 18 分立磁件下的系统稳态输出

Fig.18 Steady-state output of discrete magnetics

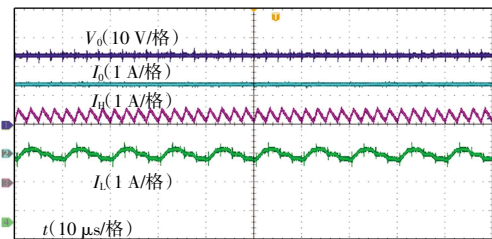


图 19 集成磁件下的系统稳态输出

Fig.19 Steady-state output of integrated magnetics

图 20 与图 21 为集成磁件和分立磁件下系统输出电压 V_o 、输出电流 I_o 的暂态波形。由图 20—图 21 可以看出,集成磁件与分立磁件系统的响应速度一致。

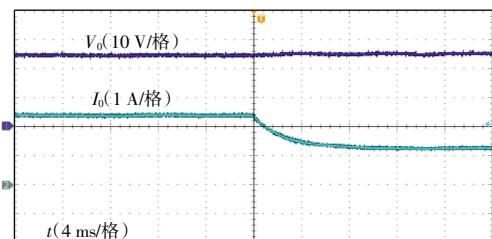


图 20 分立磁件下的系统暂态输出

Fig.20 Transient-state output of discrete magnetics

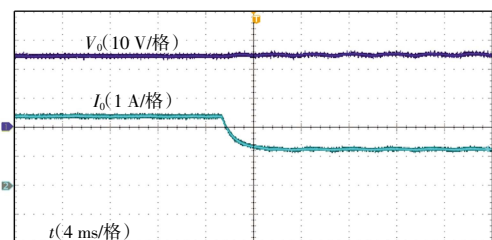


图 21 集成磁件下的系统暂态输出

Fig.21 Transient-state output of integrated magnetics

5 结束语

本文提出了一种面向双频 DC-DC 变换器的 EIE 型磁集成电感器设计方法,即通过建立 EIE 型磁集成电感器磁路-电路等效模型,得到高低频电感耦合系数为 0 的条件,完成集成磁件参数的设计;通过电容回转器仿真和有限元仿真验证磁元件设计的合理性。基于本文磁集成方法设计的集成磁件与分立磁件样品相比,通过测量得到集成磁件体积和质量分别减小了 27.6%和 23.3%。通过 60 W 双频 Buck 变换器样机测试,集成磁件系统与分立磁件系统的稳态性能与暂态特性基本一致,验证了 EIE 型磁集成电感器设计的可行性。

参考文献:

- [1] 周维维,杜雄,付志红,等. 双频 Buck 变换器[J]. 电工技术学报,2006,21(3):68-72.
ZHOU L W, DU X, FU Z H, et al. Double frequency buck converter[J]. Journal Transactions of China Electrotechnical Society, 2006,21(3):68-72(in Chinese).
- [2] 高圣伟,于冠恒,赵虹宇. 高频双频 Buck 变换器平面集成磁件优化设计[J]. 天津工业大学学报,2024,43(3):66-74.
GAO S W, YU G H, ZHAO H Y. Optimal design of planar integrated magnetics for high-frequency double-frequency Buck converter[J]. Journal of Tiangong University, 2024,43(3):66-74(in Chinese).
- [3] 杜雄,周维维,侯世英,等. 一类基本双频 DC-DC 变换器[J]. 电工技术学报,2006,21(5):24-28.
DU X, ZHOU L W, HOU S Y, et al. A list of basic DC-DC converters with double frequency[J]. Journal Transactions of China Electrotechnical Society, 2006,21(5):24-28(in Chinese).
- [4] 陈力颖,张博超,李勇,等. 一种用于非制冷红外探测器的高速比较器[J]. 天津工业大学学报,2023,42(4):57-62,70.
CHEN L Y, ZHANG B C, LI Y, et al. A high-speed comparator for uncooled infrared detectors [J]. Journal of Tiangong University, 2023,42(4):57-62,70(in Chinese).
- [5] 罗全明,周维维,卢伟国,等. 双频 Buck 变换器的性能分析及设计[J]. 电工技术学报,2008,23(5):56-61.
LUO Q M, ZHOU L W, LU W G, et al. Performance analysis and design of double frequency Buck converter[J]. Journal Transactions of China Electrotechnical Society, 2008,23(5):56-61(in Chinese).
- [6] 董晨名,高圣伟,查茜,等. 基于 SAPSO 算法的集成型三端口变换器回流功率优化[J]. 天津工业大学学报,2023,42(3):64-72.
DONG C M, GAO S W, ZHA X, et al. Reflux power optimization of integrated three-port converter based on SAPSO algorithm[J]. Journal of Tiangong University, 2023,42(3):64-72(in Chinese).
- [7] 张晓峰,周维维,卢昊,等. 用于电压调整模块的改进型双频 Buck 变换器[J]. 电力电子技术,2009,43(12):63-65.
ZHANG X F, ZHOU L W, LU H, et al. Improved double frequency Buck converter for VRM[J]. Power Electronics, 2009,43(12):63-65(in Chinese).
- [8] 耿强,任天亮,李新旻. 基于 Cuk 变换器的永磁记忆电机调磁控制[J]. 天津工业大学学报,2023,42(1):36-43,51.
GENG Q, REN T L, LI X M. Magnetic tuning control of permanent magnet memory motor based on Cuk converter[J]. Journal of Tiangong University, 2023,42(1):36-43,51(in Chinese).
- [9] OUYANG Z W, ANDERSEN M A E. Overview of planar magnetic technology-fundamental properties[J]. IEEE Transactions on Power Electronics, 2014,29(9):4888-4900.
- [10] MU M K, LEE F C. Design and optimization of a 380 V-12 V high-frequency, high-current LLC converter with GaN devices and planar matrix transformers[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016,4(3):854-862.
- [11] FEI C, LEE F C, LI Q, et al. High-efficiency high-power-density LLC converter with an integrated planar matrix transformer for high output current applications[J]. IEEE Transactions on Industrial Electronics, 2017,64(11):9072-9082.
- [12] FU M F, FEI C, YANG Y C, et al. Optimal design of planar magnetic components for a two-stage GaN-based DC-DC converter[J]. IEEE Transactions on Power Electronics, 2019,34(4):3329-3338.
- [13] AHMED M, FEI C, LEE F C, et al. High-efficiency high-power-density 48/1V sigma converter voltage regulator module[C]//2017 IEEE Applied Power Electronics Conference and Exposition (APEC). Tampa, FL, USA: IEEE, 2017:2207-2212.
- [14] LUAN S K, WU Z H, WANG Z W, et al. A high power density two-stage GaN-based isolated Bi-directional DC-DC converter[C]//2019 IEEE Energy Conversion Congress and Exposition (ECCE). Baltimore, MD, USA: IEEE, 2019:3240-3244.
- [15] CHEN W, LEE F C, ZHOU X, et al. Integrated planar inductor scheme for multi-module interleaved Quasi-Square-Wave (QSW) DC/DC converter[C]//30th Annual IEEE Power Electronics Specialists Conference. Record. Charleston, SC, USA: IEEE, 1999:759-762.
- [16] GAO S W, ZHAO Z Y. Magnetic integrated LLC resonant converter based on independent inductance winding[J]. IEEE Ac-

- [20] BRACKBILL J U, KOTHE D B, ZEMACH C. A continuum method for modeling surface tension[J]. *Journal of Computational Physics*, 1992, 100(2):335-354.
- [21] 韩庆璘, 李大用, 李鑫磊, 等. GTAW 多相流数值模拟的相界面实时标记方法[J]. *焊接学报*, 2021, 42(6):58-63, 100. HAN Q L, LI D Y, LI X L, et al. Real-time phase interface marking method for GTAW multiphase flow numerical simulation[J]. *Transactions of the China Welding Institution*, 2021, 42(6):58-63, 100(in Chinese).
- [22] HUANG J K, GUAN Z C, YU S R, et al. A 3D dynamic analysis of different depositing processes used in wire arc additive manufacturing[J]. *Materials Today Communications*, 2020, 24: 101255.
- [23] HUANG J K, YANG M H, CHEN J S, et al. The oscillation of stationary weld pool surface in the GTA welding[J]. *Journal of Materials Processing Technology*, 2018, 256:57-68.
- [24] 赵浩峰, 范晋平, 王玲. 镁合金及其加工技术[M]. 北京: 化学工业出版社, 2017. ZHAO H F, FAN J P, WANG L. *Magnesium Alloy and Its Processing Technology* [M]. Beijing: Chemical Industry Press, 2017(in Chinese).

本文引文格式:

- 王天琪, 靖雯, 何俊杰. 镁合金在冷金属过渡电弧增材制造成形过程中的数值模拟[J]. *天津工业大学学报*, 2025, 44(1): 83-90.
- WANG T Q, JING W, HE J J. Numerical simulation of magnesium alloy in CMT arc additive manufacturing forming process[J]. *Journal of Tiangong University*, 2025, 44(1): 83-90(in Chinese).

(上接第 82 页)

- cess, 2020, 9:660-672.
- [17] 王议锋. CLTLC 多谐振变换器的磁集成方法[J]. *电工技术学报*, 2021, 37(2):380-388. WANG Y F. Magnetic integration method of cltlc multi resonant converter[J]. *Journal Transactions of China Electrotechnical Society*, 2021, 37(2): 380-388(in Chinese).
- [18] 高圣伟, 贺琛, 刘赫, 等. 基于 GaN 全桥 LLC 谐振变换器交错并联系统的损耗分析[J]. *天津工业大学学报*, 2021, 40(2):52-63. GAO S W, HE C, LIU H, et al. Loss analysis based on staggered parallel system of GaN full bridge LLC resonant converter[J]. *Journal of Tiangong University*, 2021, 40(2): 52-63(in Chinese).
- [19] YANG F, RUAN X B, YANG Y, et al. Interleaved critical current mode boost PFC converter with coupled inductor[J]. *IEEE Transactions on Power Electronics*, 2011, 26(9):2404-2413.
- [20] 高圣伟, 祁树岭, 孙醒涛, 等. 基于 GaN HEMT 的双向 DC-DC 变换器系统损耗分析[J]. *天津工业大学学报*, 2020, 39(2):61-68. GAO S W, QI S L, SUN X T, et al. Loss analysis of double active bridge system based on GaN HEMT[J]. *Journal of Tiangong University*, 2020, 39(2): 61-68.(in Chinese).

本文引文格式:

- 高圣伟, 金从众, 于冠恒, 等. 面向双频 DC-DC 变换器的 EIE 型磁集成电感器设计[J]. *天津工业大学学报*, 2025, 44(2): 75-82, 90.
- GAO S W, JIN C Z, YU G H, et al. Design of EIE magnetic integrated inductor for Double-frequency DC-DC converters[J]. *Journal of Tiangong University*, 2025, 44(2): 75-82, 90(in Chinese).