

文章编号: 1671-7449(2024)06-0695-08

# 压电 MEMS 振动传感器信号采集系统设计与实现

武晓慧, 耿文平, 丑修建\*

(中北大学 仪器科学与动态测试教育部重点实验室, 山西 太原 030051)

**摘要:** 针对硅基铌酸锂单晶薄膜压电 MEMS 振动传感器产生振动信号的特征, 设计了基于 FPGA 平台的数据采集系统。该系统采用 AD7606 采样芯片, 结合状态机的思想, 完成了 AD 采样设计的时序图, 实现了数据转换, 转换后的数据使用 FIFO 进行存储, 之后通过 USB 2.0 传输到上位机进行处理。最后搭建了实物验证平台, 利用此系统采集振动台输出的振动信号, 并用 MATLAB 对采集到的振动信号进行分析。实验结果表明, 当加载加速度为 3~20 g 时, 采集到的电荷与输入加速度之间有良好的线性度。该采样系统能够满足一定的采样速率要求, 在压电 MEMS 振动传感器信号采集领域有广阔的应用前景。

**关键词:** 压电 MEMS 振动传感器; 电荷放大器; 数据采集; 加载加速度; 电荷灵敏度

中图分类号: TP274

文献标识码: A

doi: 10.3969/j.issn.1671-7449.2024085

**引用格式:** 武晓慧, 耿文平, 丑修建. 压电 MEMS 振动传感器信号采集系统设计与实现[J]. 测试技术学报, 2024, 38(6): 695-702.

WU Xiaohui, GENG Wenping, CHOU Xiujian. Design and implementation of piezoelectric MEMS vibration sensor signal acquisition system[J]. Journal of Test and Measurement Technology, 2024, 38(6): 695-702.

## Design and Implementation of Piezoelectric MEMS Vibration Sensor Signal Acquisition System

WU Xiaohui, GENG Wenping, CHOU Xiujian\*

(Key Laboratory of Instrument Science and Dynamic Measurement, Ministry of Education, North University of China, Taiyuan 030051, China)

**Abstract:** A data acquisition system based on FPGA is designed for the characteristics of vibration signal generated by piezoelectric MEMS vibration sensor of silicon-based lithium niobate single crystal. The system uses an AD7606 sampling chip combined with the idea of the state machine to complete the timing diagram of the AD sampling design and realize the data conversion. The converted data is stored by FIFO and then transmitted to the host computer through USB 2.0 for processing. Finally, the physical verification platform is built, the vibration signal output of the vibration table is collected by this system, and the vibration signal is analyzed by MATLAB. The experimental results show that there is a good linearity between the collected charge and the input acceleration when the loading acceleration is 3~20 g. The sampling system designed in this paper can meet the requirement of a certain sampling rate and has a broad application prospect in the field of piezoelectric MEMS vibration sensor signal acquisition.

**Key words:** piezoelectric MEMS vibration sensor; charge amplifier; data collection; loading acceleration; charge sensitivity

收稿日期: 2024-03-04

作者简介: 武晓慧(1994-), 女, 硕士生, 主要从事压电 MEMS 传感器电路设计研究。E-mail: sz202106061@st.nuc.edu.cn。

\* 通信作者: 丑修建(1979-), 男, 教授, 博士, 主要从事智能微纳器件与系统研究。E-mail: chouxujian@nuc.edu.cn。

# 0 引言

压电式振动传感器由于其灵敏度高、抗电磁干扰能力强和可靠性高等特点,广泛应用于振动测量中。基于压电振动传感器信号的采集,传统的数据采集系统一般采用单片机作为主控单元,结构简单,实现方便<sup>[1]</sup>,但单片机内置的AD分辨率低。而FPGA具有时钟频率高,可以进行数据采样控制、数据缓存和数据传输<sup>[2]</sup>。对振动信号的采集,肖李欢等<sup>[3]</sup>设计的外部AD采样电路,误差在0.1%左右,实现了高精度的信号采集;高立慧等<sup>[4]</sup>设计了基于压电加速度传感器的信号采集系统,采用AD7707转换芯片,通过CAN通信传输给上位机,实时采集振动信号;邢晨茹等<sup>[5]</sup>基于Altera公司的EP4CE10F17C8芯片,结合16位8通道的采样芯片AD7606进行了超声换能器信号采集与传输,实现了信号采集传输与显示。

本文选用实验室自制的一种基于十字梁结构的压电MEMS振动传感器,通过将铌酸锂与带有二氧化硅层的硅基底低温键合,在铌酸锂薄膜上采用溅射、刻蚀和剥离等办法制备对准标记与表面电极,采用IBE刻蚀铌酸锂单晶薄膜使其图形化,利用RIE完成氧化硅层的图形化,并采用深硅刻蚀法刻蚀硅基正面制备质量块与悬臂梁以及从硅基背面对其进行刻蚀释放制得器件。

针对硅基铌酸锂单晶薄膜压电MEMS振动传感器输出信号的采集系统研究较少,本文基于FPGA使用16位8通道的采样芯片AD7606设计了信号采集系统。以振动台为试验对象,利用此系统对振动台输出的振动信号进行采集。

# 1 系统总体设计

本系统用于压电MEMS振动传感器信号的采集,主要由A/D转换电路、FPGA(主控部分)、电源电路、FIFO存储电路和USB 2.0传输电路组成。采集系统结构图如图1所示。

由于压电MEMS振动传感器输出的微弱电荷信号不能直接采集,所以先将电荷信号转换为电压信号。使用电源管理电路为整个电路供电并为各个芯片提供合适的电压及电流<sup>[6]</sup>。FPGA通过对AD7606采样芯片的控制,完成了AD采样软件设计的时序图,将模拟信号转换为数字信号。主控模块FPGA获取到信息后进行处理,将数据存储在FIFO缓存器

中,通过USB 2.0传输模块将数据传输给电脑。

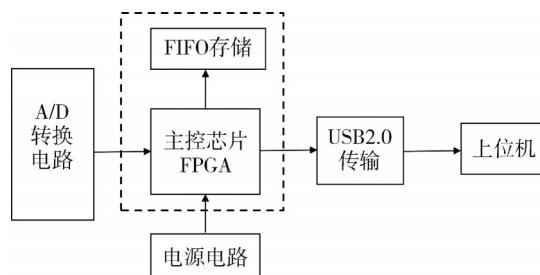


图1 采集系统结构图

Fig. 1 Collect system structure diagram

本系统的控制器选用XILINX(赛灵思)公司的Artix-7系列FPGA,芯片型号为XC7A35TFGG484-2。该芯片有33KLC(逻辑单元),1.8MbitBRAM(专用存储单元),5个时钟管理单元,集成DDR3(内部存储器)硬核,该FPGA增加了多样的接口和功能模块,共有112个扩展IO口,每组都备有1个3.3V和5V电源接口。

# 2 采集系统硬件设计

## 2.1 AD转换电路

AD转换器使用Analog Device公司生产的AD7606<sup>[7]</sup>。该16位采样芯片拥有8个采集通道,并且每个都可达到200ksps的采样速率。该芯片采用5V单一电源提供能量,输入缓冲器的阻抗为1MΩ,能够实现片内滤波,提高输入的阻抗,并且不依赖于运算放大器和外部的双极性电源。AD7606使用2.5V基准电压源,能够直接与FPGA相连,从而实现电压和电流数据采集功能。A/D转换电路的原理图如图2所示。

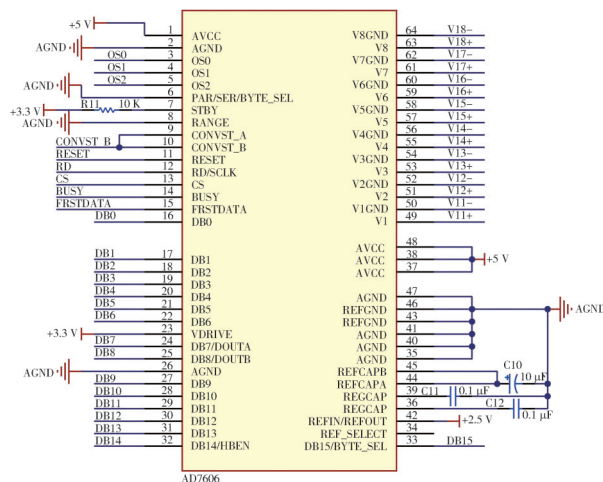


图2 A/D转换电路原理图

Fig. 2 Schematic diagram of A/D conversion circuit

AD7606 与 FPGA 实现连接, 通过 FPGA 控制 AD7606 实现 AD 转换。OS2-OS0 被设置为低电平<sup>[8]</sup>。当 RANGE 接口处于低电平状态时, 各个通道的模拟输入值为  $\pm 5\text{ V}$ 。CONVST A 和 CONVST B 是转换控制的信号<sup>[9]</sup>, CS 代表了低电平的片选输入端, RD 代表了并行数据读取的输入控制端, WR 代表了并行数据写入的输入控制端, DB[15:0] 是用于转换输出的 16 位并行数据, BUSY 信号为高电平, 当所有的转换完成之后, 变为低电平。

根据数据手册, AD7606 的并行模式转换时序图如图 3 所示。

当 CONVST A 和 CONVST B 通道都变为上升沿时, BUSY 信号转变为高电平, 系统内部开始进行模数转换。直到 BUSY 的下降沿到来, 代表数据已经转换完成, 锁存至输出寄存器中。当 CS 变为下降沿时, 数据会被输送到总线上。并行模式下, 当 CS 和 RD 都为低电平时, 将转换结果输出至并行总线上。当第一个通道的数据开始输出之后, FRSTDATA 会变为高电平。

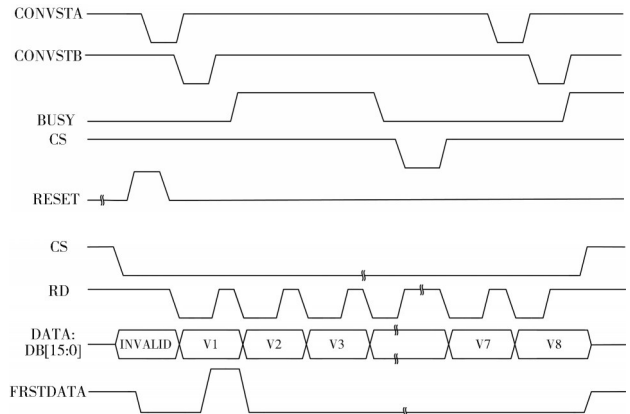


图 3 AD7606 并行模式时序图

Fig. 3 AD7606 parallel mode timing diagram

### 2.2 数据传输接口

USB 电路部分连接采集系统和上位机。Cypress 公司提供的 EZ-USB FX2<sup>[10]</sup> 系列芯片 CY7C68013A, 内部包含收发器、串行接口引擎处理 USB 事务、增强型 8051 单片机, 能够满足数据传输的需求<sup>[11]</sup>。图 4 为本设计的 USB2.0 电路原理图。

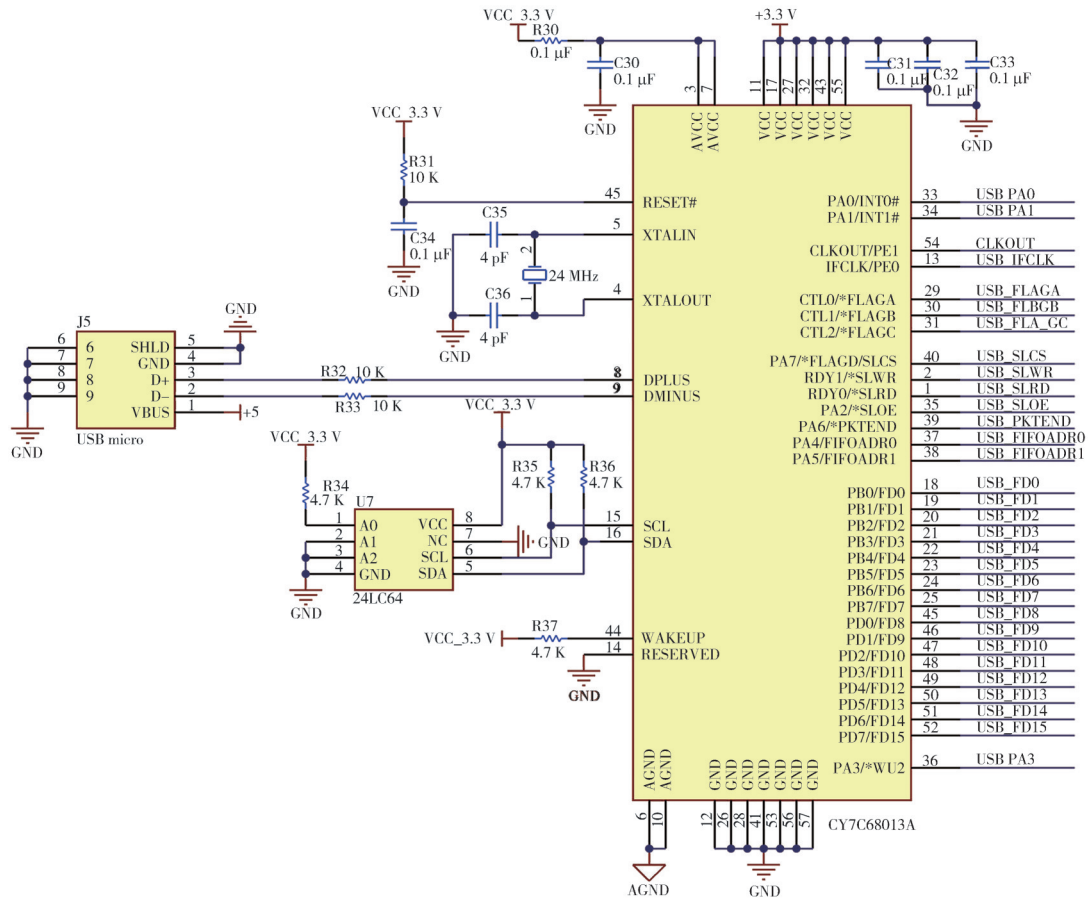


图 4 USB2.0 电路原理图

Fig. 4 Schematic diagram of the USB2.0 circuit

XTALIN与XTALOUT管脚间连接24 MHz晶体。WAKE UP引脚被拉高防止USB挂起，RESET引脚被拉高防止USB复位。SCL作为I<sup>2</sup>C接口的时钟引脚，SDA作为I<sup>2</sup>C接口的数据接口，分别串联4.7 K电阻接VCC，确保接口的稳定性。本设计采用I<sup>2</sup>C启动方式。由FX2读取EEPROM内的固件程序并自动加载到其内部RAM中。匹配的I<sup>2</sup>C串行EEPROM芯片为24LC64，其高性能和稳定性为整个数据采集系统提供了有力的支持。DPLUS与DMINUS分别连接到USB的D+与D-信号引脚，通过10 K电阻连接至USB接口J5，通过USB数据线与上位机通信。

FX2\_FLAGB和FX2\_FLAGC是FIFO的两个标志信号，其中，FLAGB被配置为端点2输出的空标志，FLAGC被配置为端点6输入的满标志；FX2\_IFCLK作为48 MHz的接口时钟信号<sup>[12]</sup>；FX2\_PKTEND表示发送的数据包结束的标志，FX2收到该信号后就会将端点的数据发送到电脑端，FX2\_FD[0:15]表示16位的数据总线<sup>[13]</sup>。

### 3 采集系统软件设计

FPGA控制程序整体框图如图5所示。在FPGA控制部分的软件设计中，采用了Xilinx开发套件和Verilog语言。系统上电后，通过USB FX2固件对CY7C68013A芯片进行初始化、参数设置和用户配置。随后，在PC机上安装USB2.0设备驱动程序，以便识别并与采集系统建立通信。在电脑上通过FX2\_USB调试工具Control Center进行指令帧的下发，CY7C68013A芯片接收数据。FPGA通过对接收的数据进行分析，提取出命令帧并转换为相应的控制数据控制AD7606，AD7606开始采集数据，并将数据缓存至FIFO中。通过USB 2.0传输模块将数据传输给电脑，完成PC机与采集系统之间的数据传输和控制功能。

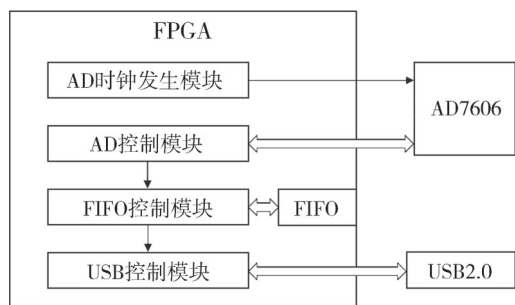


图5 FPGA控制程序整体框图  
Fig. 5 Overall block diagram of FPGA control program

### 3.1 AD转换模块

软件模式下，FPGA控制AD7606进行模拟数据转换及采集。AD采集状态转移图如图6所示，共12个状态。

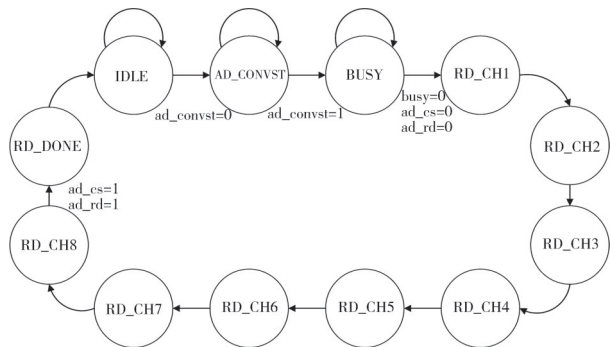


图6 AD7606采样状态机

Fig. 6 AD7606 Sampling state machine

IDLE为空闲状态<sup>[14]</sup>。AD\_CONVST为转换开始状态，BUSY为输出忙状态，RD\_CH1-RD\_CH8为读取的8个通道的数据，每个通道为16 bit。初始状态为IDLE空闲状态，ad\_convst、ad\_cs和ad\_rd为高电平。AD\_CONVST状态下，ad\_convst拉低，当FPGA检测到ad\_convst出现上升沿时，进入BUSY状态，BUSY状态为高电平时，信号开始转换。当BUSY信号为低电平时，开始读取数据。当ad\_cs信号和ad\_rd信号为低电平时，依次读出8个通道的数据。当数据读取完成后，进入RD\_DONE状态，所有的信号都为高电平，回到IDLE空闲状态。

利用Vivado软件对采集模块进行仿真测试。AD7606控制时序结果与数据输出结果如图7、图8所示。图7和图8分别为AD7606时序逻辑结果与8通道数据输出结果。结果表明，各个时序的周期变化以及各通道读取到的输入数据结果与代码中设定的一致。

### 3.2 USB 2.0传输模块

USB2.0连接FPGA和上位机。FPGA作为控制核心会控制USB2.0的接口，将FIFO中的数据发送给上位机，上位机对FPGA发送不同的指令，驱动FIFO进行相应的操作。

将USB芯片CY7C68013A从设备FIFO配置寄存器<sup>[15]</sup>。图9为Slave FIFO数据传输框图。首先配置IFCONFIG，使FX2进入到从设备的FIFO模式。在Slave FIFO传输模式下，USB芯片初始化相关的

Slave FIFO 寄存器, 然后 FPGA 根据从设备 FIFO 的 相关时序完成数据传输过程<sup>[16]</sup>。

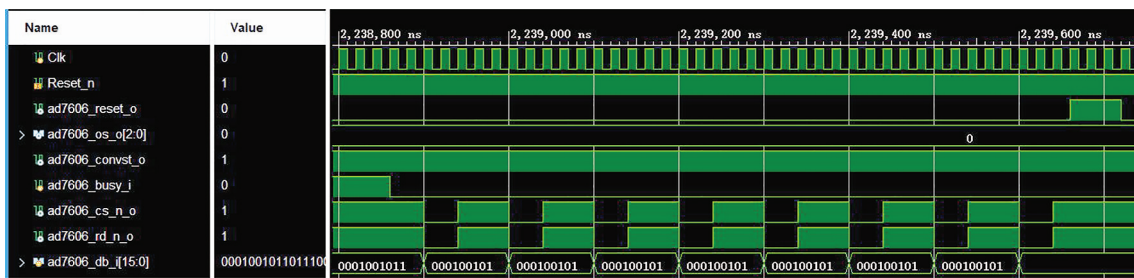


图 7 AD7606 仿真时序结果

Fig. 7 Simulation timing results of AD7606

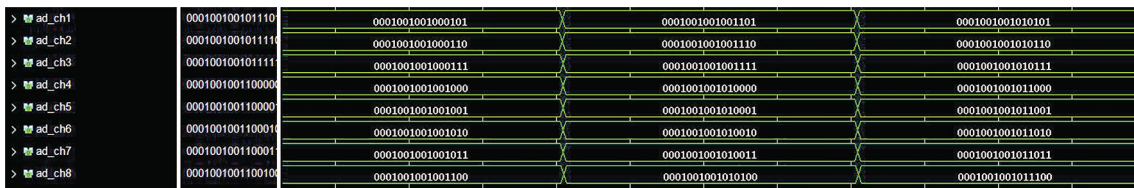


图 8 AD7606 数据输出结果

Fig. 8 Data output of the AD7606

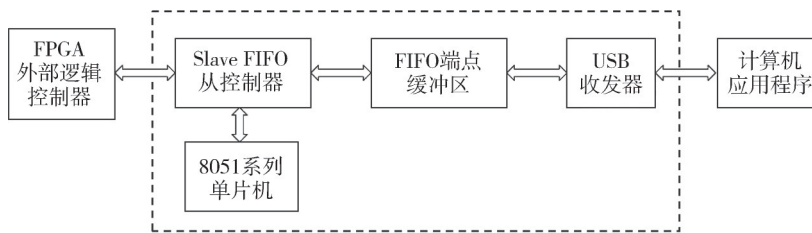


图 9 Slave FIFO 数据传输框图

Fig. 9 Slave FIFO data transmission block diagram

本设计的数据流向主要有两种, 一种是从 FPGA 流向 USB2.0 总线的 Stream IN 传输, 另一种是从 USB2.0 总线流向 FPGA 的 Stream OUT 传输。图 10 为 Stream IN 传输状态框图, 图 11 为 Stream OUT 传输状态框图。

状态机处于 stream out idle 状态。当 flagb 空标志状态为 1 时, 状态机会从 stream out idle 状态转变为 stream out read 状态。在 stream out read 状态中, FPGA 不断地从端点 2FIFO 中读取数据。直到 flagb 变为低电平, 此时状态变为 stream in idle。并且 slrd 为高电平, sloe 为低电平, 都被取消激活。

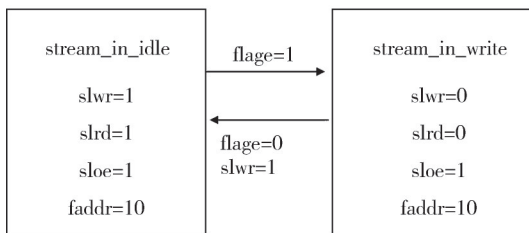


图 10 数据 Stream IN 状态框图

Fig. 10 Data Stream IN status diagram

Stream IN 传输状态框图中, 当满标志 flagc 为 0 时, 低电平激活, 保持在 stream in idle 状态。当满标志 flagc 为 1 时, 转变为 stream in write 状态, FPGA 会不断地向端点 6 的 FIFO 写入数据。直到 flagc 变为低电平, 此时状态变为 stream in idle。并且 slwr 为高电平, 被取消激活。Stream OUT 传输状态框图中, 当端点 2 的 flagb 空标志信号为 0 时,

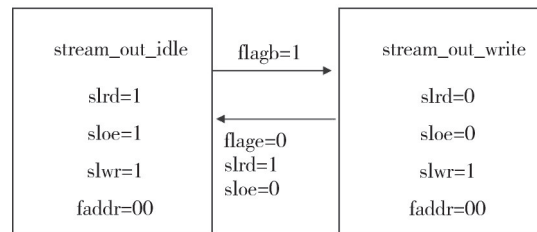


图 11 数据 Stream OUT 状态框图

Fig. 11 Data Stream OUT status diagram

采用 cypress 公司的 Control Center 软件, 先选择端点 EP2, 设置指令启动采集发送数据, 再从端点 EP6 接收数据, 设置传输字节数为 512, 将数据保存, 使用 MATLAB 软件进行处理。

### 4 系统测试及验证

#### 4.1 电荷源测试

使用电荷源模拟压电 MEMS 振动传感器的电荷输入。输入频率为 1 000 Hz，峰峰值为 20 pC 的电荷量信号。采用 Control Center 软件进行数据传输并保存。图 12 所示为 USB 2.0 数据传输完成界面。

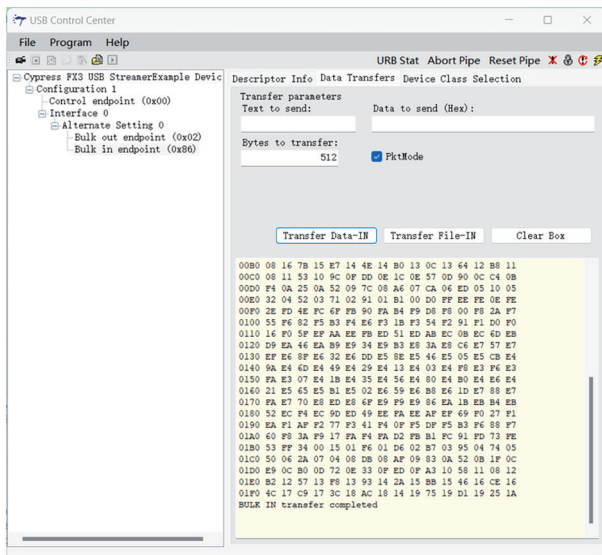


图 12 数据传输完成图

Fig. 12 Data transfer completion diagram

使用 MATLAB 软件对采样得到的数据进行分析处理，显示信号时域波形如图 13 所示。从图 13 可以看出，信号采集系统能准确采集到电荷源输出的电荷信号。

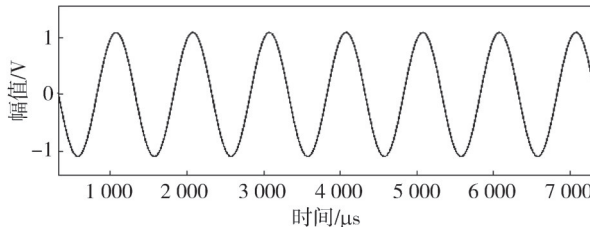


图 13 信号时域曲线

Fig. 13 Signal time domain curve

#### 4.2 数据传输准确性测试

在测试过程中，通过 ILA 中抓取到的传输数据与上位机传输的数据进行比对，确认传输的数据是否正确，如图 14 为传输数据时 ILA 抓取到的波形。

fx2\_faddr 值变为 0 时，flagb 由低电平变为高电平，sloe 和 slrd 信号拉低，fx2\_fdata 上依次出现每次读取到的数据内容，与上位机发送的数据内容一致。fx2\_faddr 值变为 2 时，slwr 变为低电平，写入的数据内容与读出的数据内容一致。结果表明 USB 模块传输数据准确度高。

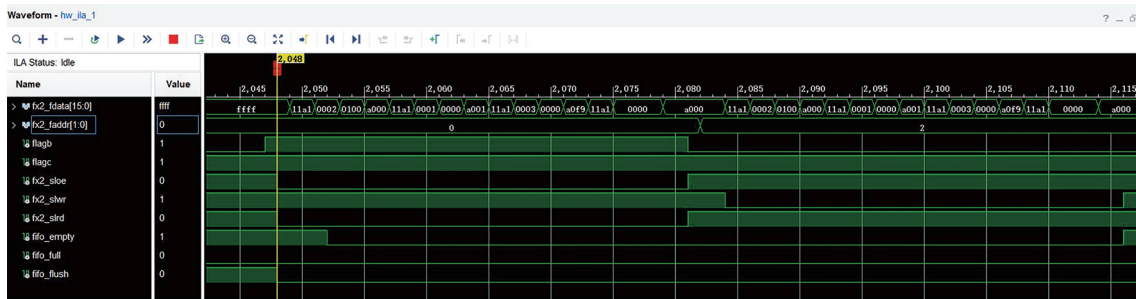


图 14 测试数据抓取图

Fig. 14 Capturing test data

#### 4.3 采集系统整体测试

搭建的实物系统平台如图 15 所示。将整个测试系统进行连接，通过信号发生器产生正弦激励，利用功率放大器驱动振动台<sup>[17]</sup>振动产生信号。

将压电 MEMS 振动传感器固定在振动台上，振动台产生不同的振动信号作用在压电 MEMS 振动传感器上，一部分电荷信号经过电荷放大器送到示波器中，通过调节示波器显示波形；一部分电荷信号经过 AD 采集将转换后的电压信号经 USB 2.0 接口输送至上位机。将示波器上的电压

作为标准电压信号，然后转化为电荷信号。将采集系统所采集到的数据与标准信号对比。

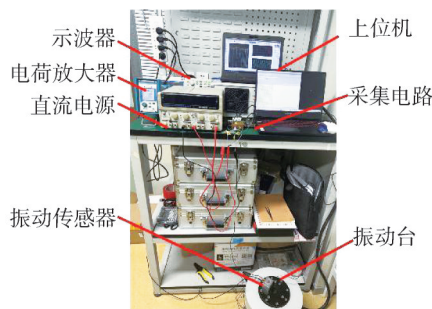


图 15 测试装置图

Fig. 15 Test device drawing

在振动台产生 3~20 g 范围的激振, 分别用示波器和上位机采集不同频率下的电压峰峰值<sup>[18]</sup>, 通过计算换算为相应的电荷值。将采集到的电荷值与输出的电荷值进行对比, 计算出不同频率下的电荷差值大小。加速度为 3 g 和 20 g 的采样数据记录表分别如表 1、表 2 所示。

表 1  $a=3\text{ g}$  时采样数据记录表  
Tab. 1 Sample data record table at  $a=3\text{ g}$

信号频率/Hz	输出电荷/pC	采集电荷/pC	电荷差值/pC
50	5.60	4.20	-1.40
100	4.88	3.00	-1.88
200	4.16	3.00	-1.16
400	4.32	3.40	-0.92
600	3.40	3.00	-0.40
800	2.88	3.20	0.32
1 000	3.60	3.00	-0.60
1 200	2.92	2.80	-0.12
1 400	3.32	2.80	-0.52
1 600	3.24	2.40	-0.84
1 800	3.16	2.40	-0.76
2 000	3.12	4.20	1.08

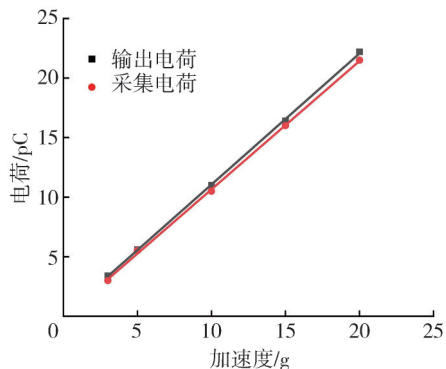
表 2  $a=20\text{ g}$  时采样数据记录表  
Tab. 2 Sample data record table at  $a=20\text{ g}$

信号频率/Hz	输出电荷/pC	采集电荷/pC	电荷差值/pC
50	28.00	27.00	-1.00
100	20.60	20.00	-0.60
200	20.60	20.00	-0.60
400	22.20	22.00	-0.20
600	22.20	21.50	-0.70
800	22.00	22.00	0.00
1 000	22.40	22.00	-0.40
1 200	21.60	21.00	-0.60
1 400	21.00	19.00	-2.00
1 600	19.40	18.50	-0.90
1 800	18.60	18.00	-0.60
2 000	16.60	16.00	-0.60

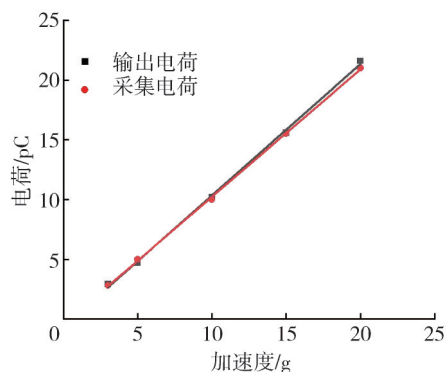
选取加速度为 3 g 与加速度值为 20 g 下的数据, 可以看出: 采集电荷值与输出电荷值的差值为  $\pm 2.00\text{ pC}$  以内, 控制在很小范围内。

输入频率分别为 600、1 200 和 1 800 Hz 下, 电荷随加速度变化的关系如图 16 所示。当输入频率为 600 Hz 时, 输出电荷灵敏度为  $1.101\text{ pC/g}$ , 采集电荷灵敏度为  $1.078\text{ pC/g}$ , 计算得出电荷灵敏度差值为  $-0.023\text{ pC/g}$ 。当输入频率为 1 200 Hz 时, 输出电荷灵敏度为  $1.1\text{ pC/g}$ , 采集电荷灵敏度为  $1.067\text{ pC/g}$ , 计算得出电荷灵敏度差值为  $-0.033\text{ pC/g}$ 。当输入频率为 1 800 Hz 时, 输出电荷灵敏度为  $0.894\text{ pC/g}$ , 采集电荷灵敏度为  $0.916\text{ pC/g}$ , 计算得出电荷灵敏度差值为  $-0.022\text{ pC/g}$ 。从上面分析可以看到, 该信号采集

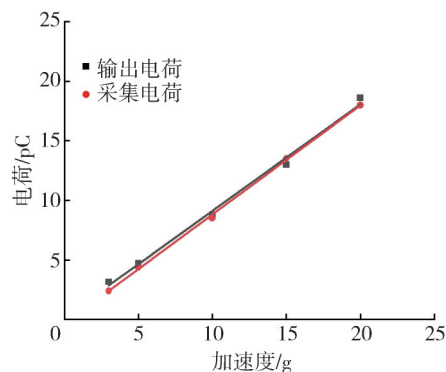
系统与电荷放大器放大输出的信号是一致的, 采集到的电荷与加载加速度之间有良好的线性关系。



(a) 输入频率为 600 Hz



(b) 输入频率为 1200 Hz



(c) 输入频率为 1800 Hz

图 16 电荷灵敏度对比图

Fig. 16 Charge sensitivity contrast diagram

### 5 结 论

本文对压电 MEMS 振动传感器输出的电荷信号进行采集。采用状态机理念, 设计了一种以 FPGA 为主控芯片的 AD7606 采样系统, 可以对加载加速度为 3~20 g, 输入频率为 50~2 000 Hz 的信号进行采集。通过搭建实验平台进行实验, 结果表明, 当加载加速度大小为 3~20 g 时, 采集电

荷值与输出电荷值的差值为 $\pm 2$  pC以内,可以控制在较小范围内。在600, 1 200, 1800 Hz频率下,信号采集系统得到的电荷值与加载加速度具有良好的线性关系。本文设计的信号采集系统可以实现16 bit的采样精度,在压电MEMS振动传感器信号采集领域有广阔的应用前景。

#### 参考文献:

- [1] 孟祥娇,张会新,崔永俊,等.基于FPGA和AD7667的16路采编传输系统设计[J].自动化与仪表,2012,27(11):40-43.  
MENG Xiangjiao, ZHANG Huixin, CUI Yongjun, et al. Design of 16-channal acquisition and transmission system based on FPGA and AD7667[J]. Automation & Instrumentation, 2012, 27(11): 40-43. (in Chinese)
- [2] 王琳,商周,王学伟.数据采集系统的发展与应用[J].电测与仪表,2004,41(8):4-8.  
WANG Lin, SHANG Zhou, WANG Xuewei. The development and application of the data acquisition system[J]. Electrical Measurement & Instrumentation, 2004, 41(8): 4-8. (in Chinese)
- [3] 肖李欢,黄元峰,代文泽,等.基于AD7606的高精度数据采集系统的实现[J].电脑知识与技术,2017,13(20):210-211.  
XIAO Lihuan, HUANG Yuanfeng, DAI Wenzhe, et al. The realization of high precision data acquisition system based on AD7606[J]. Computer Knowledge and Technology, 2017, 13(20): 210-211. (in Chinese)
- [4] 高立慧,赵振刚,张长胜,等.压电式加速度传感器振动信号采集系统[J].传感器与微系统,2016,35(10):100-102.  
GAO Lihui, ZHAO Zhengang, ZHANG Changsheng, et al. Research on vibration signal acquisition system based on piezoelectric acceleration sensor[J]. Transducer and Microsystem Technologies, 2016, 35(10): 100-102. (in Chinese)
- [5] 邢晨茹,韩建宁,蔺红彦,等.面向CMUT的多通道数据采集系统[J].现代信息科技,2023,7(14):48-53.  
XING Chenru, HAN Jianning, LIN Hongyan, et al. Multi-channel data acquisition system for CMUT[J]. Modern Information Technology, 2023, 7(14): 48-53. (in Chinese)
- [6] 李刚,程博,崔娟,等.面向航天器地面测试的双参量同步采集与无线传输系统设计[J].测试技术学报,2023,37(6):497-506.  
LI Gang, CHENG Bo, CUI Juan, et al. Design of two-parameter synchronous acquisition and wireless transmission system for spacecraft ground test[J]. Journal of Test and Measurement Technology, 2023, 37(6): 497-506. (in Chinese)
- [7] 郑新潮.船舶感应电机轴承故障检测方法研究[D].大连:大连海事大学,2020.
- [8] 张兴智.高精度MEMS INS/GNSS组合导航系统设计[D].哈尔滨:哈尔滨工程大学,2015.
- [9] 彭赐.双馈风力发电机状态监测系统的设计[D].湘潭:湖南科技大学,2017.
- [10] 钱宏文,付强,杨文豪.基于FPGA的集成式测试系统的设计与实现[J].电子设计工程,2021,29(5):75-79.  
QIAN Hongwen, FU Qiang, YANG Wenhao. Design and implementation of the integrated test system based on FPGA[J]. Electronic Design Engineering, 2021, 29(5): 75-79. (in Chinese)
- [11] 慕宗耀.基于船闸人字门的振动信号采集系统设计[D].大连:大连海事大学,2018.
- [12] 郁文君,潘理卿,张杰.多通道数据采集与分析系统设计[J].工业仪表与自动化装置,2023(3):22-26.  
YU Wenjun, PAN Liqing, ZHANG Jie. Design of multi-channel data acquisition and analysis system[J]. Industrial Instrumentation & Automation, 2023(3): 22-26. (in Chinese)
- [13] 沙长源.船舰振动信号采集与数据分析研究[D].上海:上海交通大学,2015.
- [14] 高阳.复合型振动声发射信号采集系统设计及实现[D].重庆:重庆大学,2021.
- [15] 郭艳.USB2.0接口多通道数据采集系统的设计[D].西安:西安理工大学,2018.
- [16] GUO J J, XU X J, KANG J T. A design of image acquisition system based on FPGA and USB2.0[J]. Applied Mechanics and Materials, 2014, 552: 155-160.
- [17] 李章承,杨灿,贺慧勇.双传感器法提高电动振动台低频采集精度研究[J].环境技术,2021,39(4):11-15.  
LI Zhangcheng, YANG Can, HE Huiyong. Research on improving low frequency acquisition accuracy of electric shaking table by dual-sensor method[J]. Environmental Technology, 2021, 39(4): 11-15. (in Chinese)
- [18] 韩肖靖.基于FPGA的多通道声发射同步数据采集系统研究与应用[D].济南:山东大学,2017.